



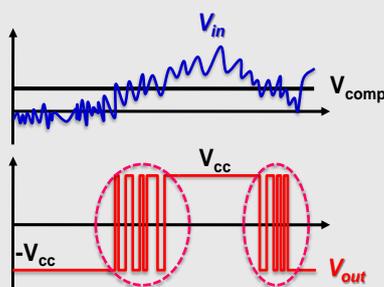
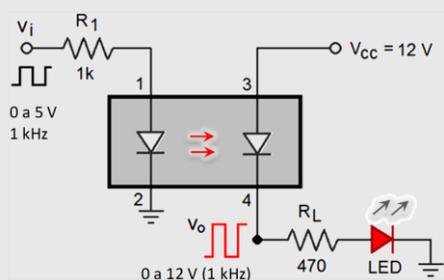
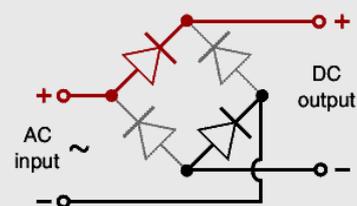
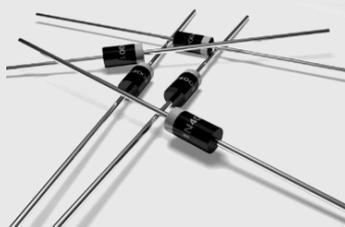
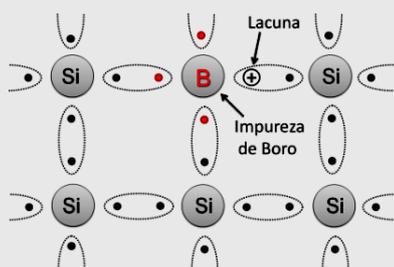
MINISTÉRIO DA EDUCAÇÃO

CEFET-MG

CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE MINAS GERAIS

DEMAT – DEPARTAMENTO DE ENGENHARIA DE MATERIAIS
COORDENAÇÃO DE MECATRÔNICA

Eletrônica Analógica



Fundamentos para o Ensino Técnico de **MECATRÔNICA** – TEORIA

PROF. ANDRÉ BARROS DE MELLO OLIVEIRA



Campus I – Belo Horizonte

Av. Amazonas 5253 - Nova Suíça - Belo Horizonte - MG - Brasil
CEP 30.421-169 - Telefone: +55 (31) 3319-7000

*Lista de alguns termos e siglas da área **Eletrônica***

A - Abbreviation for "ampere" a unit of electrical current.

ABNT – Associação Brasileira de Normas Técnicas. Órgão responsável pela normalização técnica no Brasil, fornecendo a base necessária ao desenvolvimento tecnológico brasileiro. Trata-se de uma entidade privada e sem fins lucrativos e de utilidade pública, fundada em 1940.

AC/DC - Equipment that will operate on either an AC or DC power source.

AC generator - Device used to transform mechanical energy into AC electrical power.

AC voltage - A voltage in which the polarity alternates.

AC – *Alternating Current*. Polarity current moving from positive to negative.

Amplitude - the strength of an electronic signal.

AOP ou Amp-Op – Amplificador Operacional.

ANSI – *American National Standards Institute*, Instituto de normas dos Estados Unidos que publica recomendações e normas em praticamente todas as áreas técnicas.

AWG - Abbreviation for "American wire gauge". A gauge that assigns a number value to the diameter of a wire.

Beta - (β) The ratio of collector current to base current in a bipolar junction transistor (BJT).

Bipolar junction transistor - (BJT), A three terminal device in which emitter to collector current is controlled by base current.

BJT – *Bipolar Junction Transistor*.

CA – Corrente Alternada.

CAD - Abbreviation for "computer aided design"

Center TAP - Midway connection between the two ends of a winding.

Center tapped rectifier - Circuit that make use of a center tapped transformer and two diodes to provide full wave rectification.

Center tapped transformer - A transformer with a connection at the electrical center of a winding.

CC – Corrente Contínua.

DC – *Direct Current* (corrente contínua).

Direct Current / DC - consistent current that moves in one direction.

Earth - a source that grounds the rest of the electronics.

Farad - a unit of measurement used with capacitance.

GND – de Ground (terra). Potencial de referência de um circuito elétrico, tomado como nível zero (0 V).

IEEE – Institute of Electrical and Electronics Engineers (Instituto de Engenheiros Eletricistas e Eletrônicos)

LCD – *Liquid Cristal Display* (Tela de Cristal Líquido)

LDR – *Light Dependent Resistor*

LED - *Light Emitting Diode* (diodo emissor de luz)

MOSFET – Metal Oxide Semiconductor Field Effect Transistor.

η - Rendimento.

Op-Amp – *Operational amplifier*.

RMS – *Root Mean Square* (valor médio quadrático).

RPM (ou rpm) – Rotações por minuto.

TJB - transistor (ou transistor) de junção bipolar.

V_{CC} – Tensão Contínua (o mesmo que V_{DC}).

RMS - acronym meaning Root Mean Squared.

Volt - unit measuring electromotive force.

Watt - unit measuring power.

Fontes:

- 1) Glossary / Dictionary of Electronics Terms, em <http://www.hobbyprojects.com/dictionary/a.html>
- 2) Glossary of Electronic Terms - <http://www.datarecoverylabs.com/electronic-glossary.html>
- 3) Electronic Engineering Electronic - <http://www.interfacebus.com/Glossary-of-Terms.html>

INTERESSANTE!

Dicionário Inglês-Português online: <http://www.linguee.com.br/ingles-portugues/traducao/>

Alfabeto Grego

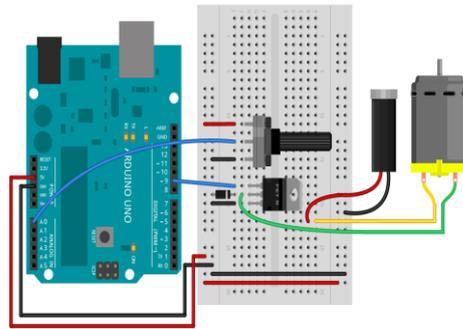
Maiúsculas	Minúsculas	Nome Clássico
A	α	Alfa
B	β	Beta
Γ	γ	Gamma
Δ	δ	Delta
E	ε	Epsilon
Z	ζ	Zeta
H	η	Eta
Θ	θ	Theta
I	ι	Iota
K	κ	Kappa
Λ	λ	Lambda
M	μ	Mu
N	ν	Nu
Ξ	ξ	Xi (ksi)
O	ο	Omicrón
Π	π	Pi
P	ρ	Rho
Σ	σ	Sigma
T	τ	Tau
Υ	υ	Upsilon
Φ	φ	Phi
X	χ	Chi
Ψ	ψ	Psi
Ω	ω	Ômega

Prefixos SI*

Fator	Prefixo	Símbolo
10^{-3}	mili	m
10^{-6}	micro	μ
10^{-9}	nano	n
10^{-12}	pico	p
10^3	quilo	k
10^6	mega	M
10^9	giga	G
10^{12}	tera	T

* SI: Sistema Internacional de Unidades, é um conjunto sistematizado e padronizado de definições para unidades de medida, utilizado em quase todo o mundo moderno, que visa a uniformizar e facilitar as medições e as relações internacionais daí decorrentes.

Fonte: http://pt.wikipedia.org/wiki/Sistema_Internacional_de_Unidades



Fonte: http://itp.nyu.edu/physcomp/uploads/arduino_bb_pot_transistor_motor_diode.png



O primeiro transistor. Shockley, Bardeen e Brattain ganharam o Prêmio Nobel de Física em 1956, por suas pesquisas sobre semicondutores e sua descoberta do efeito transistor.

SUMÁRIO

Capítulo 1 – Diodos: características, operação, circuitos e aplicações	9
1.1 - Histórico da Eletrônica - Fatos Relevantes	9
1.2 – Diodos: características construtivas e operação	13
1.2.1 – Condutores e Semicondutores	13
1.2.2 – Estrutura Cristalina	14
1.2.3 – Alteração das propriedades elétricas de um material semiconductor	17
1.2.4 – Materiais Extrínsecos - Tipos p e n	17
1.2.5 - Fluxo de Elétrons x fluxo de Lacunas	18
1.2.6 – Junção PN: a construção do diodo.....	19
1.2.7 – Curva Característica do diodo. Aproximações e modelos	22
1.2.8 – Especificações Técnicas e Teste do Diodo	27
1.3 – Portas Lógicas com Diodos	30
1.3.1 – Porta Lógica E (AND).....	30
1.3.2 – Porta Lógica OU (OR).....	31
1.4 – Circuitos com Diodos e análise por reta de carga.....	34
1.4.1 – Configurações em SÉRIE	34
1.4.1.1 – Análise por Reta de Carga	35
1.4.2 – Configurações em paralelo e mistas (série-paralela)	39
1.5 – Dispositivos Especiais.....	41
1.5.1 – Diodos LED e Display de 7 Segmentos	41
▷ Recommended Reading: Colours of LEDs.	48
1.5.2.2 – O Dispositivo Optoacoplador	52
1.5.3 – Sensores de Temperatura: NTC e PTC.....	53
1.6 – Circuitos Retificadores (CA-CC)	54
1.6.1 – O Transformador	55
1.6.2 – Retificador de meia-onda (MO).....	56
1.6.3 - Retificador monofásico de Onda-Completa (OC).....	62
1.7 – Projeto de Filtro Capacitivo em Retificadores.....	69
1.7.1 – Filtro capacitivo em um retificador – operação e parâmetros.....	69
1.8 – Circuitos Ceifadores e Grampeadores.....	74
1.8.1 – Ceifador tipo série	74
1.8.2 – Ceifador tipo paralelo	77
1.8.3 – Circuitos Grampeadores	80
1.9 – Diodos Zener.....	86
1.9.1 - Diodo Zener: conceito, simbologia e aplicações	86
1.9.2 – Topologias de regulação de tensão com o diodo Zener	86

Capítulo 2 - Transistor de Junção Bipolar (TJB): operação, características e aplicações.....	93
2.1 – Construção e operação básica do transistor.....	93
2.1.1 – Introdução: antes do transistor, a válvula	93
2.1.3 - Polarizando as junções do TJB.....	97
2.2 – Configuração Base Comum (BC) do TJB	99
2.2.1 - Operação Básica do Transistor em função da Polarização (conexão BC).....	99
2.2.2 – O parâmetro α (alfa) do TJB	102
2.2.3 – Polarização do TJB na configuração BC	102
Figura 2.27 – Nome transistor: TRANSFERÊNCIA DE RESISTÊNCIA,	103
“resistor de transferência”, em inglês, TRANSfer reSISTOR.	103
2.3 – Configuração Emissor Comum (EC).....	103
2.3.1 – O fator de amplificação de corrente do TJB (β)	107
2.3.2 – A relação entre os ganhos α e β	109
2.4 – Configuração coletor-comum (CC)	110
2.4.1 – Ganhos de corrente e de tensão na configuração CC.....	111
2.5 – Limites de operação e Folha de Dados do TJB	111
2.6 – Teste do Transistor	113
2.6.1 – Identificação dos Terminais.....	113
2.6.2 – Identificação do tipo do Transistor (npn ou pnp) com o ohmímetro	115
2.6.3 – Medição do ganho de corrente (h_{FE})	115
2.7 – Polarização do TJB – configurações básicas e análise de estabilidade.....	116
2.7.1 – Polarização fixa pela base (corrente I_B constante)	117
2.7.2 – Saturação do transistor e reta de carga.....	120
2.7.3 – Deslocando o ponto de operação na reta de carga	123
2.7.4 – Polarização estável do emissor	124
2.7.5 – Polarização por Divisor de Tensão	127
2.7.6 – Estabilidade do ponto quiescente com relação ao tipo de polarização do TJB.....	130
2.7.7 – Polarização de transistores pn p	132
2.8 – Transistores como chave – projeto.....	133
2.8.1 – Circuitos de chaveamento com TJB	133
2.8.2 – Intervalos de Tempo no Chaveamento de TJBs	137
2.9 – Aplicações básicas do TJB.....	138
2.9.1 – Conexão Darlington e em par realimentado	138
2.9.2 – O Uso do TJB como fonte de corrente	140
2.9.3 – Ponte H – Acionamento de motor DC e inversor em ponte.....	141
2.9.4 – Regulação de tensão por transistor	143
2.9.5 – Regulação de tensão com circuitos integrados	149

Capítulo 3 – Amplificadores Operacionais (AOPs): princípios e aplicações	156
3.1 – Amplificadores operacionais: constituição e características.....	156
3.1.1 - Características do amplificador operacional	157
3.2 – Amplificadores inversor, não inversor, somador e subtrator.....	164
3.2.1 – O AOP Inversor	164
3.2.2 – O AOP não-inversor	165
3.2.3 – O AOP como Buffer (seguidor de tensão).....	166
3.2.4 – O AOP Somador.....	167
Figura 3.27 – Formas de onda do circuito conversor D/A de 4 bits com AOP somador de 4 entradas	169
3.2.5 – O AOP Subtrator (ou diferencial).....	169
Figura 3.30 – Formas de onda do circuito da Figura 3.29.	171
3.3 – Comparador de tensão	171
3.3.1 – Tensão de saturação ($\pm V_{sat}$)	172
3.3.2 – AOP comparador – circuitos básicos.....	172
3.3.3 – O comparador quádruplo – CI LM 339	175
3.3.5 – O comparador de janela	179
3.4 – O circuito integrado 555 (timer ou temporizador).....	182
3.4.1 - Modos de operação	184
3.5 – Comparador com Histerese.....	192
3.5.1 – Aplicação da histerese com o AOP comparador regenerativo.....	193
3.5.2 – O Disparador Schmitt ou circuito Schmitt Trigger.....	194
3.6 – Integradores e Diferenciadores com AOPs	203
3.6.1 – AOP Integrador	203
3.6.2 – AOP Diferenciador	208
Apêndice I – Plano de Ensino da disciplina Eletrônica Analógica e de Potência	210
Apêndice II – Listas de Exercícios e Problemas (LEPs)	213
Apêndice III – Dados técnicos sobre transistores de pequeno sinal e de média potência	246
Apêndice IV - A Matriz de Contatos (protoboard)	249
Apêndice V – Principais diodos ZENER - Parâmetros.....	251
Apêndice VI – Análise Computacional para Circuitos Elétricos e Eletrônicos	253
Anexo I – Códigos de Cores de Resistores – 4, 5 e 6 Faixas.....	255
REFERÊNCIAS BIBLIOGRÁFICAS.....	257

Histórico da Eletrônica. Diodos: características construtivas e operação. Portas lógicas com diodos. Circuitos com diodos. Dispositivos especiais. Circuitos Retificadores (CA-CC). Projeto de filtro capacitivos. Circuitos ceifadores e grampeadores. Diodos Zener.

1.1 - HISTÓRICO DA ELETRÔNICA - FATOS RELEVANTES

A Eletrônica é a ciência que estuda meios de controle da energia elétrica em diversos sistemas, com o uso de tecnologias onde os semicondutores ocupam o papel principal. A Figura 1.1 mostra alguns tipos de diodos, que têm aplicações em diversos circuitos, como em fontes de corrente e tensão contínuas (CC), em sinalizadores de nível (diodos LED ou emissores de luz) e outros.



Figura 1.1 – Tipos de diodos, em encapsulamento discreto e integrado (em ponte).

Fonte: <http://www.eletronicadidatica.com.br/componentes/diodo/diodos.png>.

No site do Wikipédia, vê-se uma definição mais abrangente:

(...) podemos dizer que a eletrônica é o ramo da ciência que estuda o uso de circuitos formados por componentes elétricos e eletrônicos, com o objetivo principal de representar, armazenar, transmitir ou processar informações além do controle de processos e servo mecanismos. Sob esta ótica, também se pode afirmar que os circuitos internos dos computadores (que armazenam e processam informações), os sistemas de telecomunicações (que transmitem informações), os diversos tipos de sensores e transdutores (que representam grandezas físicas - informações - sob forma de sinais elétricos) estão, todos, dentro da área de interesse da Eletrônica.

Fonte: <http://pt.wikipedia.org/wiki/Eletrônica>.

Pode-se dividir a Eletrônica em dois formatos: analógica e digital. A Eletrônica Analógica, que será estudada neste texto, como o próprio nome diz, processa sinais elétricos analógicos, os quais têm variação contínua em relação ao tempo. A sua representação mais característica é uma curva, como mostra a Figura 1.2 (sinal senoidal, por exemplo).

Um sinal digital é aquele onde há descontinuidade (valores discretos) no tempo e em amplitude – veja a Figura 1.3. Este último é estudado na disciplina Sistemas Digitais e tem aplicações diversas, como nos microprocessadores e microcontroladores.

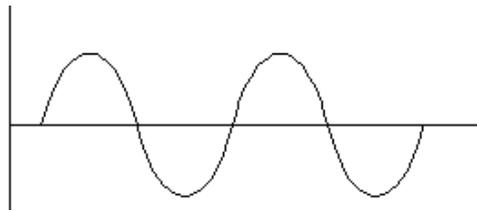


Figura 1.2 – Sinal analógico.

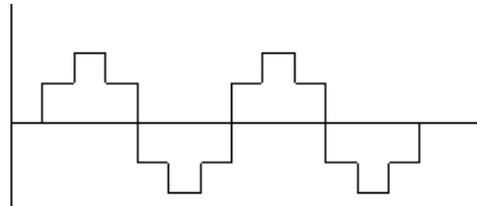


Figura 1.3 – Sinal digital.

A seguir, a Tabela 1.1 apresenta alguns fatos históricos que contribuíram para o desenvolvimento da Eletrônica, com especial destaque para o surgimento do transistor. É aconselhável ao leitor uma pesquisa na internet, onde se encontram diversos trabalhos a respeito da evolução da Eletrônica e dispositivos – ver também como tema de pesquisa a história da computação.

Tabela 1.1 – Fatos marcantes para o desenvolvimento da Eletrônica.

Year	Event
1895	Marconi first radio transmission
1904	Fleming Valve (Diode Vacuum Tube)
1907	DeForest – Triode vacuum tube (Audion) – Age of electronics begins
1905	TV demonstrated
1940	Radar developed during Word War II
1947	Bipolar transistors invented by Bardeen, Brattain & Shockley at Bell Laboratories
1952	Commercial production of silicon bipolar transistors at Texas Instruments
1956	Bardeen, Brattain & Shockley receive Nobel Prize for invention of bipolar transistor
1958	Simultaneous development of the integrated circuit by Kilby (2000 Nobel Prize) at Texas Instruments & Noyce and Moore at Fairchild Semiconductor
1961	First commercial digital IC available from Fairchild Semiconductor
1967	First Semiconductor RAM (64 bits) discussed at the IEEE International Solid-Sate Circuits Conference (ISSCC)
1968	Introduction of the first commercial IC operational amplifier – the $\mu A - 709$ – by Fairchild Semicnductor
1971	Introduction of the 4004 microprocessor by Intel
1978	First 16 – bit Microprocessor



A invenção da válvula triodo em 1907, por Lee de Forest inaugura a era da Eletrônica. Aperfeiçoando a válvula diodo, inventada por Fleming poucos anos antes, Forest construiu o primeiro dispositivo eletrônico capaz de amplificar tensões elétricas.

Segundo Newton Braga, “entre as 10 invenções mais importantes do milênio, o transistor ocupa um lugar de destaque (BRAGA, 2013). Se hoje temos computadores pessoais, telefones celulares, e muitos outros equipamentos eletrônicos compactos e baratos é graças à invenção deste componente”.

Reading

The transistor is the key active component in practically all modern electronics. Many consider it to be one of the greatest inventions of the 20th century. Its importance in today's society rests on its ability to be mass-produced using a highly automated process (semiconductor device fabrication) that achieves astonishingly low per-transistor costs. The invention of the first transistor at Bell Labs was named an IEEE Milestone in 2009¹.

As Figuras 1.4 a 1.8 apresentam de modo gráfico alguns dos fatos relatados na Tabela 1.1, a respeito da evolução da válvula até o circuito integrado (CI).

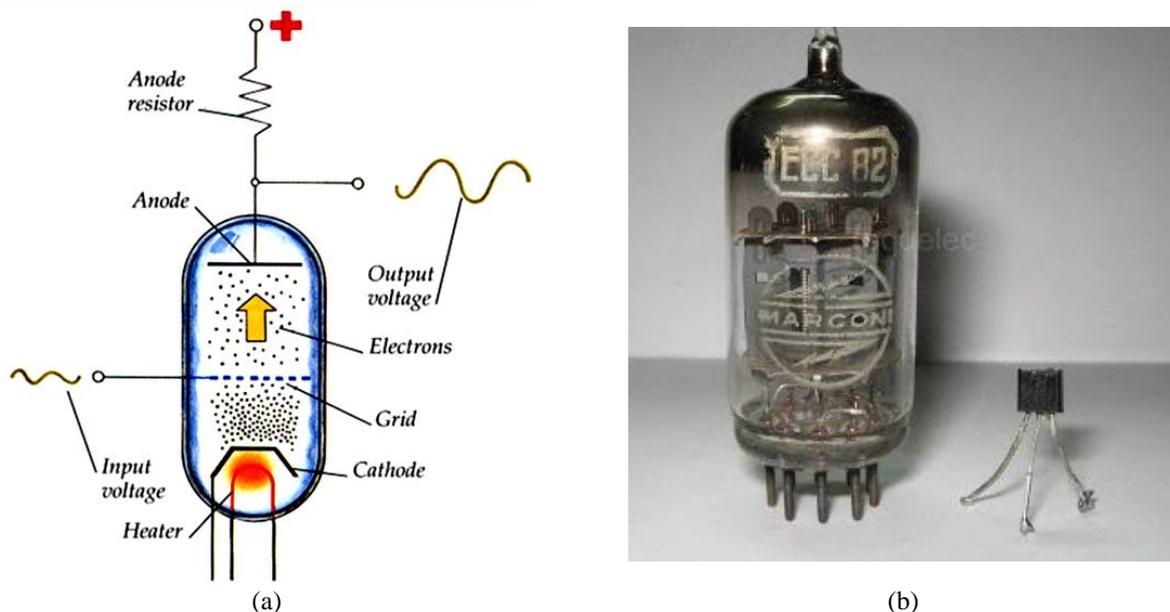


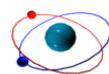
Figura 1.4 – (a) Esquema da válvula a triodo. (b) Aspecto prático e comparação com o transistor.
Fonte: <http://toquelec.blogspot.com.br/2013/12/el-efecto-termoionico-iii-el-triodo.html>.

1947 Bipolar Transistor

invented by Bardeen, Brattain & Shockley at Bell Laboratories



Figura 1.5 – A invenção do Transistor de Junção Bipolar (TJB), em 1947.



1958

O primeiro CI, circuito integrado, fabricado pela Texas Instruments



Implementação do primeiro CI.

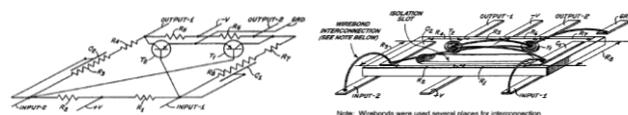


Figura 1.6 – Diagrama esquemático e montagem do primeiro circuito integrado, em 1958.

¹ "Milestones: Invention of the First Transistor at Bell Telephone Laboratories, Inc., 1947". *IEEE Global History Network*. IEEE. Retrieved 3 August 2011.

1962

Resistor-transistor logic (RTL) First IC with wide acceptance in the comercial market

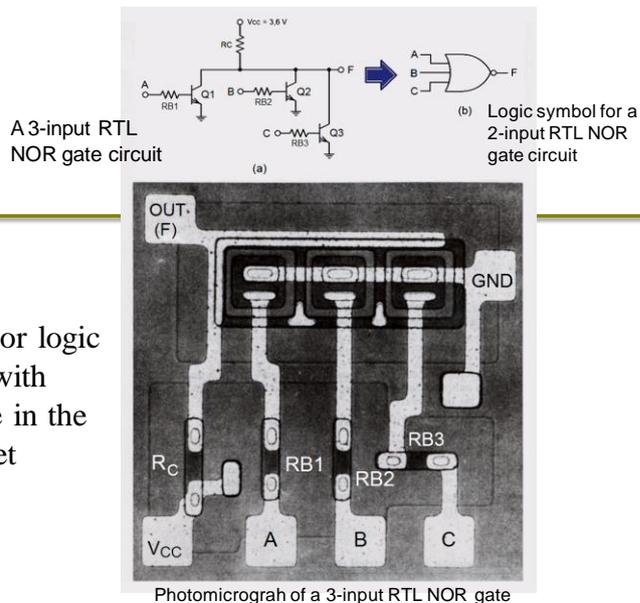


Figura 1.7 – O primeiro CI disponível no mercado – porta lógica RTL.

As válvulas termiônicas ou eletrônicas são hoje qualificadas como ultrapassadas, obsoletas, volumosas e também grandes consumidoras de energia elétrica.

Mas elas ainda resistem em aplicações específicas, sendo ainda usadas em equipamentos industriais, radares, transmissores de potência etc. No uso doméstico, estão presentes em fornos de microondas (magnétron) e em televisores e monitores de vídeo (CRTs – tubo de raios catódicos de imagem). O monitor com o uso de CRT perdeu o lugar para o de cristal líquido (LCD) e mais recentemente para o monitor de LED, o qual traz maior nitidez à imagem e menor consumo de energia.

Além do volume e do consumo de energia para aquecimento, uma outra desvantagem das válvulas em relação aos semicondutores são as tensões altas que precisam para operar. O filamento é aquecido com tensão baixa (5V; 6,3V; 12V etc), mas a placa requer valores bem maiores. Valores típicos para aparelhos comuns estão na faixa de 100 a 300 V. Válvulas de alta potência requerem em geral alguns milhares de volts.

Fonte: <http://www.amplificadores.com.br>

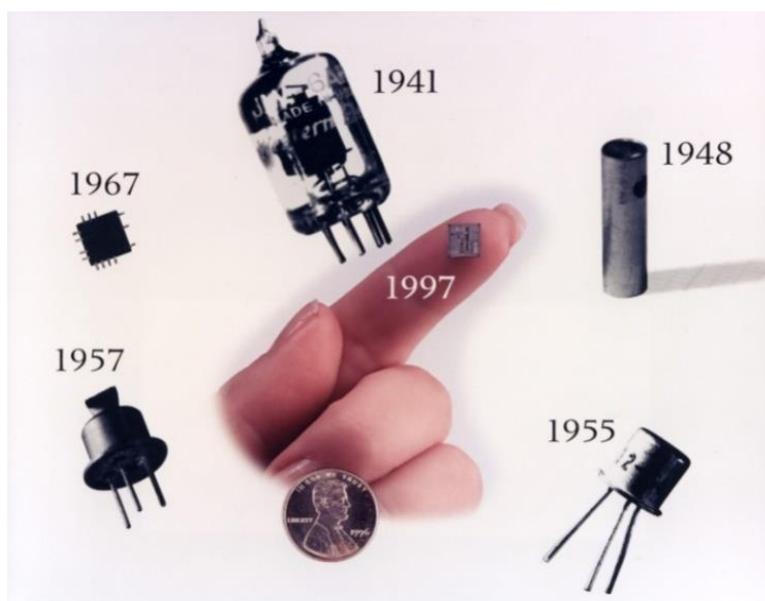


Figura 1.8 – Evolução da Eletrônica: da válvula até o circuito integrado.
Fonte: http://www.beatriceco.com/bti/porticus/bell/images/tube-trans_history.jpg

1.2 – DIODOS: CARACTERÍSTICAS CONSTRUTIVAS E OPERAÇÃO

1.2.1 – Condutores e Semicondutores

O modelo atômico de Bohr (devido ao cientista Niels Bohr) apresenta o átomo constituído por: núcleo (prótons + nêutrons) e eletrosfera (elétrons em movimento) – Figura 1.9. Ex.: Átomo de Silício (Si), com 14 elétrons orbitando em torno do núcleo, onde estão os 14 prótons e 14 nêutrons.

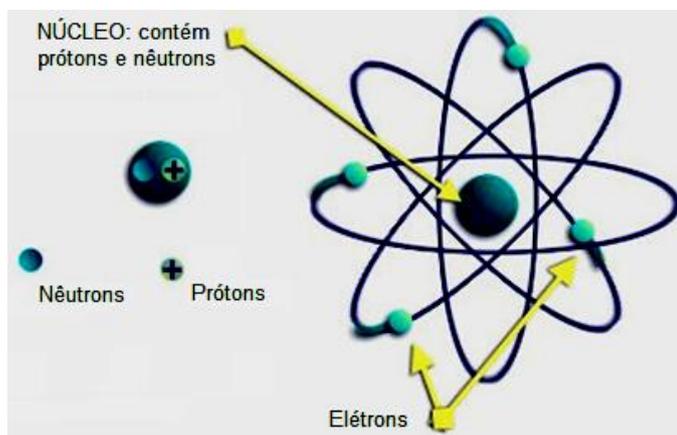


Figura 1.9 – Representação do Modelo atômico de Bohr. Fonte: <http://www.gtceis.anl.gov/images/photos/AtomNucleus.jpg>.

Com base neste modelo, classificam-se os materiais elétricos em três tipos (veja a Tabela 1.2):

Tabela 1.2 – Tipos de materiais elétricos, de acordo com a resistividade (inverso da condutividade).

Condutor	Semicondutor	Isolante
Cobre: $\rho \cong 10^{-6} \Omega.cm$	Germânio (Ge): $\rho \cong 50 \Omega.cm$ Silício (Si): $\rho \cong 50 \times 10^3 \Omega.cm$	Mica: $\rho \cong 10^{+12} \Omega.cm$

a) **Condutor:** material que sustenta um fluxo de carga, quando uma fonte de f.e.m. de amplitude limitada é aplicada a seus terminais. Apresentam um e^- livre na última camada (**camada de valência**²). A resistividade nesse tipo de material é muito baixa – veja o conceito gráfico de resistividade elétrica na Figura 1.10 (BOYLESTAD e NASHELSKY, 2004).

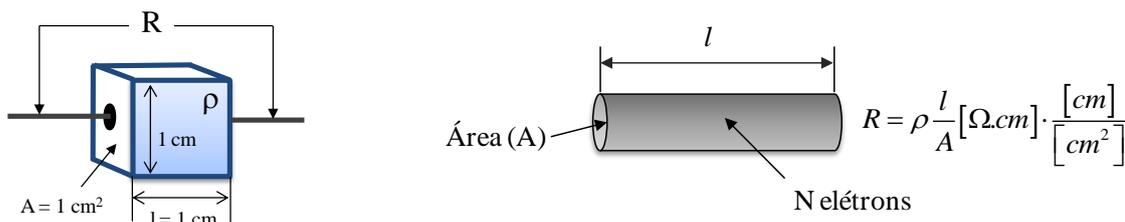


Figura 1.10 – Representação gráfica da resistividade e condutividade (BOYLESTAD e NASHELSKY, 2004).

b) **Isolante:** oferece um nível muito baixo de condutividade sob a pressão de uma fonte de tensão aplicada. Apresentam 8 e^- livres na última camada. Veja um exemplo de aplicação na Figura 1.11 (cabos elétricos).

² É a última camada do átomo ou o último nível de uma distribuição eletrônica. Normalmente os elétrons pertencentes à camada de valência são os que participam de alguma ligação química, pois são os mais externos.

Na química, **valência** é um número que indica a capacidade que um átomo de um elemento tem de se combinar com outros átomos, capacidade essa que é medida pelo número de elétrons que um átomo pode doar, receber, ou compartilhar de forma a constituir uma ligação química.



Figura 1.11 – Um cabo elétrico é constituído de condutores e isolantes.
 Fonte: <http://www.alofonextensao.com.br/Produto/Detalhe/9/Cabos-EI%C3%A9tricos>

c) **Semicondutor:** possui 4 e⁻ livres na última camada. Exemplos de materiais semicondutores, utilizados para a fabricação de dispositivos eletrônicos como transistores e circuitos e integrados: Silício (Z = 14) e Germânio (Z = 32), onde Z é o número atômico do elemento (Tabela Periódica).

1.2.2 – Estrutura Cristalina

1.2.2.1 – Níveis de Energia e Ligações Covalentes

O e⁻ (elétron), no átomo, ao receber energia, salta para uma órbita mais externa (Figura 1.12, níveis discretos de energia em um átomo). A energia é maior para as camadas mais externas. A Tabela 1.3 mostra os níveis de energia com o número de elétrons para cada um. A energia (W) associada com cada elétron, é medida em eV (elétron-Volts) – ver (1.1).

$$W = Q \cdot V \quad [\text{eV}] \quad (1.1)$$

daí: $W = 1,6 \times 10^{-19} \text{ C} \times 1 \text{ V} \rightarrow W = 1,6 \times 10^{-19} \text{ J (joule)}$

A Figura 1.13 mostra os *gaps* (intervalos) entre os níveis discretos de energia. Estes níveis de energia são associados a cada elétron em órbita. A Figura 1.14 apresenta as bandas de condução e de valência em materiais isolantes, semicondutores e condutores.

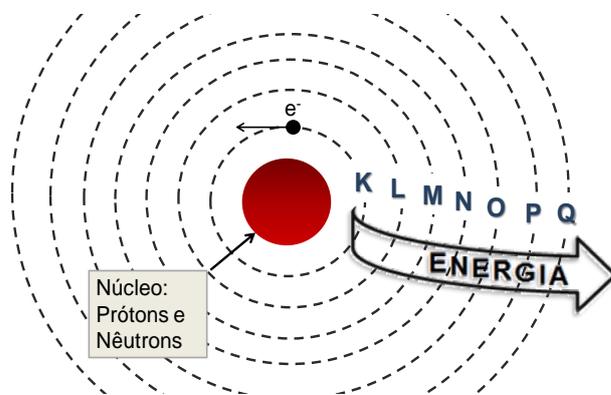


Tabela 1.3 – Distribuição eletrônica por nível de energia (modelo atômico de Bohr).

Nível de Energia	Número de elétrons
K	2
L	8
M	8 ou 18
N	8, 18 ou 32
O	8 ou 18
P	8 ou 18
Q	8

Figura 1.12 – A energia do elétron é maior nos níveis mais externos.

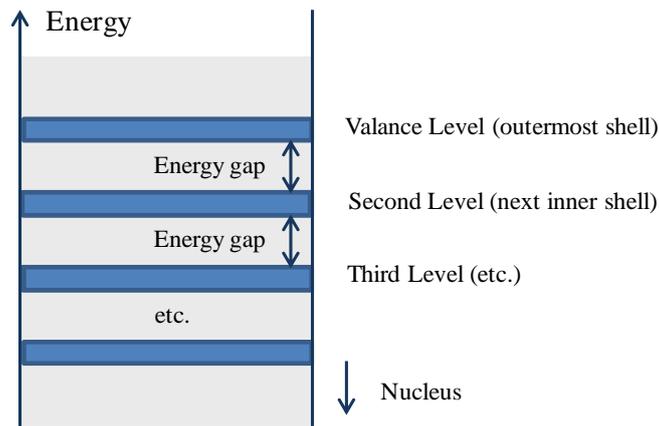


Figura 1.13 – Níveis discretos nas estruturas atômicas isoladas (BOYLESTAD e NASHELSKY, 2004).

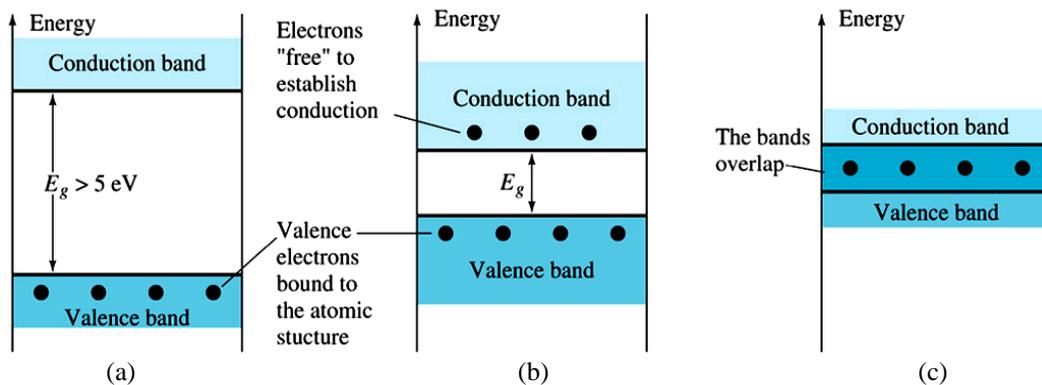


Figura 1.14 – Bandas de condução e de valência de um isolante (a), semicondutor (b) e condutor (c). Exemplos: $E_g = 1,1 \text{ eV}$ (Si). $E_g = 0,67 \text{ eV}$ (Ge). $E_g = 1,41 \text{ eV}$ (GaAs) (BOYLESTAD e NASHELSKY, 2004).

Na Figura 1.15 é apresentada a estrutura atômica dos materiais semicondutores Germânio e Silício. Ambos possuem 4 elétrons de valência, o que define as suas propriedades eletrônicas.

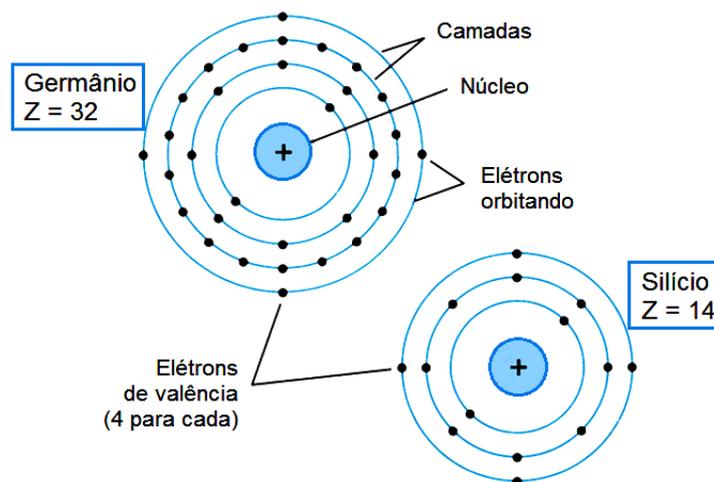


Figura 1.15 – Estrutura Atômica do Germânio e do Silício (BOYLESTAD e NASHELSKY, 2004).

Apesar de as ligações covalentes serem bastante fortes entre si (veja a Figura 1.16), a agitação térmica ou a incidência de luz pode provocar a quebra de algumas ligações, o que deixa, então, o elétron livre para condução. O termo **elétron livre** diz respeito ao fato de que seus movimentos podem ser alterados pela aplicação de um potencial elétrico, calor ou luz.

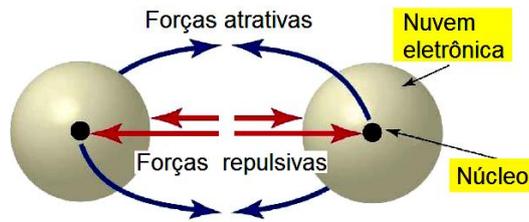


Figura 1.16 – Esquema de uma ligação covalente, a qual é o resultado de forças atrativas e repulsivas.
 Fonte: <http://s3.amazonaws.com/magoo/ABAAe5TcAH-1.jpg>.

A Figura 1.17 mostra as ligações covalentes em um átomo de Si (4 e⁻ na última camada). Na Figura 1.18 são vistas: uma representação da estrutura cristalina para o átomo de Si e outro formato para ilustrar as suas ligações covalentes.

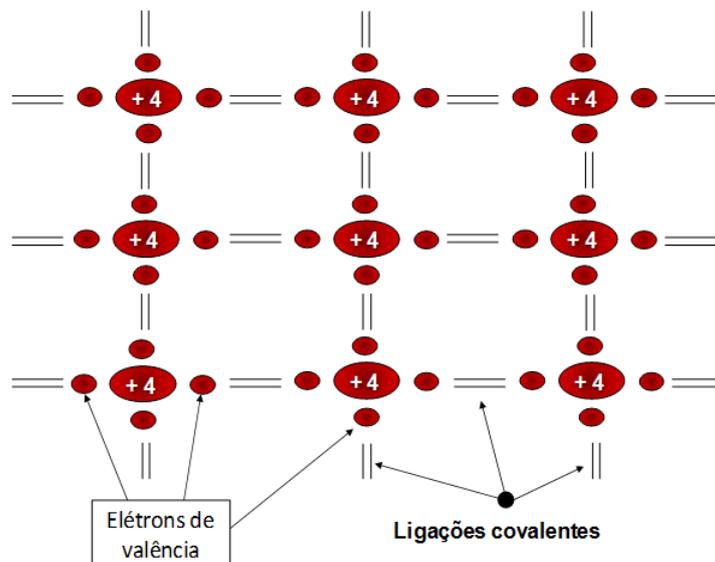


Figura 1.17 – Exemplo de ligação covalente: átomos de Silício.

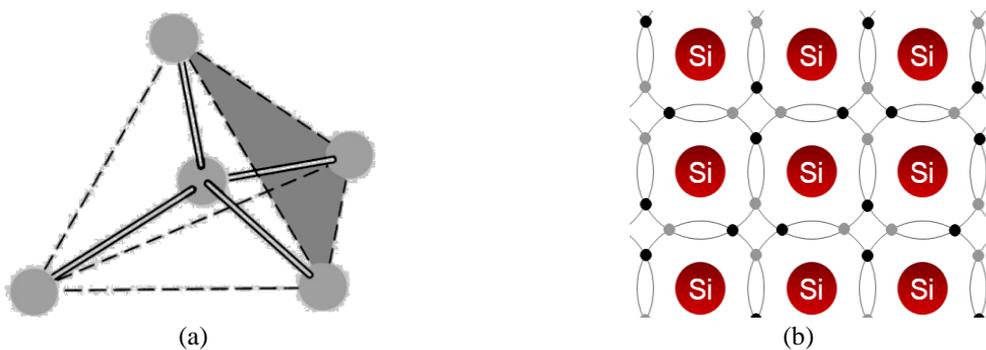


Figura 1.18 – (a) Outra representação da estrutura cristalina. (b) Ligações covalentes no elemento químico Silício.

Para qualquer um dos quatro elétrons destes átomos de valência igual a + 4, o potencial de ionização é menor do que para qualquer outro na estrutura (BOYLESTAD e NASHELSKY, 2004). Sempre que uma ligação covalente se rompe, surgem de modo simultâneo, um elétron e uma lacuna. Se, entretanto, um elétron preencher o lugar de uma lacuna, completa-se novamente uma ligação covalente e este processo é denominado de RECOMBINAÇÃO.

Como tanto os elétrons como as lacunas aparecem e desaparecem aos pares, pode-se afirmar que, num cristal semiconductor puro, o número de elétrons livres é sempre igual ao número de lacunas.

Aplicações do elemento químico Silício

- É um dos elementos mais úteis. Compostos como areia e argila são amplamente usados na construção civil. Usado em refratários para altas temperaturas. Silicatos são empregados na fabricação de esmaltes. Sílica é a principal substância do vidro.
- É um elemento importante para a vida animal e vegetal. Algas extraem sílica da água, para formar as paredes das suas células. O esqueleto humano contém sílica.
- É um importante ingrediente do aço. Por exemplo, o Carboneto de silício (SiC) é uma das substâncias mais duras e é usado em abrasivos.
- O Silício puro com adição de traços de outros elementos como boro, gálio, etc têm **propriedades semicondutoras**, sendo amplamente aplicado em componentes eletrônicos. É Também usado em lasers.
- Silicones são polímeros com cadeias de átomos de silício e oxigênio alternados e têm amplas aplicações industriais e medicinais em razão das suas propriedades elétricas e químicas.

Fonte: http://www.mspc.eng.br/quim1/quim1_014.asp

1.2.3 – Alteração das propriedades elétricas de um material semicondutor

O Silício e o Germânio podem ser fabricados em um nível muito grande de pureza. Níveis de impureza: $1/(10 \times 10^9)$. Um semicondutor refinado (redução do nível de impurezas a um nível muito baixo) é denominado **Material Intrínseco**.

A adição de uma parte de impureza do tipo adequado altera as propriedades elétricas destes materiais. Tal processo é denominado DOPAGEM (BOYLESTAD e NASHELSKY, 2004). É feita a inserção proposital de impurezas na ordem de 1 para cada 10^6 átomos do cristal.

Como alterar as propriedades elétricas (**condutividade**) dos semicondutores? Através de:

1. mudanças na temperatura (energia térmica);
2. incidência de luz (energia dos fótons) e
3. através da introdução de impurezas – processo de dopagem.

Elétrons livres presentes naturalmente no material semicondutor (sem alteração de sua estrutura): são chamados de **portadores intrínsecos**. Por ex.: na mesma temperatura, um material de Germânio intrínseco apresenta em torno de $2,5 \times 10^{13}$ portadores livres / cm^3 , 10^3 vezes mais que um de Silício, o que justifica que o Germânio seja melhor condutor.

Com o aumento da temperatura de um semicondutor, ocorre um aumento significativo no número de e^- livres. Os elétrons de valência adquirem energia térmica suficiente para quebrarem as ligações covalentes, resultando num aumento na condutividade (veja a Figura 1.19). Os materiais semicondutores apresentam, portanto, um **coeficiente de temperatura negativo** - ocorre a redução da resistência com o aumento da temperatura. Nos metais (condutores) acontece o oposto (coeficiente de temperatura positivo).

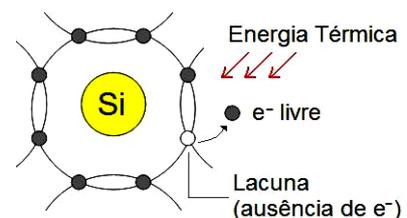


Figura 1.19 – Formação de um elétron livre com o aumento da energia térmica em um átomo de Silício.

1.2.4 – Materiais Extrínsecos - Tipos p e n

Após a dopagem de um material semicondutor, este é denominado de **material extrínseco**. Existem dois tipos de materiais extrínsecos:

1) Material tipo n

É criado introduzindo-se os elementos de impureza que possuem 5 e^- de valência (pentavalentes). Ex.: *Antimônio, Arsênio e Fósforo* (Figura 1.20), onde foi utilizado como impureza o elemento Antimônio.

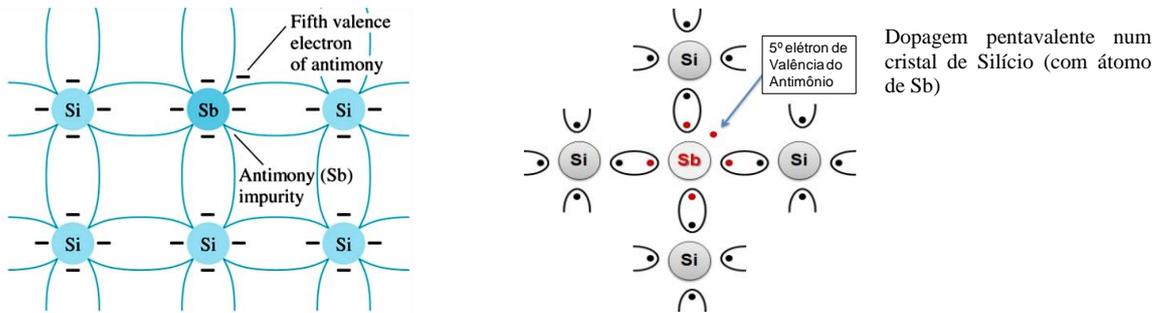


Figura 1.20 – Duas formas de representação da dopagem do átomo de Silício com átomos pentavalentes (BOYLESTAD e NASHELSKY, 2004).

O 5o. e^- de valência do Antimônio desassociado na ligação está relativamente livre para mover-se dentro do material tipo n, resultando em aumento da condutividade. O Sb neste processo é um material DOADOR (doa 1 elétron). O Silício com a impureza pentavalente é chamado de *semicondutor tipo n*, onde n está relacionado com negativo. O e^- neste material é chamado de portador majoritário.

2) Material tipo p

É construído introduzindo-se os elementos de impureza com 3 e^- de valência. Ex.: *Boro, Gálio e Índio*. A lacuna, ou *buraco* (ausência de e^-) resultante irá rapidamente aceitar um e^- livre e tem carga elétrica positiva, identificando o material tipo p (p de positivo). Na Figura 21, o átomo de Boro é um material receptor. Note-se que a lacuna neste átomo irá aceitar rapidamente um elétron livre.

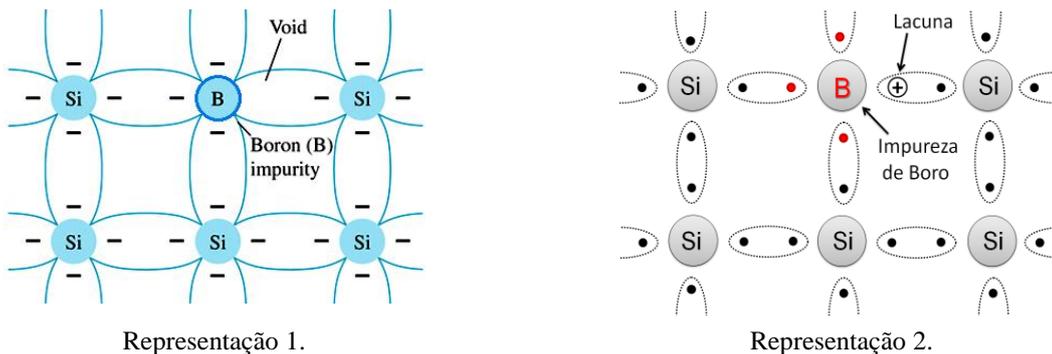


Figura 1.21 – Duas representações da dopagem do átomo de Silício com átomos trivalentes (BOYLESTAD e NASHELSKY, 2004).

1.2.5 - Fluxo de Elétrons x fluxo de Lacunas

Como visto no item anterior, o processo de dopagem possibilita a construção de semicondutores tipo p e tipo n. As lacunas (*holes*, em inglês) num semicondutor também produzem uma corrente. Então há dois trajetos para a corrente: uma através da banda de condução (órbitas maiores) e outro da banda de valência (órbitas menores) – Figuras 1.22 e 1.23.

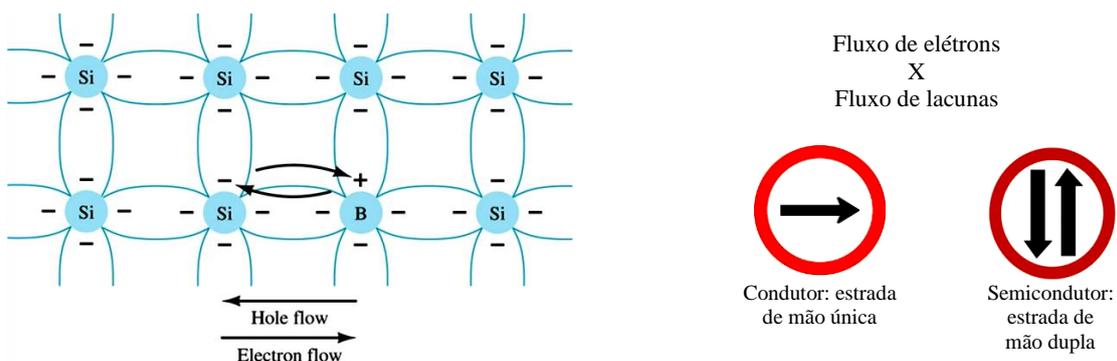


Figura 1.22 – Fluxo de elétrons x fluxo de lacunas (BOYLESTAD e NASHELSKY, 2004).

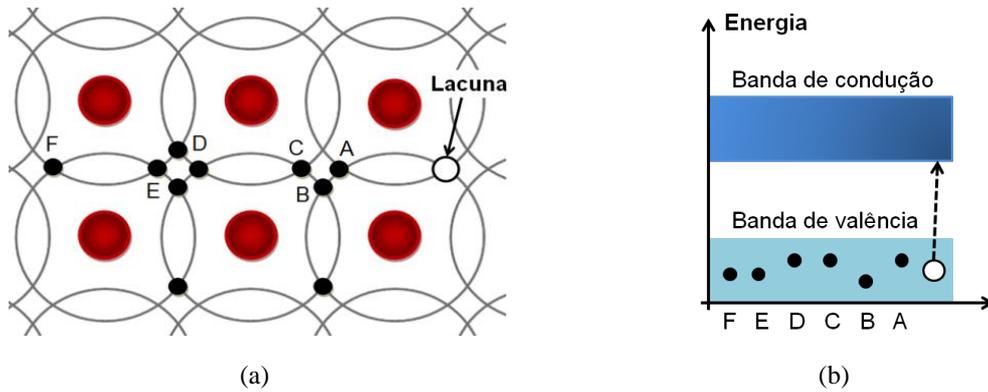


Figura 1.23 – O fluxo de lacunas (de A para F) num semiconductor. (a) Corrente de lacunas. (b) Diagrama de Energia da corrente de lacunas.

A corrente da banda de condução num semiconductor é semelhante à corrente no fio de cobre; porém a corrente da banda de valência é bem diferente. Observe a lacuna na extremidade direita da Figura 1.23a e o elétron sem movimento através da trajetória de A até F. Esta lacuna atrai o elétron de valência em A. Com uma pequena variação de energia, este elétron de A se move para a lacuna, o que gera uma nova lacuna em A, que atrai o elétron de valência em B e assim por diante, de modo a se formar um fluxo de lacunas (MALVINO, 1997).

O que ocorre em termos de níveis de energia é o seguinte: a energia térmica bombeia um elétron da banda de valência para a banda de condução. Com pequenas variações de energia, os elétrons de valência podem se deslocar ao longo do trajeto indicado pelas setas, equivalendo a um movimento da lacuna através da banda de valência ao longo do trajeto ABCDEF.

Por analogia, pode-se dizer que: *um fio de cobre assemelha-se a uma estrada com mão única e um semiconductor se comporta como uma pista de duas mãos.*

1.2.6 – Junção PN: a construção do diodo

A Figura 1.24 mostra a distribuição de cargas em um material semiconductor dos tipos p e n. A lacuna (ou buraco, *hole* em inglês) é o portador majoritário no material tipo p, enquanto que o elétron é o portador minoritário.

No material tipo n a situação se inverte: o elétron é o portador majoritário e a lacuna o minoritário. Como se pode intuir desta figura, os materiais p e n constituem os blocos fundamentais para a construção do diodo, que é formado a partir da junção destes. Esta junção é conhecida como junção pn, onde os materiais p e n devem ser da mesma base (Ge ou Si).

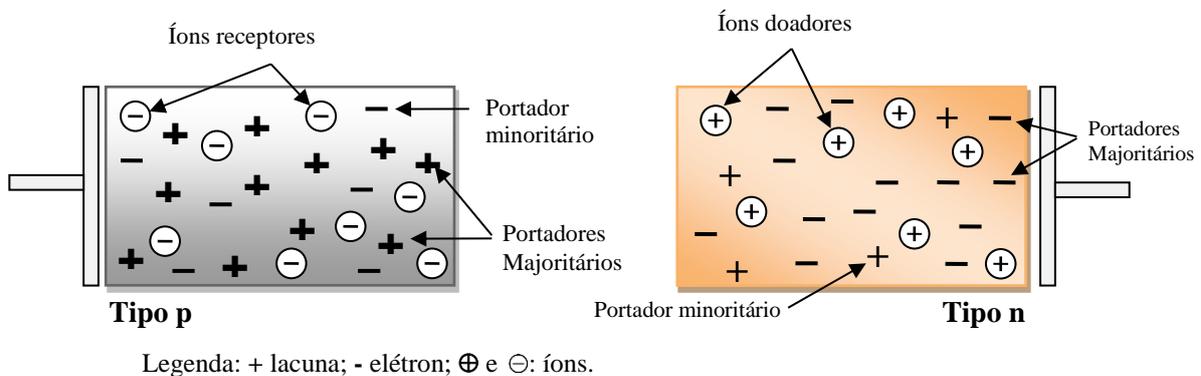


Figura 1.24 – (a) Material tipo p. (b) Material tipo n.

1.2.6.1 – A junção PN como diodo: polarização

CASO 1: sem polarização ($V_D = 0\text{ V}$)

Com a junção dos materiais tipo p e n (Figura 1.25), ocorrem dois fenômenos:

- 1) DIFUSÃO.
- 2) DEPLEÇÃO (diminuição ou ausência de portadores majoritários próximos à região de junção).

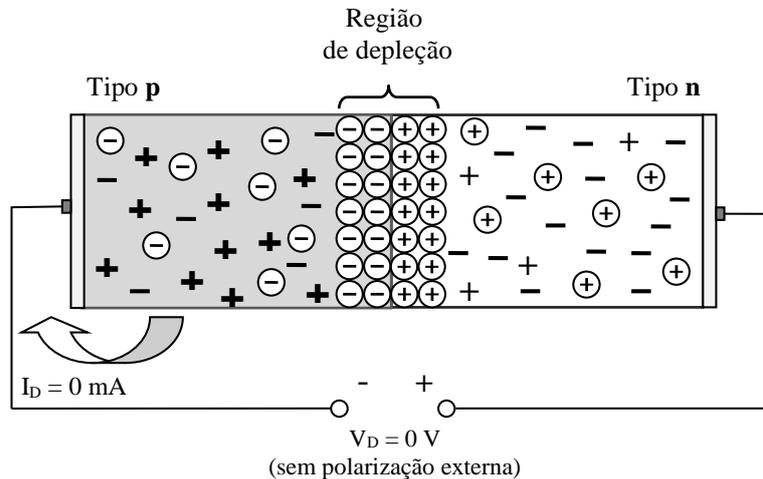


Figura 1.25 – Diodo: junção p-n sem aplicação de polarização ($V_D = 0\text{ V}$).

DIFUSÃO: ocorre quando os materiais p e n são unidos. Os elétrons e as lacunas próximas à junção se combinam, resultando na ausência de portadores livres próximos à mesma. Em outras palavras, o excesso de elétrons do material tipo n tende a migrar para o material tipo p, visando o equilíbrio eletrônico (densidades de elétrons nos dois materiais) e a estabilidade química. A ocupação de uma lacuna por um elétron é chamada de **RECOMBINAÇÃO**.

Na região de depleção ocorre então uma concentração de íons positivos (falta de e^-) e negativos (excesso de e^-), formando uma barreira de potencial, também chamada de tensão direta, V_F (do inglês *forward*), ou de tensão de limiar ou de disparo, V_T (do inglês *threshold*).

Para o diodo de Silício: $V_F = 0,7\text{ V}$.

Para o diodo de Germânio, $V_F = 0,3\text{ V}$.

O fenômeno da recombinação cessa após certo tempo e a região de depleção fica com ausência de e^- e lacunas, responsáveis pela corrente elétrica. Então, $I_D = 0\text{ mA}$.

CASO 2 ($V_D < 0\text{ V}$) – Junção p-n polarizada reversamente

Nesta configuração, os elétrons do lado n são atraídos para o terminal (+) da fonte e as lacunas para o terminal (-), conforme mostra a Figura 1.26.

Com isso, formam-se mais íons positivos no lado n e mais íons negativos no lado p (aumento da camada de depleção e da barreira de potencial). Este aumento ocorre até que a d.d.p. da barreira de potencial se iguale à tensão reversa aplicada, o que pode ser destrutivo para o componente, se a tensão reversa aplicada for superior à tensão reversa nominal.

Então, para o diodo reversamente polarizado:

- não ocorre neste caso a circulação de portadores majoritários (corrente direta I_D);
- ocorre apenas uma corrente muito pequena, denominada de corrente de saturação reversa, I_S (limitada aos portadores minoritários).

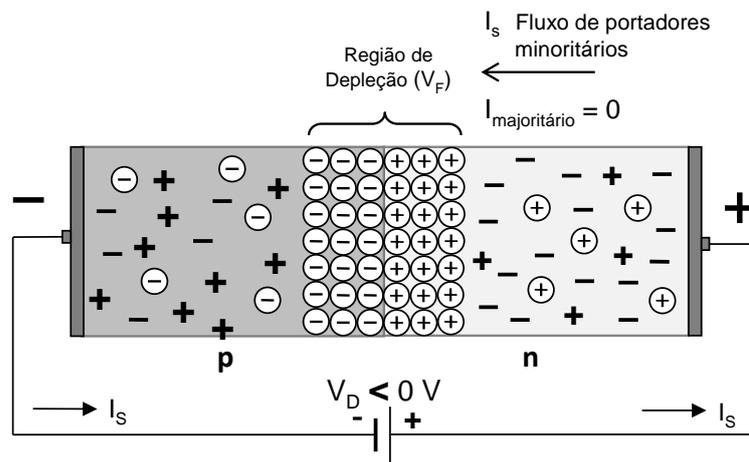


Figura 1.26 – Diodo: junção p-n polarizada reversamente.

CASO 3 ($V_D > 0 V$) – Junção p-n polarizada diretamente

Com este tipo de polarização os elétrons do lado n ganham energia suficiente, pois são repelidos pelo terminal (-) da fonte V_D , rompendo a barreira de potencial, sendo atraídos para o lado p, atravessando a junção pn (Figura 1.27).

No lado p, os e^- se recombinam com as lacunas, tornando-se elétrons de valência, e continuam se deslocando de lacuna em lacuna, pois são atraídos pelo terminal (+) da fonte, formando uma corrente elétrica de alta intensidade. Esta corrente é identificada por I_D ou I_F (no segundo caso, o subscrito F vem do inglês *forward*), corrente direta. Esta corrente é dada por (1.2).

$$I_D = I_{\text{majoritário}} - I_S \quad (1.2)$$

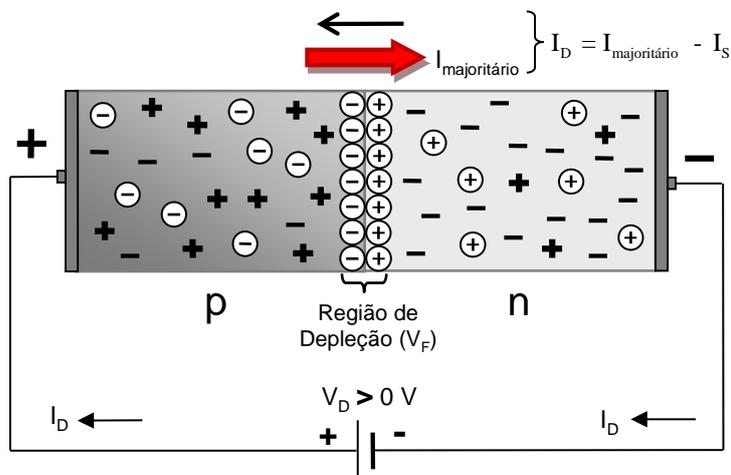


Figura 1.27 – Diodo: junção p-n polarizada diretamente.

Nas Figuras 1.28 e 1.29 podem ser verificados o aspecto construtivo do diodo e o seu símbolo. Por este último, se conclui que o diodo é um componente unidirecional em corrente e em tensão.

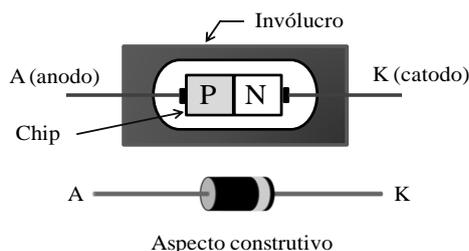


Figura 1.28 – Junção PN: a construção do diodo. Aspecto do chip e do invólucro.
Fonte: www.sabereletronica.com.br/files/image/TO144_diodo_F09.jpg

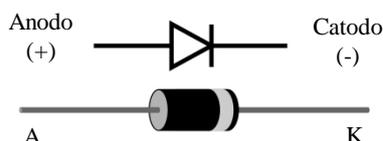


Figura 1.29 – Símbolo do diodo e aspecto físico. Terminais: anodo (A) e catodo (K).
 Fonte: http://upload.wikimedia.org/wikipedia/commons/8/83/Diode_pinout_en_fr.svg

1.2.7 – Curva Característica do diodo. Aproximações e modelos

Para entender os modelos que podem ser utilizados para o estudo de um diodo semicondutor, deve-se primeiramente conhecer a sua curva característica. Esta curva é formada pelos eixos I_D e V_D , corrente e tensão do diodo. O primeiro modelo para o diodo é o de uma chave ideal, que em condução apresenta uma tensão nula em seus terminais ($V_F = 0$ V), e que no estado desligado é equivalente a um circuito aberto. A Figura 1.30 mostra este modelo.

A Figura 1.31 mostra que o diodo é um dispositivo unidirecional em corrente e em tensão. No 1º quadrante, com a tensão V_D positiva, existe corrente, ou seja, $I_D \geq 0$.

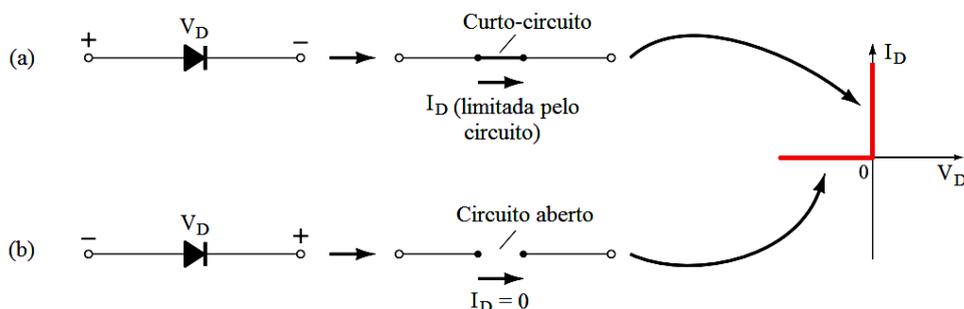


Figura 1.30 – (a) diodo diretamente polarizado em condução (equivalente a um curto-circuito).
 (b) diodo reversamente polarizado, equivalente a uma chave aberta (BOYLESTAD e NASHIELSKY, 2004).

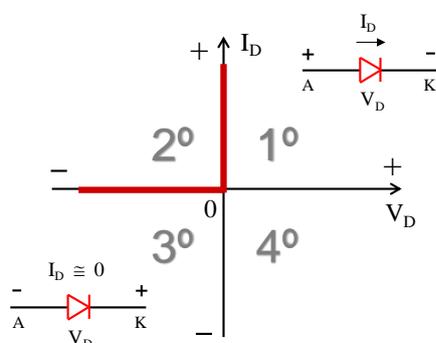


Figura 1.31 – O diodo: unidirecional em corrente e em tensão.

Isto indica que o dispositivo permite a passagem de corrente com grande facilidade. Teoricamente a resistência direta do diodo nesta região é nula (curto-circuito). Assim:

$$R_F = \frac{V_F}{I_F} = \frac{0V}{2, 3 \text{ mA} \dots \text{qualquer valor} > 0} = 0 \Omega$$

Para a região do 3º quadrante, o diodo está reversamente polarizado.

$$R_R = \frac{V_R}{I_R} = \frac{-5 \text{ V}, -20 \text{ V}, \dots \text{qualquer valor} < 0}{0 \text{ mA}} = \infty \Omega \rightarrow \text{circuito aberto (resistência reversa)}$$

Os parâmetros do diodo, V_R e I_R , indicam, respectivamente, a tensão reversa e a corrente reversa no mesmo. A curva real $I_D \times V_D$ do diodo é mostrada na Figura 1.32.

$$I_D = I_S \cdot (e^{\frac{k \cdot V_D}{T_K}} - 1) \quad (1.3)$$

Onde:

e = número de Euler, igual a 2,718281829...

I_S = corrente de saturação reversa;

$k = 11.600/\eta$ com η (letra grega *eta*) = 1 para o Ge e $\eta = 2$ para o Si, para níveis baixos de corrente na curva $I_D \times V_D$ e $\eta = 1$ para ambos os diodos, na região da curva onde a corrente cresce de forma mais acentuada;

$T_K = T_C + 273^0$, temperatura na escala absoluta de Kelvin³, em função da temperatura em graus Celsius.

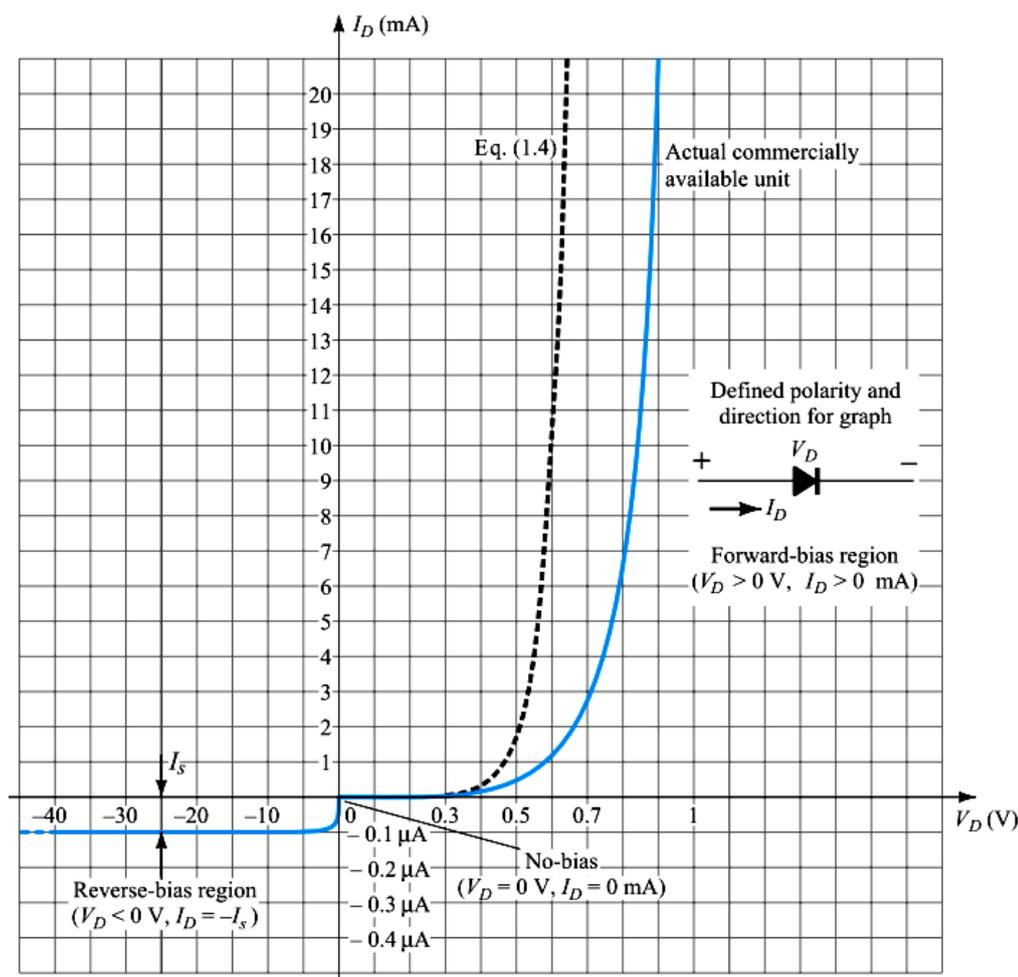


Figura 1.32 – Curva característica real do diodo, $I_D \times V_D$ (BOYLESTAD e NASHELSKY, 2004).

Efeitos de Temperatura sobre o diodo

- A corrente de saturação reversa do diodo (I_S) tem o seu valor alterado com o crescimento da temperatura. Estudos mostram que a cada 10^0C de aumento na temperatura, a corrente I_S dobra o seu valor.

- O diodo de Si apresenta menores níveis de I_S , mesmo em altas temperaturas, em comparação com o diodo de Ge. Esta é uma das características a favor da maior utilização do Silício no projeto e desenvolvimento de dispositivos eletrônicos.

³ O físico inglês William Thomson (1824-1907), mais conhecido pelo seu título de nobreza, Lord Kelvin, foi quem estabeleceu pela primeira vez a existência teórica de uma situação na qual as partículas da matéria estariam totalmente desprovidas de energia e, portanto, estariam paradas. A essa situação teórica, que se sabe atualmente ser inalcançável na prática, se deu o nome de zero absoluto e associou a ela a temperatura igual a zero. Por esse motivo, a escala kelvin é denominada de **escala absoluta**. O kelvin é a escala fundamental da temperatura termodinâmica, e seus instrumentos de medidas (termômetros) estão, normalmente, graduados com os pontos de fusão do gelo a 273 K e o ponto de ebulição da água a 373 K, considerando as condições normais de pressão. Fonte: <http://www.mundoeducacao.com.br/fisica/a-temperatura-suas-escalas.htm>

- Um aumento de temperatura implica na diminuição da tensão de disparo (V_T). Assim, para uma temperatura maior, a curva do diodo (veja a Figura 1.33) será deslocada para a esquerda. Logo, pode-se afirmar que o aumento da temperatura “facilita” o disparo do dispositivo).

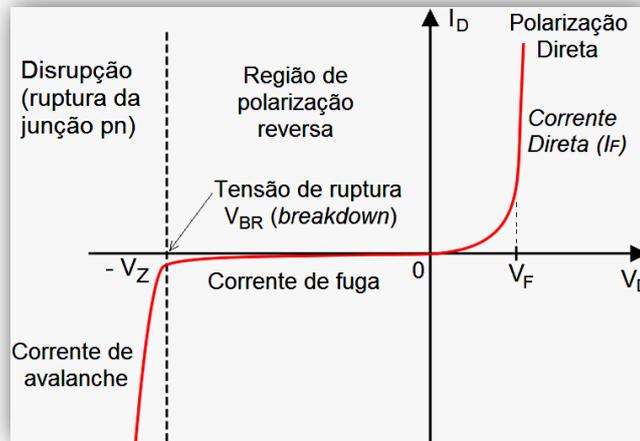


Figura 1.33 – Curva $I \times V$ do diodo. Fonte: http://pt.wikipedia.org/wiki/Ficheiro:Diodo_graph.svg

Níveis de Resistência no DIODO

Pela curva $I \times V$ do diodo, que é não-linear, é fácil perceber que à medida que o ponto de operação de um diodo se move de uma região para outra, a sua resistência também se altera. Neste item serão vistos os tipos de resistência do diodo. O tipo de tensão ou sinal aplicado no circuito com diodo define o seu tipo de resistência. São três os níveis considerados: resistência estática, dinâmica e média (BOYLESTAD e NASHELSKY, 2004).

- Resistência Estática ou DC:

O valor da resistência estática, R_D , muda com o deslocamento do ponto de operação do diodo na curva característica $I_D \times V_D$.

Para a Figura 1.34, os valores de R_D para os pontos 1, 2 e 3 são assim calculados:

$$R_{D1} = \frac{V_{D1}}{I_{D1}} = \frac{10V}{1 \mu A} = 10 \text{ M}\Omega$$

$$R_{D2} = \frac{V_{D2}}{I_{D2}} = \frac{0,5 \text{ V}}{2 \text{ mA}} = 250 \Omega$$

$$R_{D3} = \frac{V_{D3}}{I_{D3}} = \frac{0,8 \text{ V}}{20 \text{ mA}} = 40 \Omega$$

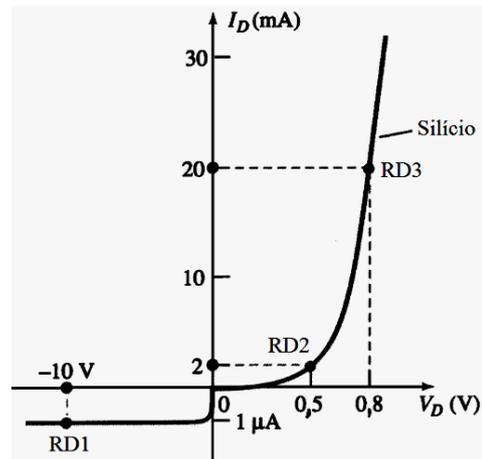


Figura 1.34 – Curva $I_D \times V_D$ do diodo – resistência estática (BOYLESTAD e NASHELSKY, 2004).

b) Resistência AC ou Dinâmica:

Nível de resistência definido por uma reta tangente no ponto Q (ponto quiescente ou de operação). Para um sinal senoidal aplicado a um diodo, o ponto quiescente irá oscilar em torno do ponto de operação em CC, como mostra a Figura 1.35. Sem o sinal alternado aplicado, este seria o ponto quiescente do diodo, por exemplo, 0,8 V.

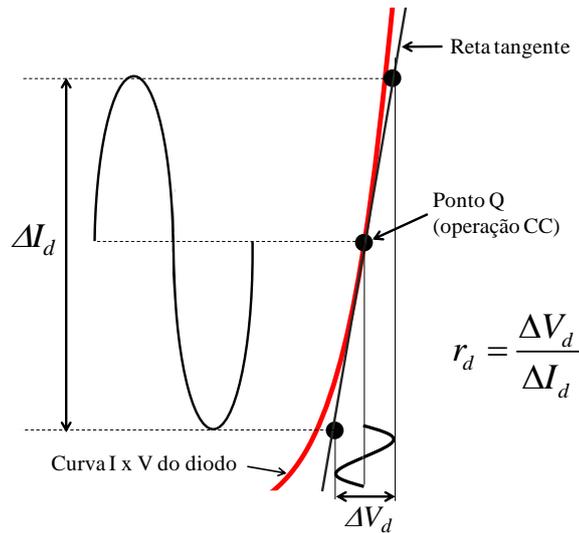


Figura 1.35 – Determinação da resistência dinâmica ou AC do diodo.

Para os diodos de Si e de Ge, à temperatura ambiente (25°C): $r_d = \frac{\Delta V_d}{\Delta I_d}$

Se for tomada a reta tangente ao ponto quiescente como ilustrado na figura anterior, teremos que as variações na corrente e na tensão do diodo tenderão a zero, ou seja:

$$\Delta V_d \rightarrow 0 \text{ e } \Delta I_d \rightarrow 0$$

Do conceito do cálculo diferencial - “a derivada de uma função em um ponto é a inclinação da reta tangente traçada no mesmo” -, encontra-se a resistência dinâmica ou AC do diodo pela equação (1.4):

$$r_d = \frac{dV_d}{dI_d} = \frac{26 \text{ mV}}{I_D} \quad (1.4)$$

O resultado encontrado, à temperatura ambiente, é obtido da equação da corrente (e da curva) do diodo, dada por (4). Aplicando a derivada da corrente em relação à tensão, em (4), obtém-se:

$$I_D = I_S \cdot \left(e^{\frac{k \cdot V_D}{T_K}} - 1 \right) \quad \rightarrow \quad \frac{dI_D}{dV_D} = \frac{d \left[I_S \cdot \left(e^{\frac{k \cdot V_D}{T_K}} - 1 \right) \right]}{dV_D} = \frac{k}{T_K} (I_D + I_S) = \frac{k}{T_K} (I_D)$$

Isto se justifica porque, geralmente, tem-se $I_D \gg I_S$ na região mais vertical da curva característica do diodo.

Como $\eta = 1$ para diodos de Ge e Si na inclinação vertical da curva I x V:

$$k = \frac{11600}{\eta} = 11600$$

À temperatura ambiente (25°C):

$$T_K = T_C + 273^{\circ} = 25^{\circ} + 273^{\circ} = 298^{\circ} \rightarrow \frac{k}{T_K} = \frac{11600}{298} = 38,93$$

$$\frac{dI_D}{dV_D} = \frac{k}{T_K} (I_D) = 38,93 \times I_D$$

Invertendo esta última relação, encontra-se uma relação de resistência (1.5):

$$r_d = \frac{dV_D}{dI_D} \quad (1.5)$$

$$r_d = \frac{dV_D}{dI_D} = \frac{1}{38,93 \times I_D} \cong \frac{26 \text{ mV}}{I_D} \Big|_{Ge, Si}$$

c) Resistência CA Média (r_{av})

Parâmetro definido por uma linha reta entre os limites de operação, para variações grandes no sinal CA de entrada, como mostra a Figura 1.36.

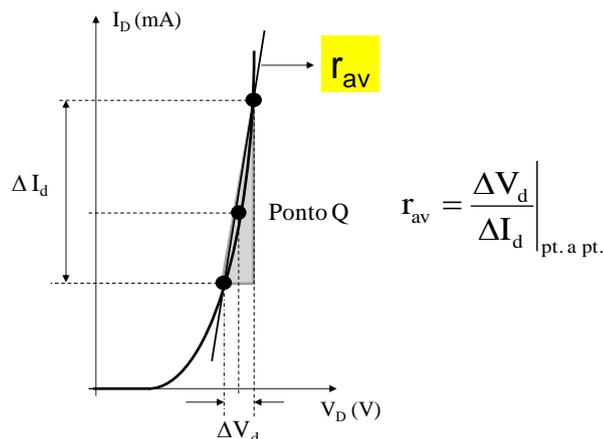


Figura 1.36 – Determinação da resistência AC média (entre dois pontos da curva do diodo).

A Tabela 1.4 mostra as três aproximações para construir o modelo do diodo. A terceira aproximação é mais indicada para projetos onde se espera uma maior precisão no circuito, como por exemplo, em equipamentos hospitalares e instrumentos de medição (multímetros, osciloscópios etc.).

Tabela 1.4 – Aproximações do Diodo.

Circuitos Equivalentes de Diodo (Aproximações e Modelos)			
Tipo e condições	Modelo	Curva característica	
<p>1ª Aproximação Sistema Ideal</p> <p>$R_{rede} \gg r_{av}$ $V_{rede} \gg V_T$</p> <p style="border: 1px solid black; padding: 2px; display: inline-block;">Diodo Ideal</p>	<p>Ideal</p>		
<p>2ª Aproximação Modelo simplificado</p> <p>$R_{rede} \gg r_{av}$</p>	<p>Si</p>		
<p>3ª Aproximação Modelo Linear</p> <p>$R_{rede} \cong r_{av}$</p> <p style="border: 1px solid black; padding: 2px; display: inline-block;">Diodo "Real"</p>	<p>Si</p>		

Na 3ª aproximação é utilizado um novo parâmetro, a resistência de corpo do diodo, dada por (1.6):

$$r_{av} = r_p + r_n \quad (1.6)$$

onde:

- 1) a soma $r_p + r_n$ representa a resistência ôhmica do diodo (resistências das regiões p e n);
- 2) r_{av} é a resistência média (do inglês *average*), algumas vezes identificada por r_B (resistência de corpo, de *body*). Geralmente este parâmetro é da ordem de 1 a 10 ohms.

► Onde seria imprescindível a aplicação da 3ª aproximação para o estudo e projeto de circuitos com diodos? Citar dois exemplos.

1.2.8 – Especificações Técnicas e Teste do Diodo

As especificações de um diodo, disponíveis nos manuais de fabricantes, são tomadas com base nos seguintes itens, a maioria dos quais depende da temperatura de operação, citadas a seguir:

- 1) Tensão direta sobre o diodo (para uma corrente e temperatura específicas): V_F (onde o subscrito F vem do inglês *forward*);
- 2) Corrente direta máxima (I_F), para uma temperatura específica;
- 3) Corrente de saturação reversa (I_R), para uma tensão e temperatura específicas;
- 4) Tensão reversa nominal (V_{BR}) ou *breakdown voltage* (tensão de ruptura), a uma temperatura específica;
- 5) P_{Dmax} : máxima dissipação de potência, para uma dada temperatura;
- 6) Níveis de capacitâncias de difusão e de transição;
- 7) Tempo de recuperação reverso, t_{rr} ;
- 8) Faixa de operação de temperatura.

Em circuitos onde a frequência da fonte é elevada, deve-se especificar a capacitância da junção. Neste texto serão estudados alguns desses parâmetros.

Tensão Reversa (V_{BR})

A Tabela 1.5 mostra exemplos de valores máximos para o parâmetro V_{BR} de alguns diodos. Observe o destaque para os diodos da família 1N400X.

Tabela 1.1 – Valores característicos de corrente direta e tensão reversa de alguns diodos.

Diode	Maximum Current (I_F)	Maximum Reverse Voltage (V_{BR})
1N4001	1 A	50 V
1N4002	1 A	100 V
1N4003	1 A	200 V
1N4004	1 A	400 V
1N4005	1 A	600 V
1N4006	1 A	800 V
1N4007	1 A	1000 V
1N5401	3 A	100 V
1N5408	3 A	1000 V
1N3765	35 A	700 V
SD103N/R	110 A	400 – 2500 V

Maximum Ratings and Electrical Characteristics @TA = 25°C unless otherwise specified.

Fontes: (1) <http://electronicsclub.info/diodes.htm> e (2) <http://www.vishay.com/docs/93492/1n1183.pdf>

(3) <http://pdf.datasheetcatalog.com/datasheet/irf/sd103n.pdf>

Potência Máxima Dissipada no Diodo → $P_{Dmax} = V_D \cdot I_D$

A potência máxima nominal do diodo não é constante, é um parâmetro dependente da temperatura de operação. Esta potência diminui a uma taxa de alguns mW por grau de aumento na temperatura, acima da temperatura ambiente (25 °C) – curva de redução de potência disponível em alguns catálogos de diodos de baixa potência.

Capacitâncias do Diodo

O diodo apresenta dois tipos de capacitância:

1. Capacitância da região de transição ou de depleção (C_T), associada à polarização reversa do diodo, variando obviamente com a tensão reversa aplicada. Tal efeito é utilizado em diodos do tipo *varactor*, por exemplo) – veja o gráfico da Figura 1.37.
2. Capacitância de Difusão (C_D) ou de acumulação, na região de polarização direta.

A equação (1.7) define a capacitância de um capacitor de placas paralelas, onde o parâmetro ϵ (F/m) indica a permissividade do dielétrico (material isolante) entre as placas de área A (m²) e d (m) a distância entre elas.

$$C = \frac{\epsilon \cdot A}{d} \quad (1.7)$$

Dispositivos eletrônicos como o diodo são sensíveis a níveis elevados de frequência. Da equação (9), comprova-se o efeito de baixas frequências na reatância, pois o diodo tenderá para um circuito-aberto em seu comportamento.

Para frequências muito altas, o diodo será um caminho de baixa reatância (BOYLESTAD e NASHELKY, 2004), como mostra a equação (1.8):

$$X_c = \frac{1}{2\pi \cdot f \cdot C} \quad (1.8)$$

Como já é sabido pelo leitor, quando o diodo está na situação de polarização reversa, há uma região sem portadores (de depleção). Tal região funciona como um isolante entre as camadas de carga oposta. Como a largura (d) desta região aumenta com a elevação da tensão reversa imposta ao diodo, ocorre a diminuição da capacitância de transição, como mostra o gráfico $C \times V_d$ (Figura 1.38).

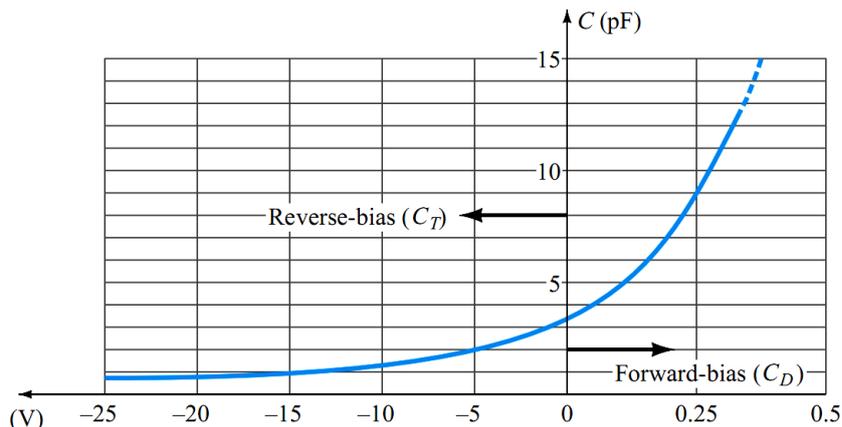


Figura 1.38 – Curva de Capacitâncias de transição e difusão do diodo x tensão de polarização (Boylestad e Nashelsky, 2004).

A variação da capacitância da junção p-n em função da tensão reversa no diodo encontra aplicações em diversos sistemas eletrônicos. Existe um diodo que opera segundo este fenômeno, o diodo VARACTOR, ou VARICAP. Os efeitos capacitivos no diodo são representados por um esquema onde um capacitor é conectado em paralelo a um diodo ideal, como ilustra a Figura 1.39. Quando em baixas e médias frequências (excetuando-se potências altas), o capacitor não é incluído no modelo que representa o diodo (BOYLESTAD e NASHELKY, 2004).

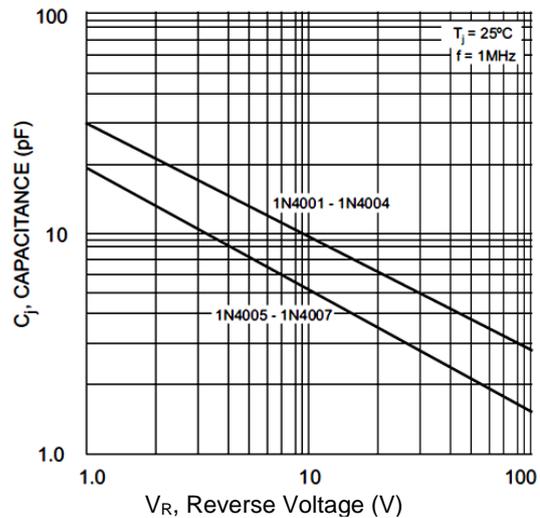


Figura 1.37 – Representação da capacitância típica de junção.
Fonte: www.ph.eng.br/Microeletronica/diodo-comum-efeito-capacitivo.html

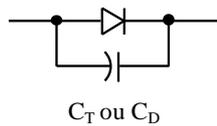


Figura 1.39 – Modelo do diodo incluindo o efeito da capacitância de transição ou de difusão.

►► **Simulação 1** – *Modelo aproximado do diodo*. O circuito da Figura 1.40 foi estudado no PSpice, em uma simulação para verificação dos sinais de entrada e de saída. Comentar sobre o sinal no catodo do diodo.

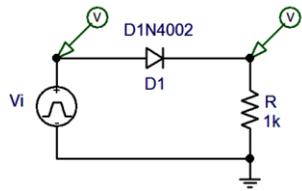


Figura 1.40 – Simulação: modelo aproximado do diodo (estudo dos parâmetros). Sinal de entrada: rampa, de 0 a 5 V_p, frequência de 100 Hz.

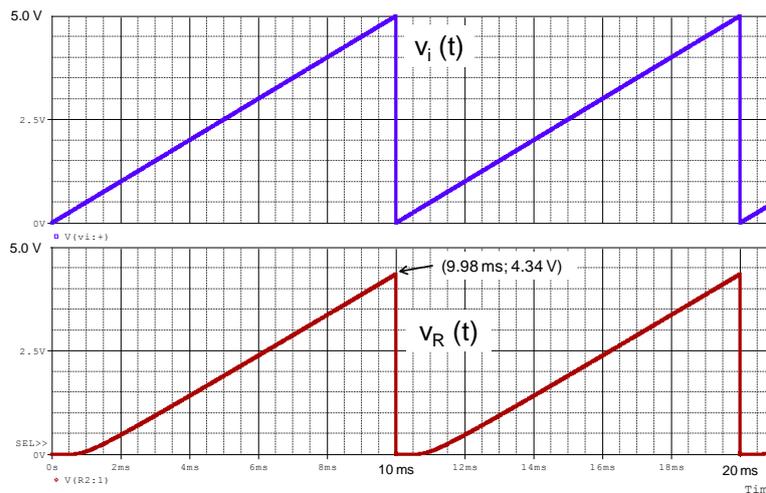


Figura 1.41 – Formas de onda do circuito da Figura 1.40.

►► **Simulação 2** – *Efeito da frequência na operação do diodo*

Seja o circuito da Figura 1.42, onde o diodo está inserido em uma associação em série com uma fonte senoidal de frequência variável e um resistor fixo R (1 kΩ). O valor máximo de v_i é de 10 V.

Numa primeira simulação (*software* PSpice) foi utilizada $f = 60$ Hz. Na Figura 1.43 são apresentadas as formas de onda do sinal de entrada e do sinal de saída (no diodo). Efetuada outra simulação, desta vez utilizando uma frequência muito alta (50 kHz), verificou-se uma alteração na tensão sobre o diodo – Figura 1.44.

Justifique os resultados obtidos em simulação para os dois níveis de frequência utilizados.

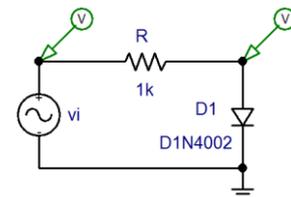


Figura 1.42 – Simulação - verificação do efeito da frequência da fonte na operação do diodo.

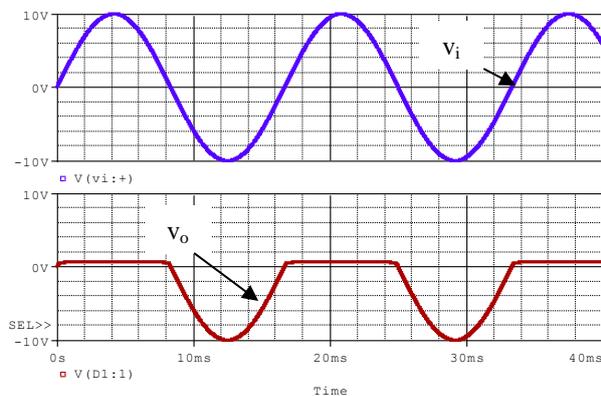


Figura 1.43 – Simulação para $f = 60$ Hz.

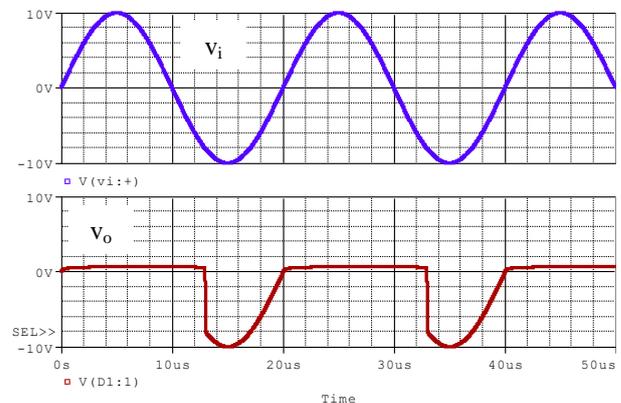


Figura 1.44 – Simulação para $f = 50$ kHz.

Tempo de recuperação reverso (*reverse recovery time*)

O tempo de recuperação reverso (t_{rr}) é um parâmetro do diodo de extrema importância em aplicações de alta frequência (AHMED, 2000).

Como o leitor já imagina, o diodo real não comuta instantaneamente do estado de não-condução para o de condução (e vice-versa).

Quando polarizado diretamente, um grande número de elétrons no material tipo n avança em direção ao material tipo p e um grande número de lacunas em direção ao material tipo n (uma exigência óbvia para a condução no diodo). Isto estabelece um elevado número de portadores minoritários em cada material. Se a tensão positiva aplicada ao diodo for revertida – situação de polarização reversa –, idealmente o diodo mudaria do estado de condução para o estado de chave aberta (não-condução).

Ocorre que, devido ao elevado número de portadores minoritários nos materiais tipo n e tipo p, o comportamento do diodo será modificado, como mostra a Figura 1.45 (BOYLESTAD e NASHELSKY, 2004). Durante o tempo t_s (tempo de armazenamento), os portadores minoritários voltam ao seu estado de portador majoritário no material oposto. O intervalo seguinte, t_r (tempo de transição) é aquele em que a corrente retorna ao estado de não condução (nível zero). O tempo de reestabelecimento reverso, t_{rr} é a resultante de t_s e t_r , dado por (1.9).

$$t_{rr} = t_s + t_r \quad (1.9)$$

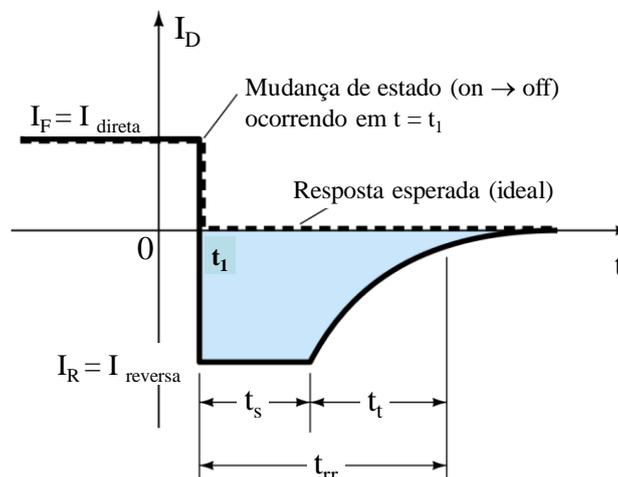


Figura 1.45 – Tempo de recuperação reverso em um diodo (Boylestad e Nashelsky, 2004).

Este parâmetro é muito importante em aplicações de alta frequência, onde devem ser empregados diodos rápidos, como ocorre em fontes de tensão chaveadas, muito utilizadas hoje em dia em microcomputadores, notebooks, TVs de alta definição e outros equipamentos.

1.3 – PORTAS LÓGICAS COM DIODOS

Projetando-se um circuito simples com diodos e resistores é possível executar funções lógicas simples, como a função OU (ou OR) e E (ou AND).

A seguir são descritas as portas lógicas E e OR, com as convenções lógicas para os sinais de entrada e de saída.

Seja o circuito da Figura 1.46. Para as entradas A e B, adota-se para o **nível 0** binário o sinal de 0 V, e para o **nível 1** binário o sinal de 5 V. A saída será representada no circuito por um diodo LED, o qual indicará o nível lógico **1** quando aceso (estado ON, ligado), e o nível lógico **0** quando apagado (OFF, desligado).

1.3.1 – Porta Lógica E (AND)

Esta função lógica apresenta nível alto na saída (nível **1** binário) somente quando todas as entradas estiverem em nível alto.

Para a Tabela 1.6, **preencher** o nível lógico esperado na saída para todas as combinações de A e B.

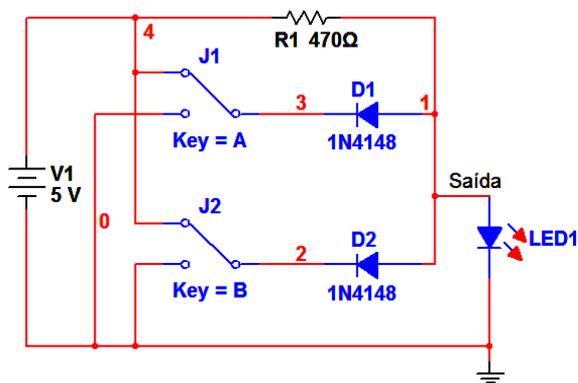


Figura 1.46 – Esquema da porta E (ou AND) com diodos.

Expressão Booleana:

$$S = A \cdot B \text{ (lê-se A e B ou A and B).}$$

Tabela 1.6 – Tabela-verdade da função OU.

Entradas		Estado do LED	Nível Lógico da Saída
A	B	ON ou OFF	0 = OFF e 1 = ON
0	0		
0	1		
1	0		
1	1		

1.3.2 – Porta Lógica OU (OR)

O circuito lógico com diodos que desempenha a função OU é mostrado na Figura 1.47. A saída S apresenta um nível lógico alto na saída (1) quando qualquer das entradas estiver em nível alto. **Preencher** a Tabela 1.7 (nível lógico esperado na saída).

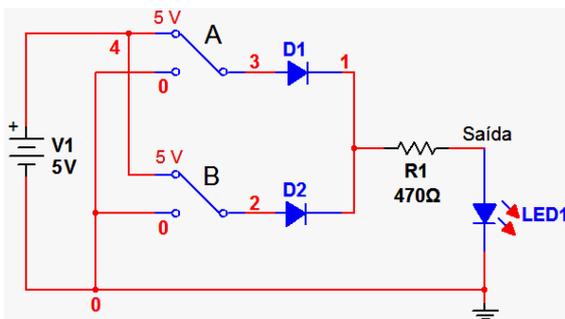


Figura 1.47 – Esquema da porta OR com diodos.

Tabela 1.2 – Tabela-verdade – Porta OU.

Entradas		Estado do LED	Nível Lógico da Saída
A	B	ON ou OFF	0 = OFF e 1 = ON

A expressão Booleana do circuito é:

$$S = A + B \text{ (lê-se A ou B ou A or B).}$$

➤ **Exemplo 1** – O circuito da Figura 1.48, onde, através das chaves S_1 e S_2 são impostos aos diodos D_1 e D_2 os níveis 0V e 10 V. Este circuito representa uma porta OR cuja lógica é positiva, ou seja, o nível de tensão 10 V representa “1” e o nível 0 V (terra) representa o estado “0”, de acordo com a álgebra booleana.

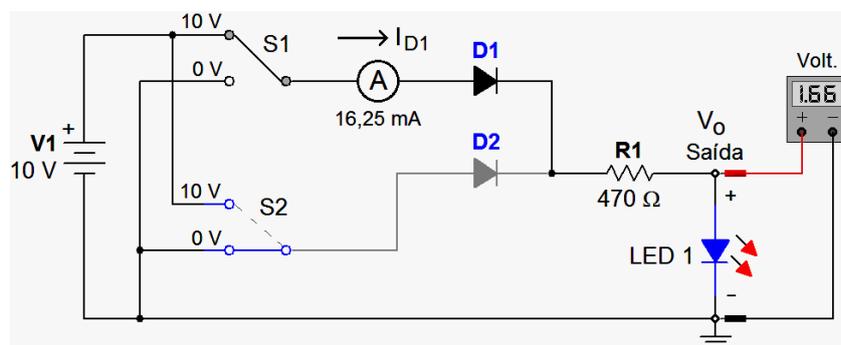


Figura 1.48 – Porta OU de lógica positiva.

Verificar com cálculos os valores indicados nos instrumentos:

16,25 mA no amperímetro (corrente no diodo D_1);

1,66 V no multímetro (tensão de saída, sobre o diodo LED).

Simulação 3

Porta lógica OU com diodos.

Dados: 3 entradas variando entre 0 e 5 V.

a) Efetuar a simulação no PSpice do circuito lógico da Figura 1.49.

Observação:

as chaves t_{Close} e t_{Open} são as funções $Sw-t_{Close}$ e $Sw-t_{Open}$, disponíveis na biblioteca do simulador.

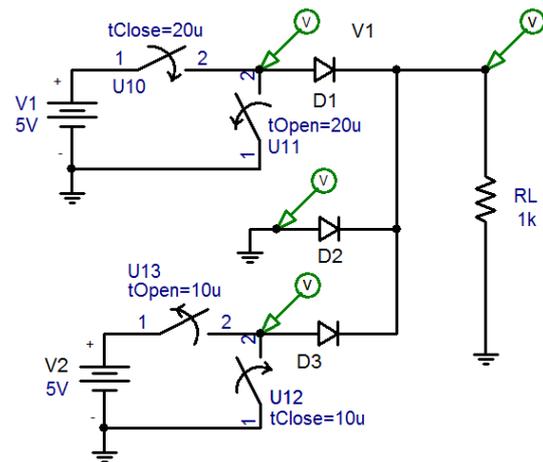


Figura 1.49 – Porta OR de 3 entradas (simulação com o software PSpice).

b) A Figura 1.50 mostra as formas de onda de entrada e de saída. Justifique o resultado obtido.

Formas de onda:

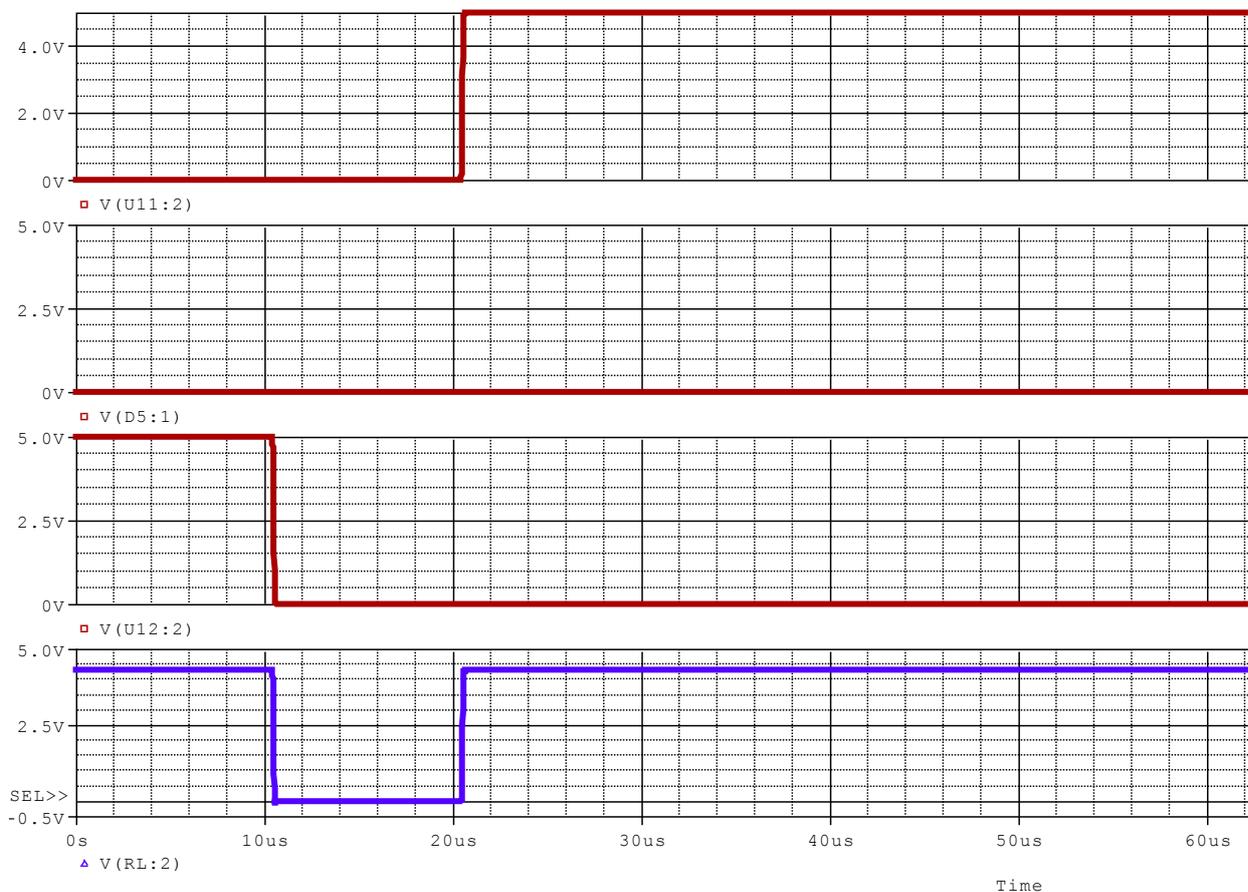


Figura 1.50 – Formas de onda da porta OR de 3 entradas.



» EF 1 – A Figura 1.51 representa uma porta lógica. Qual é a função lógica desempenhada? Preencher a Tabela 1.8, onde são indicados na saída 0,7 V (nível baixo) e 10 V (nível alto).

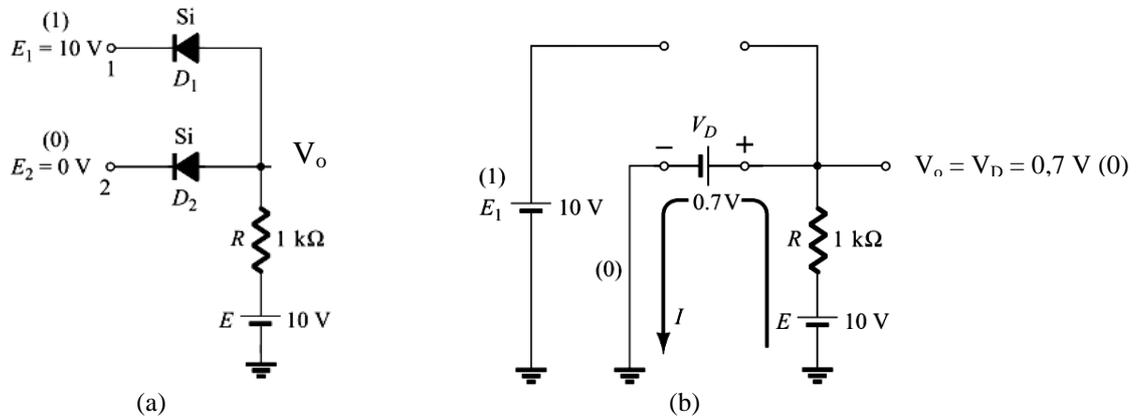


Figura 1.51 – (a) Porta lógica com diodos. (b) Substituição no circuito pelos estados dos diodos no esquema em (a). (Boylestad e Nashelsky, 2004).

Tabela 1.3 - Tabela-verdade do EF1.

Entradas		Tensão de saída (V_o)
A	B	0,7 V ou 10 V
0	0	
0	1	
1	0	
1	1	

» EF 2 – Determinar o nível de saída (V_o) para a porta lógica AND de 3 entradas, Figura 1.52. Preencher as células em branco da Tabela 1.4.

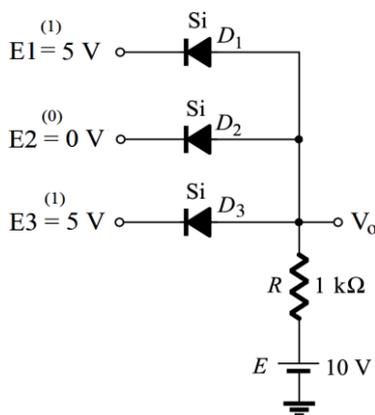


Tabela 1.4 - Tabela-verdade da porta AND de 3 entradas.

E_1 (V)	E_2 (V)	E_3 (V)	V_o
0	0	0	0,7
0	0	5	
0	5	0	
0	5	5	
5	0	0	
5	0	5	
5	5	0	
5	5	5	

Função lógica: _____

Figura 1.52 – Porta lógica AND com diodos.

• Questão importante:

- Qual é a corrente em cada diodo?

1.4 – CIRCUITOS COM DIODOS E ANÁLISE POR RETA DE CARGA

Para cada circuito estudado, deve-se determinar o estado do diodo, isto é, se o mesmo está ligado ou desligado, de acordo com a polarização (d.d.p.) que recebe. Serão estudadas configurações em série, em paralelo e mistas.

Recordando:

- ▷ Para o diodo ideal: o diodo é uma chave fechada (ON) se $V_{AK} > 0$ V.
- ▷ Para o diodo na 2ª e na 3ª aproximações, o diodo é uma chave fechada (ON) se $V_{AK} > V_F$ (tensão direta, igual a 0,7 V para diodos de Si e de 0,3 V para diodos de Ge).
- ▷ O diodo é um dispositivo unidirecional em corrente e tensão.

1.4.1 – Configurações em SÉRIE

➤ **Exemplo 2** – A Figura 1.53 mostra o modelo do diodo na 3ª aproximação. Se este diodo é conectado em série a uma fonte CC de 12 V e a um resistor de 470 ohms (R_L).

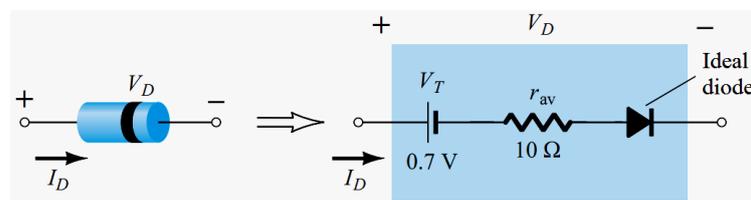


Figura 1.53 – Diodo na 3ª aproximação (BOYLESTAD e NASHESKY, 2004).

Pede-se:

- a) calcular a tensão sobre o resistor R_L ;
- b) calcular as perdas no diodo em mW.

Solução:

- a) A corrente no circuito é dada por:

$$I = \frac{12 - 0,7}{10 + 470} = 23,54 \text{ mA. Logo, } V_{RL} = 470 \times I = 11,06 \text{ V.}$$

- b) Perdas em mW: $P_D = V_D \cdot I_D + r_{av} \cdot I_D^2 = 0,7 \times 23,54 \text{ m} + 10 \times (23,54 \text{ m})^2 \rightarrow P_D = 22,02 \text{ mW.}$

➤ **Exemplo 3**

Para o circuito da Figura 1.54, onde o diodo é de Silício, a primeira medida é verificar **se o diodo conduz** para o valor de V_1 (fonte CC) apresentado. Pela curva do diodo, 2ª aproximação, o disparo ocorre quando $V_{AK} \geq 0,7$ V (diodo de Silício). A corrente no instante do disparo é nula.

Logo, pela LKT aplicada ao circuito, $V_1 = V_{D1} + I_{D1} \cdot R_1$.
No disparo, a tensão da fonte é aplicada no diodo e $I_{D1} = 0$.

$$V_1 = V_{D1} + I_{D1} \cdot R_1 \rightarrow 12 = V_{D1} + 0 \cdot 1k$$

→ O diodo D_1 recebe 12 V em seus terminais anodo e catodo.

Então, se $V_{AK} \geq V_F$ o diodo D_1 liga.

$V_{D1} = V_F = 0,7$ V (Figura 1.54).

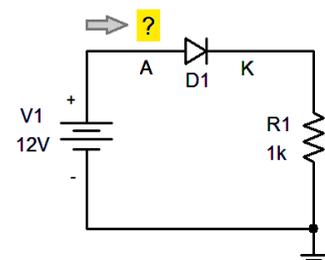


Figura 1.54.

A Figura 1.55 mostra o circuito equivalente considerando-se o diodo na 2ª aproximação. A Figura 1.56 mostra o resultado da simulação deste circuito com o *software* PSpice®.

Simulação 4

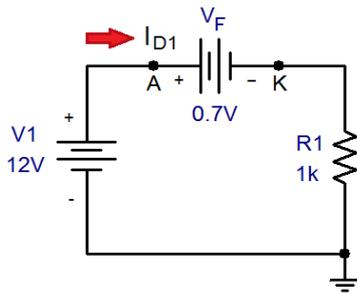


Figura 1.55 – Circuito série com diodo (na 2ª aproximação).

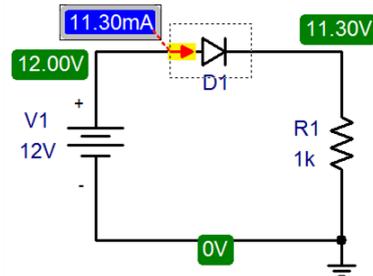


Figura 1.56 – Simulação no PSpice®. Medidas de corrente e tensão.

Cálculos:

Com o diodo ligado, tem-se na carga resistiva $V_R = V_1 - V_F = 12 - 0,7 = 11,3 \text{ V}$.
A corrente no diodo será:

$$I_{D1} = V_{R1} / R_1 = 11,3 \text{ V} / 1 \text{ k}\Omega = 11,3 \text{ mA}.$$

► Estes valores foram calculados com a resistência do diodo nula e com as resistências dos medidores (amperímetro e voltímetro) ideais.

Exemplo 4 – Circuito com um diodo e duas fontes CC

O circuito da Figura 1.57 apresenta um circuito série com 1 diodo e duas fontes CC, com resultados de tensões de nós (simulação).

- Qual é a tensão sobre o diodo D1?
- Qual é o ponto de desengate do diodo, transição ON→OFF?
- Qual é a corrente no circuito?

Resp.: (a) $V_F = 0,29 \text{ V}$. (b) $V_{AK} \geq 3,0 \text{ V}$. (c) $I = 1,84 \text{ mA}$.

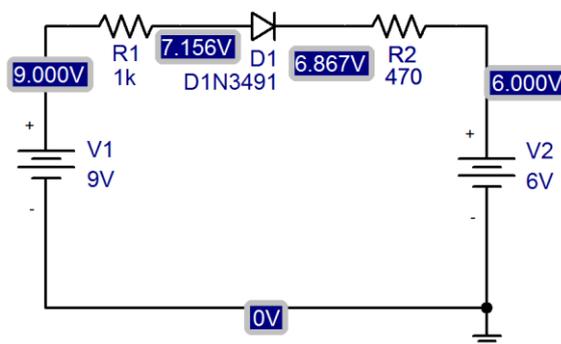


Figura 1.57 – Simulação 5.

1.4.1.1 – Análise por Reta de Carga

Seja o circuito da Figura 1.58, onde uma fonte de tensão CC de E volts alimenta um diodo e um resistor em série. Neste circuito, tem-se, pela LKT:

$$E = V_D + I_D \cdot R \quad (1.10)$$

Esta equação descreve o comportamento do circuito, e é denominada de equação de reta de carga. No ponto de SATURAÇÃO (max. corrente no diodo), $V_D = 0$. Daí a corrente no diodo será:

$$I_{D\max} = E/R|_{V_D=0V} \quad (1.11)$$

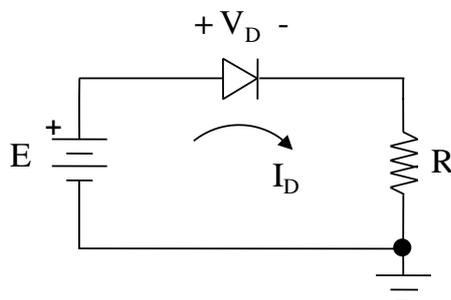


Figura 1.58.

No ponto de CORTE ($I_D = 0$, ou seja, o diodo é uma chave aberta): V_D será máxima, i.e., $V_D = E$.

$$V_{D\ corte} = E|_{I_D=0V} \quad (1.12)$$



Questão 1 – Como se pode modificar a inclinação da reta que intercepta a curva do diodo?

Questão 2: os valores de E (fonte DC) e de R (carga) influem na inclinação da reta traçada pelos pontos extremos de I_D e V_D ? Veja a Figura 1.59.

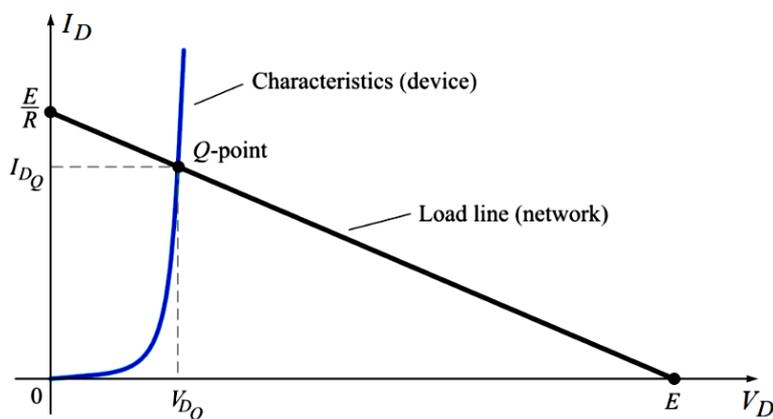


Figura 1.59 – Reta de carga do diodo (Boylestad e Nashelsky, 2004).

☒ **Exemplo 5** – Em um circuito com diodo, foram feitas algumas alterações, de modo que a sua reta de carga, que antes interceptava o eixo de V_D em 10 V, agora intercepta em 2,0 V (Figura 1.60).

- Qual é a máxima corrente no diodo? Resp.: 20 mA.
- Encontre o ponto quiescente pela análise da nova reta de carga.
Fazendo as projeções do ponto Q2 nos eixos de I_D e V_D , encontra-se os valores de 12 mA e 0,75 V.
- Qual é o valor ajustado na fonte CC? $E = 2,0$ V.
- Qual é o valor do resistor R? $R = 2,0$ V / 20 mA = 100 ohms.
- Encontre a potência dissipada no diodo. $P_D = V_{DQ} \times I_{DQ} = 0,75 \times 20$ m = 15 mW.

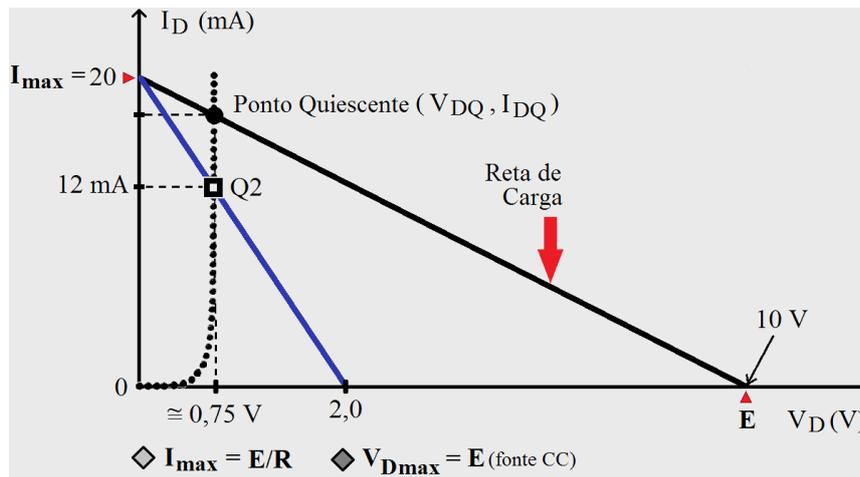


Figura 1.60 – Reta de carga do diodo (Exemplo 5).

⇒ **Exemplo 6** – Seja a reta de carga de um diodo de Silício, dada pela Figura 1.61.

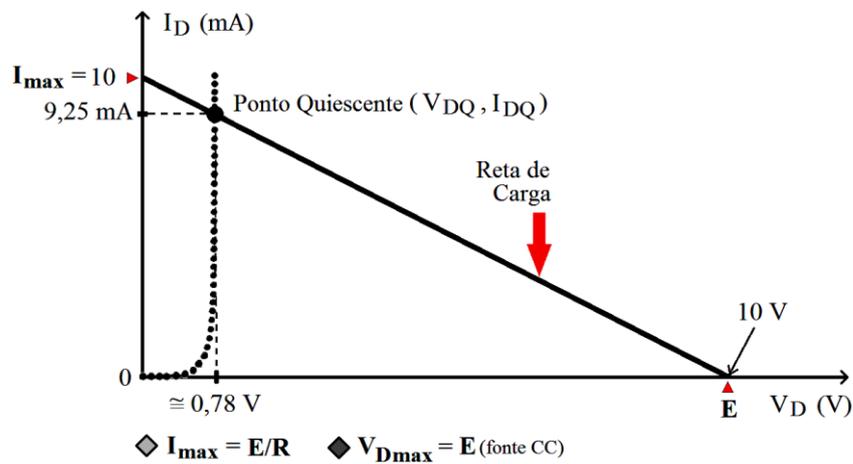


Figura 1.61 – Reta de carga, diodo de Si.

a) Encontre o ponto de operação do diodo no circuito a seguir.

Solução:

Pela interseção da reta de carga com a curva do diodo, em valores aproximados:

$$V_{DQ} = 0,78 \text{ V e } I_{DQ} = 9,25 \text{ mA}$$

b) Encontre o valor do resistor.

$$E = V_D + I_D \cdot R \rightarrow I_{D\max} = \frac{E}{R} \Big|_{V_D=0V}$$

Da corrente máxima no diodo:

$$10 \text{ mA} = \frac{10}{R} \Big|_{V_D=0V} \rightarrow R = 1 \text{ k}\Omega.$$

⇒ **Exemplo 7** – Tendo como base o exemplo anterior, para $R = 2\text{ k}\Omega$, pede-se calcular:

a) O novo ponto quiescente.

Pela leitura do gráfico da Figura 1.62, o novo ponto quiescente será: $V_{DQ} \cong 0,7\text{ V}$ e $I_{DQ} \cong 4,6\text{ mA}$.

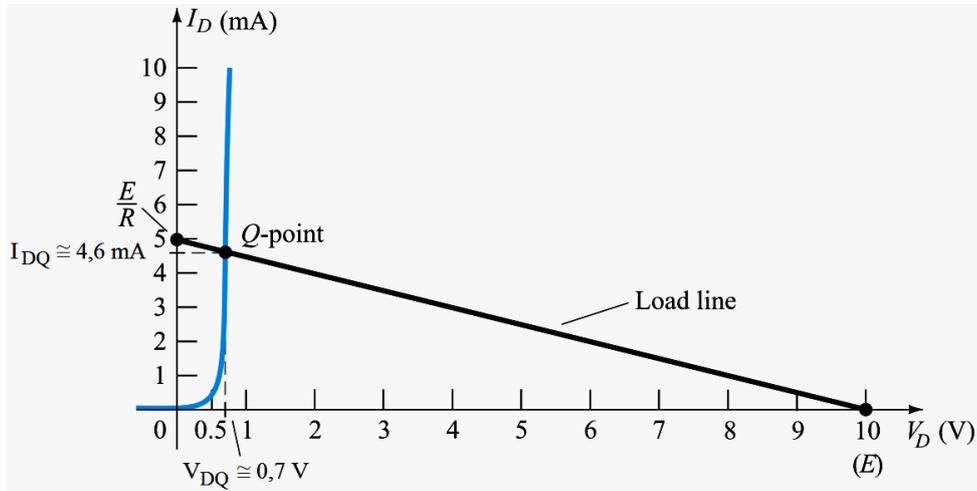


Figura 1.62 – Retas de carga, diodo de Si, para $R = 2\text{ k}\Omega$ (Boylestad e Nashelsky, 2004).

b) A tensão no resistor, V_R .

$$E = V_D + I_D \cdot R \rightarrow 10 = 0,7 + I_D \cdot R \rightarrow V_R \cong 9,3\text{ V.}$$

$$\text{Da leitura da corrente quiescente, } V_R \cong I_D \cdot R \rightarrow V_R \cong 4,6\text{ mA} \times 2\text{ k} \rightarrow V_R \cong 9,2\text{ V.}$$

EF – Exercícios de Fixação

▶▶▶ Série 2

EF 3 - A Figura 1.63 apresenta o diagrama descritivo de um circuito onde um conjunto de pilhas de 1,5 V conectadas em série alimenta uma lâmpada de 6 V. Em série com a lâmpada está conectado um diodo.

a) Desenhar o diagrama esquemático do circuito, inserindo uma chave de comando do tipo liga-desliga.

b) Qual é a resistência da lâmpada se a corrente máxima no diodo é de 50 mA? Utilize o conceito de retas de carga do diodo, visto nesta seção.

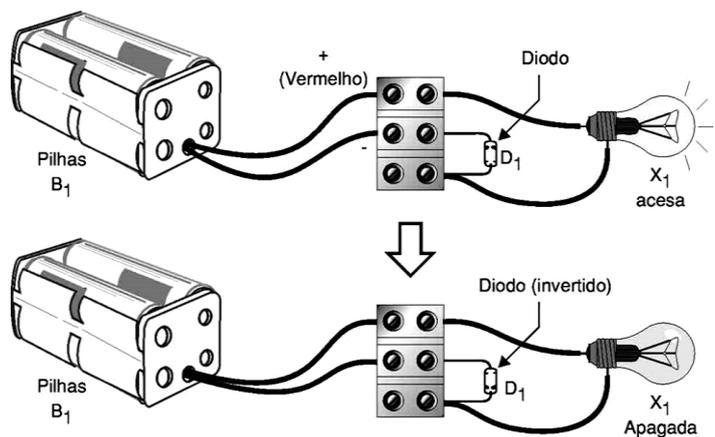


Figura 1.63 – Circuito do EF1. Fonte:

http://www.sabereletronica.com.br/files/image/TO144_diodo_F13.jpg

b) Cálculos:

EF 4 – Calcular V_o e a corrente nos diodos para o circuito da Figura 1.64.

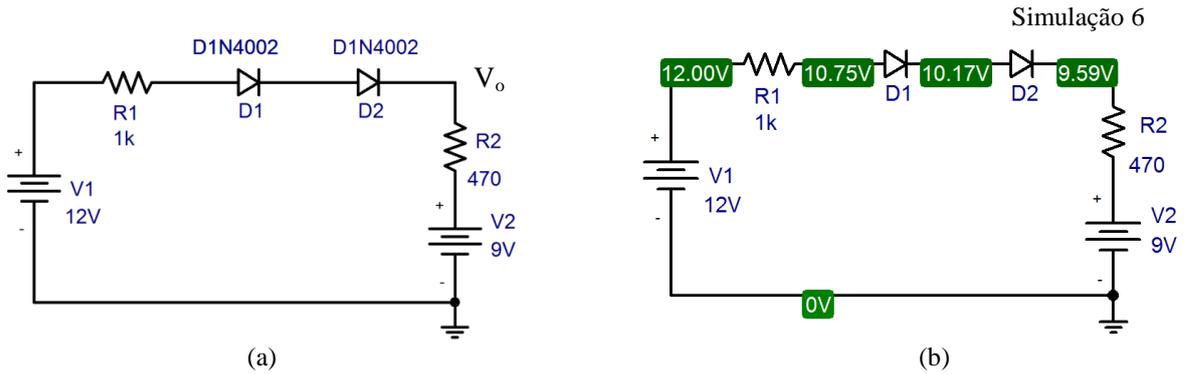


Figura 1.64 – (a) Esquema de um circuito série com dois diodos e duas fontes CC. (b) Resultado de simulação.

Resp.: $V_o = 9,59 \text{ V}$; $I_D = 1,25 \text{ mA}$.

1.4.2 – Configurações em paralelo e mistas (série-paralela)

Para o estudo destas configurações, basta determinar o estado do diodo no circuito e aplicar as LKT e LKC (leis de Kirchhoff das Tensões e Correntes).

A Figura 1.65 mostra uma simulação, onde dois diodos estão em paralelo. Pelos valores indicados das correntes, qual dos diodos está ligado (ON), D_1 ou D_2 ? Resp.: _____.

Qual é a queda de tensão no resistor R_2 ? Resp.: _____.

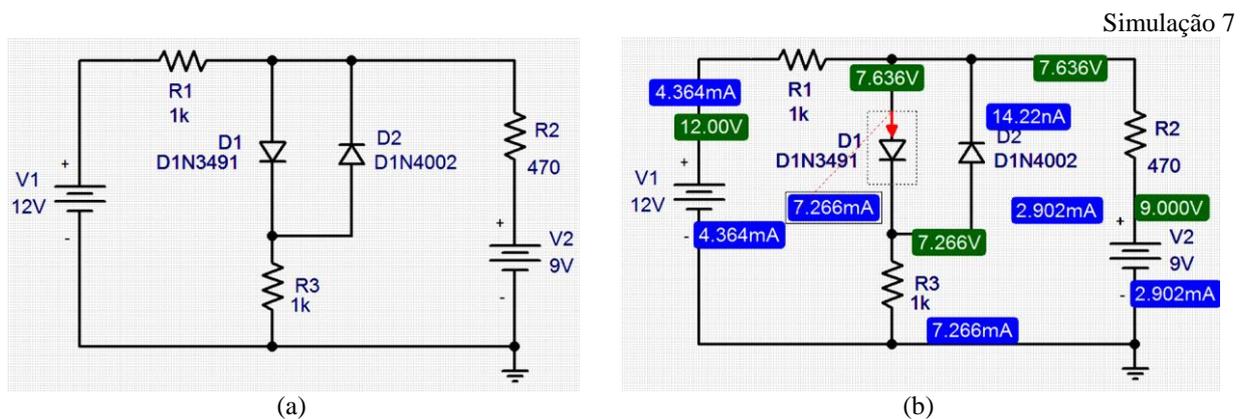


Figura 1.65 – (a) Circuito. (b) Resultados de simulação no PSpice.



EF – Exercício de Fixação

▶▶▶ Série 3

EF 5 – Análise de falhas. O circuito da Figura 1.66 apresenta uma simulação no PSpice® de um circuito misto, onde são empregados dois diodos de Silício, da família 1N400X.

a) Os resultados para tensão indicados na Figura 1.67 estão corretos? Verifique com cálculos.

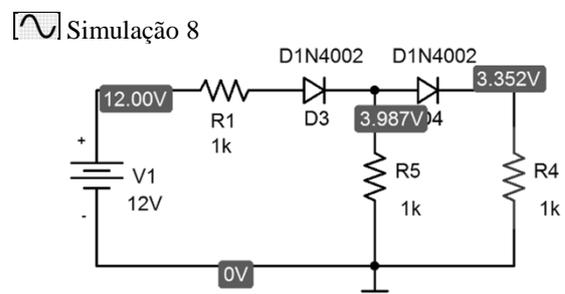


Figura 1.66 – Circuito misto com diodos.

b) Se, ao montar este circuito, foram medidos os valores de tensão e corrente indicados na Figura 1.67, qual (ou quais) componente(s) apresenta(m) falha? É uma falha de curto-circuito ou de circuito-aberto?

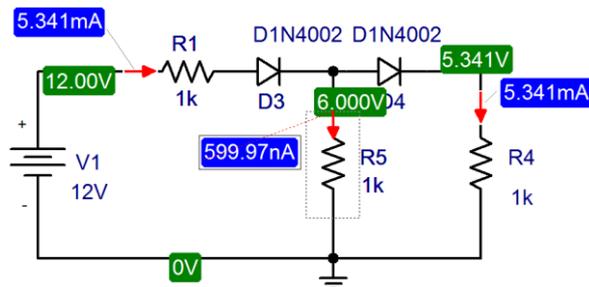


Figura 1.67 – Circuito misto com diodos, com falha (medidas diferentes do circuito teórico da Figura 1.66).

⇒ **Exemplo 8** – Encontrar a tensão v_o no circuito da Figura 1.68.

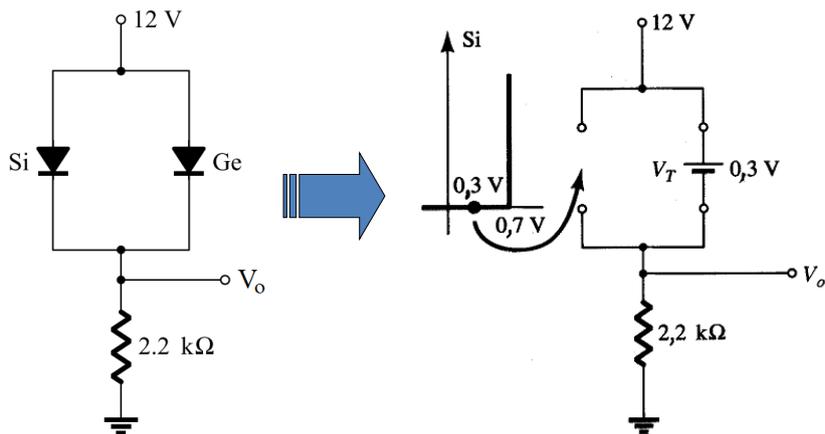


Figura 1.68 – Configuração em paralelo (Boylestad e Nashelsky, 2004).

Solução:

Com a tensão aplicada, tende-se a imaginar que os dois diodos conduzem. Ocorre que os diodos estão em paralelo e as tensões têm de ser as mesmas, o que não é possível, já que o diodo de Germânio dispara antes, colocando 0,3 V nos terminais do diodo de Silício. Esta tensão inviabiliza o seu disparo.

Logo, somente o diodo de Ge conduz e a tensão de saída é dada por:

$$V_o = 12 \text{ V} - 0,3 \text{ V} = 11,7 \text{ V}.$$



EF – Exercícios de Fixação

▶▶▶ Série 4

EF 6 – Calcular V_o e I_D para o circuito da Figura 1.69, com $E_1 = 10 \text{ V}$ e $V_F = 0,7 \text{ V}$ para os dois diodos. Resp.: $V_o = 6,2 \text{ V}$ e $I_D = 1,55 \text{ mA}$.

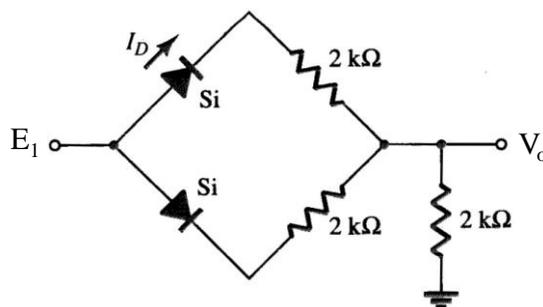


Figura 1.69.

EF 7 – Para o circuito do EF, Figura 1.69, pede-se determinar:

a) A potência dissipada em cada diodo. *Resp.:* $P_D = 1,09 \text{ mW}$.

b) se os diodos de Si fossem substituídos por outros de Si com especificação de potência máxima de 3 mW, qual seria o máximo valor de E_1 ajustado, de modo que os diodos operassem em condições nominais?

Resp.: $E_{1\text{max}} = 13,57 \text{ V}$.

EF 8 – Determine as correntes I_1 , I_2 e I_{D2} para o circuito misto apresentado na Figura 1.70. Considere os diodos de silício ($V_F = V_T = 0,7 \text{ V}$).

Respostas: $I_1 = 0,212 \text{ mA}$; $I_2 = 3,32 \text{ mA}$; $I_{D2} = 3,108 \text{ mA}$.

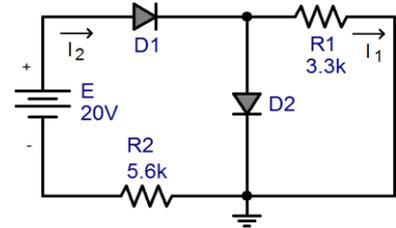


Figura 1.70 – Exemplo de circuito misto.

EF 9 – Para o circuito série da Figura 1.71a e utilizando as características do diodo da Figura 1.71b, encontrar o ponto quiescente (V_{DQ} e I_{DQ}) e a tensão no resistor. Construir a reta de carga deste circuito.

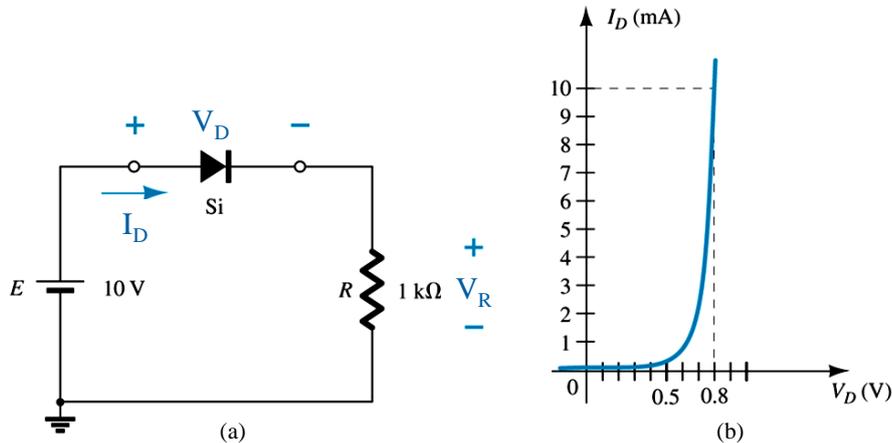


Figura 1.71 – (a) Circuito. (b) Curva característica $I \times V$ (Boylestad e Nashelsky, 2004).

1.5 – DISPOSITIVOS ESPECIAIS

1.5.1 – Diodos LED e Display de 7 Segmentos

O diodo emissor de luz (*Light Emitting Diode*, LED), é um dispositivo optoeletrônico. A Figura 1.72 mostra o aspecto físico e o símbolo do diodo LED.

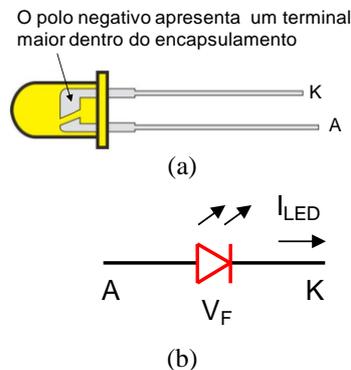


Figura 1.72 – Diodo LED. (a) Aspecto físico. (b) Símbolo do dispositivo.

O LED é também formado por uma junção pn, que, quando diretamente polarizada, faz com que os elétrons atravessem a barreira de potencial, se recombinando com as lacunas. Ocorre que muitos elétrons não possuem energia suficiente para passarem da banda de valência à banda de condução, ficando na zona interdita ou proibida (*gap*). Como não podem permanecer nessa zona estes elétrons voltam à banda de valência, perdendo energia e o fazem emitindo luz (fótons), como mostra a Figura 1.73.

Este diodo não é feito de Silício e sim de elementos como Gálio, Arsênio e Fósforo. O diodo LED emite uma luz monocromática. A cor da luz emitida pelo diodo LED depende do material semiconductor utilizado na sua construção.

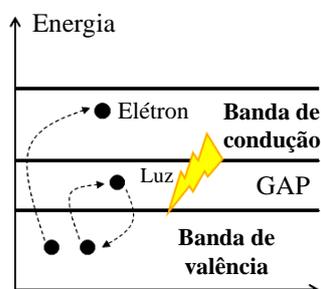


Figura 1.73 – Gráfico: níveis de energia e operação do diodo LED.

A Tabela 1.5 mostra exemplos de diodos nas cores vermelho, verde, amarelo e infra-vermelho. Comercialmente os LEDs estão disponíveis em encapsulamentos comerciais de 3 mm, 5 mm e 10 mm.

Tabela 1.5 – Valores característicos de alguns tipos de diodo LED.

LED / Cor	Material Semiconductor	Níveis máximos de V_F e V_R
Vermelho	Fosfoarsenieto de Gálio	$V_F = 1,6 \text{ V}$ e $V_R = 3 \text{ V}$
Verde e Amarelo	Fosforeto de Gálio	$V_F = 2,4 \text{ V}$ e $V_R = 3 \text{ V}$
Infra-vermelho	Arsenieto de Gálio	$V_F = 1,35 \text{ V}$ e $V_R = 4 \text{ V}$

Obs.: para estes dados, considera-se a corrente direta (I_F) na faixa entre 10 e 50 mA. V_F : tensão direta. V_R : tensão reversa.

1.5.1.1 - Resistência a ser conectada em série com o LED

A regra para o projeto de acionamento de um diodo LED é muito simples. A intensidade da luz emitida por um diodo LED é proporcional à corrente.

Um exemplo de circuito para esta finalidade é visto na Figura 1.74a. Para que a corrente no LED seja constante (e também o seu brilho) é necessário projetar uma fonte de corrente. Isto se consegue através de uma fonte de tensão mais alta em relação à tensão no LED, bem como uma resistência que limite a corrente no circuito de acordo com a corrente nominal no dispositivo (MALVINO, 1997).

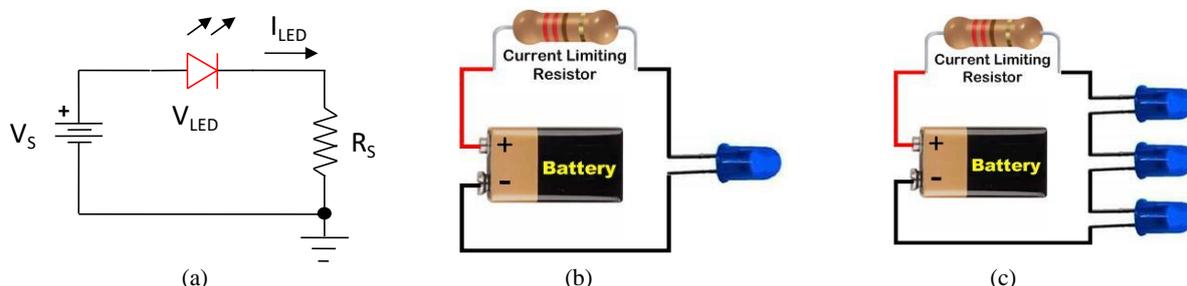


Figura 1.74 – Acionamento de um diodo LED. (a) Circuito com resistor limitador de corrente. (b) e (c) Exemplo de acionamento de um diodo LED e de múltiplos LEDs por uma bateria de 9 V. Fonte: http://www.pcboard.ca/kits/led_notes/

Assim, a corrente no LED é encontrada por (1.13).

$$I = \frac{V_S - V_{LED}}{R_S} \quad (1.13)$$

Quanto maior for a tensão da fonte, menor será o efeito da tensão no LED. Uma variação indesejável poderia ocorrer se fosse adotado V_S de + 5 V, com um diodo LED do tipo TIL222, com V_F variando entre 1,8 e 3 V. Com um resistor de 120 ohms, a corrente no LED iria variar entre 16,7 e 26,7 mA, o que daria uma grande variação no brilho.

Na Tabela 1.6 são apresentados alguns valores nominais de diodos LED. A unidade de intensidade luminosa é o cd (candela). Em fotometria, intensidade luminosa indica a medida da percepção da potência emitida por uma fonte luminosa em uma dada direção.

Tabela 1.6 – Valores característicos de alguns tipos de diodos LED.
Fonte: <http://www.electronica-pt.com/index.php/content/view/126/37/>

Tipo	Cor	I_F max.	V_F typ.	V_F max.	V_R max.	Intensidade Luminosa	Angulo visualização	Comprimento de onda
Standard	Vermelho	30 mA	1.7V	2.1 V	5 V	5 mcd @ 10 mA	60°	660nm
Standard	brilhante vermelho	30 mA	2.0V	2.5 V	5 V	80 mcd @ 10 mA	60°	625nm
Standard	Amarelo	30 mA	2.1V	2.5 V	5 V	32 mcd @ 10 mA	60°	590nm
Standard	Verde	25 mA	2.2V	2.5 V	5 V	32 mcd @ 10 mA	60°	565nm
Alta intensidade	Azul	30 mA	4.5V	5.5 V	5 V	60 mcd @ 20 mA	50°	430nm
Super brilho	Vermelho	30 mA	1.85V	2.5 V	5 V	500 mcd @ 20 mA	60°	660nm
Baixa corrente	Vermelho	30 mA	1.7V	2.0 V	5 V	5 mcd @ 2 mA	60°	625nm

Conhecendo-se a corrente máxima do LED utilizado, calcula-se o seu resistor limitador, por (1.14).

$$R_s = \frac{(V_S - V_{LED})}{I} \quad (1.14)$$

Exemplo 9

No site http://www.pcboard.ca/kits/led_notes/ encontra-se um aplicativo pelo qual é possível calcular o resistor limitador para um e para três diodos LED, como indica a Figura 1.75. Observe o leitor os valores escolhidos: diodos conectados em série (3), 9 V para a tensão da fonte e 1,5 V para V_{LED} . Acesse o site e teste outros valores. Verifique matematicamente o valor retornado pelo aplicativo.

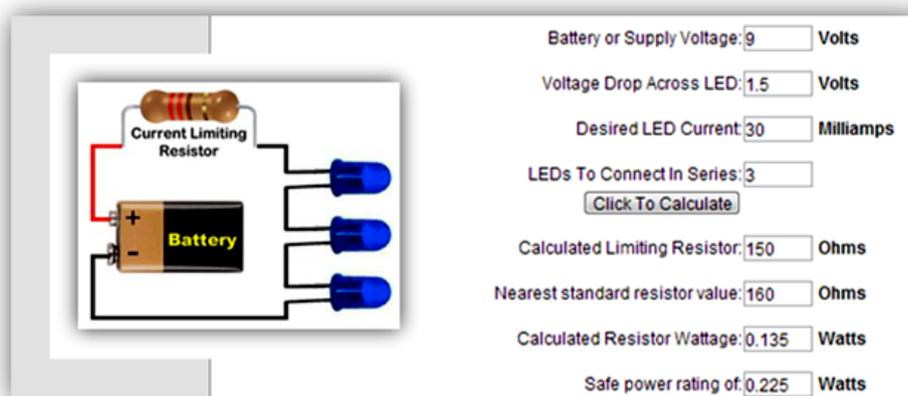


Figura 1.75 – Cálculo do resistor limitador para três LEDs conectados em série.

Exemplo 10 – Para um diodo LED Azul, de alta intensidade, encontre o resistor R_s conectado em série com o mesmo. O diodo será alimentado por uma fonte de + 12 V.

Solução: utilizando (1.14) $\rightarrow R_s = \frac{12 - 4,5}{30 \text{ mA}} = 250 \Omega$

O valor comercial mais próximo é de 270 ohms, conforme se verifica no quadro a seguir - valores comerciais de resistores. Fonte: <http://euarduino.wordpress.com/tag/electronica/>

ROW	GOLD	BLACK	BROWN	RED	ORANGE	YELLOW	GREEN
1-	1R0	10R	100R	1K0	10K	100K	1M0
2-	1R1	11R	110R	1K1	11K	110K	1M1
3-	1R2	12R	120R	1K2	12K	120K	1M2
4-	1R3	13R	130R	1K3	13K	130K	1M3
5-	1R5	15R	150R	1K5	15K	150K	1M5
6-	1R6	16R	160R	1K6	16K	160K	1M6
7-	1R8	18R	180R	1K8	18K	180K	1M8
8-	2R0	20R	200R	2K0	20K	200K	2M0
9-	2R2	22R	220R	2K2	22K	220K	2M2
10-	2R4	24R	240R	2K4	24K	240K	2M4
11-	2R7	27R	270R	2K7	27K	270K	2M7
12-	3R0	30R	300R	3K0	30K	300K	3M0
13-	3R3	33R	330R	3K3	33K	330K	3M3
14-	3R6	36R	360R	3K6	36K	360K	3M6
15-	3R9	39R	390R	3K9	39K	390K	3M9
16-	4R3	43R	430R	4K3	43K	430K	4M3
17-	4R7	47R	470R	4K7	47K	470K	4M7
18-	5R1	51R	510R	5K1	51K	510K	5M1
19-	5R6	56R	560R	5K6	56K	560K	5M6
20-	6R2	62R	620R	6K2	62K	620K	6M2
21-	6R8	68R	680R	6K8	68K	680K	6M8
22-	7R5	75R	750R	7K5	75K	750K	7M5
23-	8R2	82R	820R	8K2	82K	820K	8M2
24-	9R1	91R	910R	9K1	91K	910K	9M1
							10M
							BLUE

COLOR CODES FOR THE WHOLE E12/E24 RANGE OF RESISTORS

The twelve odd rows - 1, 3, 5... - represent values available in the E12 range only, plus 10M

1.5.1.2 – CORES do diodo LED

Qual é a definição mais direta de cor? A cor é uma percepção visual provocada pela ação de um feixe de fótons sobre células especializadas da retina, que transmite através de informação pré-processada no nervo óptico, impressões para o sistema nervoso⁴.

A cor de um material é determinada pelas médias de frequência dos pacotes de onda que as suas moléculas constituintes refletem. Um objeto terá determinada cor se não absorver justamente os raios correspondentes à frequência daquela cor. Assim, um objeto ou uma superfície é vermelho se absorve preferencialmente as frequências fora do vermelho (veja a Figura 1.76).

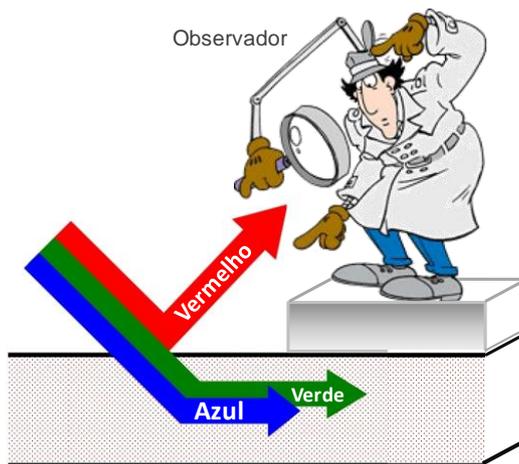


Figura 1.76 – Esquema de uma superfície vermelha: reflexão de ondas.

Fonte: www.arq.ufsc.br/labcon/arq5656/Curso_Illuminate/07_cores/imagens/cor_nos_materiais.jpg

A cor é relacionada com os diferentes comprimentos de onda do espectro eletromagnético. São percebidas pelas pessoas, em faixa específica (zona do visível), e por alguns animais através dos órgãos de visão, como uma sensação que nos permite diferenciar os objetos do espaço com maior precisão.

⁴ Cor: Fenômeno Ótico. Universidade Federal do Pará (26 de julho de 2009). Página visitada em 31 de janeiro de 2012.

Fonte: <http://www.ufpa.br/dicas/htm/htm-cor4.htm>

Considerando as cores como luz, a cor branca resulta da sobreposição de todas as cores primárias (amarelo, azul e vermelho), enquanto o preto é a ausência de luz. Uma luz branca pode ser decomposta em todas as cores (o espectro) por meio de um prisma.

Na natureza, esta decomposição origina um arco-íris. Observação: cores primárias são cores indecomponíveis, sendo o vermelho, o amarelo e o azul. Desde as experiências de Le Blond, em 1730, essas cores vêm sendo consideradas primárias. A Figura 1.77 mostra a localização das cores, dentro do espectro de frequências, com relação ao comprimento de onda e à frequência.

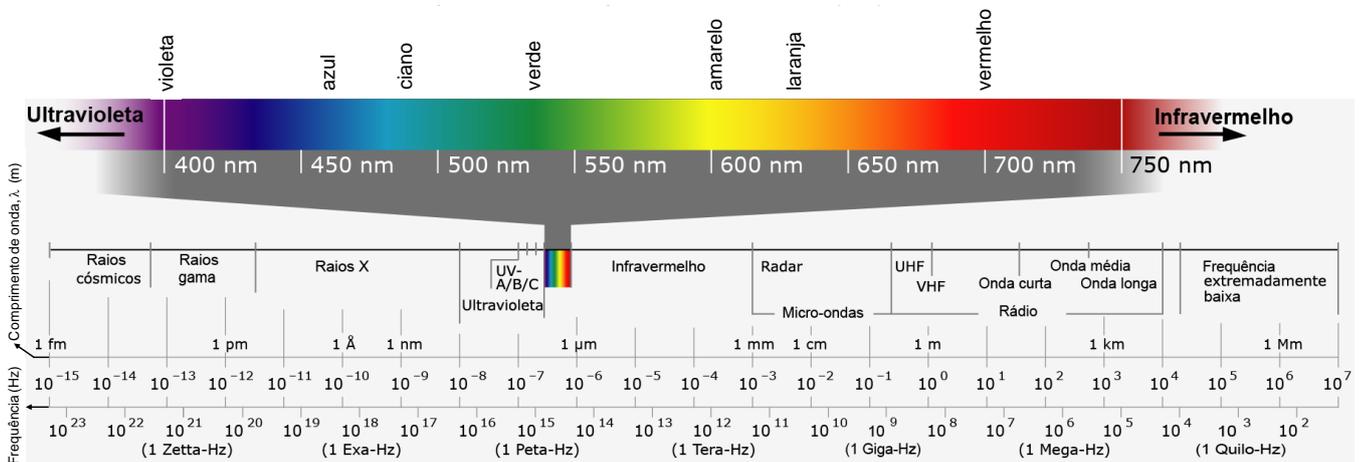


Figura 1.77 – Espectro de frequências – espectro visível pelo olho humano (luz).

Fonte: http://espacoconhecimento.org.br/blog/wp-content/uploads/2012/12/Espectro_eletromagnetico-pt.png

Apesar de o diodo LED ser um componente muito comentado hoje em dia, sua invenção, por Nick Holonyac, aconteceu em 1963, somente na cor vermelha, com baixa intensidade luminosa (1 mcd). Por muito tempo, o LED foi utilizado somente para indicação de estado, ou seja, em rádios, TVs e outros equipamentos, sinalizando se o aparelho estava ligado ou não (ON/OFF).

O LED de cor amarela foi introduzido no final dos anos 60. Por volta de 1975 surgiu o primeiro LED verde, com comprimento de onda ao redor de 550 nm, o que é muito próximo do comprimento de onda do amarelo, porém com intensidade um pouco maior, da ordem de algumas dezenas de mcd. Durante os anos 80, com a introdução da tecnologia Al In GaP, os LEDs da cor vermelha e âmbar conseguiram atingir níveis de intensidade luminosa que permitiram acelerar o processo de substituição de lâmpadas, principalmente na indústria automotiva.

Entretanto, somente no início dos anos 90, com o surgimento da tecnologia InGaN foi possível obter-se LEDs com comprimento de onda menores, nas cores azul, verde e ciano, tecnologia esta que propiciou a obtenção do LED branco, cobrindo, assim, todo o espectro de cores.

Até então, todos estes LEDs apresentavam no máximo de 4.000 a 8.000 milicandelas, com um ângulo de emissão entre 8 a 30 graus. Foi quando, no final dos anos 90, apareceu o primeiro LED de potência Luxeon, o qual foi responsável por uma verdadeira revolução na tecnologia dos LEDs, pois apresentava um fluxo luminoso (não mais intensidade luminosa) da ordem de 30 a 40 lumens e com um ângulo de emissão de 110 graus.

Hoje em dia, os LEDs atingem um fluxo luminoso em torno de 120 lumen, com potência de 1,0 – 3,0 e 5,0 watts, disponíveis em várias cores, responsáveis pelo aumento considerável na substituição de alguns tipos de lâmpadas em várias aplicações de iluminação.

Fonte: <http://www.iar.unicamp.br/lab/luz/dicasemail/led/dica36.htm>

1.5.1.3 – LEDs de 2 ou mais cores

Os diodos LEDs bicolores são construídos a partir de dois componentes unicolores no mesmo encapsulamento. Possuem 2 ou 3 terminais. O esquema interno mostra dois LEDs ligados em "paralelo inverso" ou em antiparalelo (um para frente, um para trás) combinados em um único encapsulamento, como mostra a Figura 1.78.

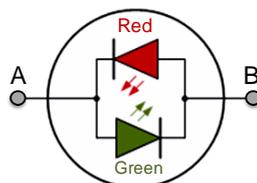


Figura 1.78 – Esquema de um diodo LED bicolor.

Fonte: http://www.electronics-tutorials.ws/diode/diode_8.html

LEDs bicolores podem produzir qualquer uma das três cores, por exemplo, a cor vermelha é emitida quando o dispositivo está conectado com a corrente que flui em uma direção e uma cor verde é emitida quando a corrente elétrica flui em sentido oposto. Emprega-se este tipo de arranjo bidirecional na indicação de polaridade, como ocorre na verificação da conexão correta de baterias ou de fontes de alimentação.

Além desta aplicação, o LED bicolor/bidirecional permite a produção de uma terceira cor, fruto da mistura das duas cores dos dois LEDs do encapsulamento, se o dispositivo for alimentado por um sinal alternado (AC) – veja a Tabela 1.7.

Tabela 1.7 – Operação de um LED bicolor.

LED Selected	Terminal A		AC
	+	-	
LED 1	ON	OFF	ON
LED 2	OFF	ON	ON
Colour	Green	Red	Yellow

Existe outro tipo de LED multicolor, o tricolor, composto por um LED vermelho e um verde, encapsulados juntos. Este dispositivo é de três terminais, ligados em catodo comum (Figura 1.79). Este LED é denominado tricolor pelo fato de poder ser acionado numa cor vermelha ou verde de cada vez ou gerar tons de cores complementares (terceira cor), como é o caso da cor laranja ou amarelo, pelo acionamento simultâneo de dois LEDs com diferentes níveis de corrente. Todas as combinações de cores possíveis são indicadas na Tabela 1.8.

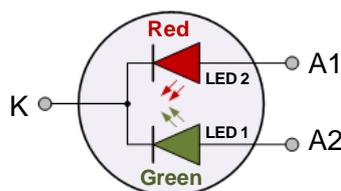


Figura 1.79 - Esquema de um diodo LED tricolor.

Fonte: http://www.electronics-tutorials.ws/diode/diode_8.html

Tabela 1.8 – Operação de um diodo LED tricolor.

Output Colour	Red	Orange	Yellow	Green
LED 1 (Current)	0	5 mA	9,5 mA	15 mA
LED 2 (Current)	10 mA	6,5 mA	3,5 mA	0

Através de um procedimento, pode-se alterar a cor em um LED bicolor verde/amarelo ou verde/vermelho, p. ex. Utilizando uma fonte contínua (6 V, com 4 pilhas de 1,5 V), um potenciômetro e um resistor limitador, pode-se obter outras cores a partir da combinação das cores presentes no LED bicolor (BRAGA, 2011). O esquema do circuito é apresentado na Figura 1.80.

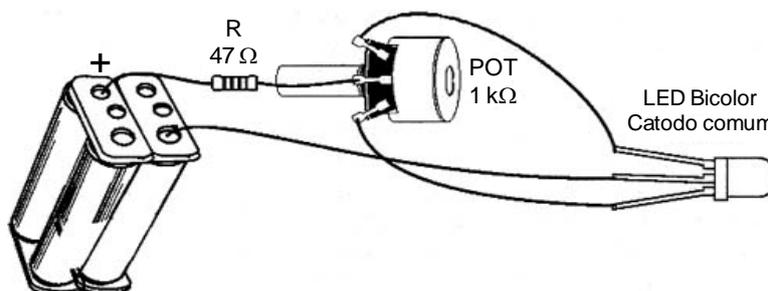


Figura 1.80 – Esquema de um circuito para obter a mudança de cor em um LED bicolor.

Fonte: http://www.newtoncbraga.com.br/images/stories/artigos9/art0608_05.jpg

LR1 – Leitura Recomendada: Por que uma lâmpada de LED é mais econômica?

Elaine Martins (adaptado). Fonte: <http://www.tecmundo.com.br/led/34046-por-que-uma-lampada-de-led-e-mais-economica-.htm>

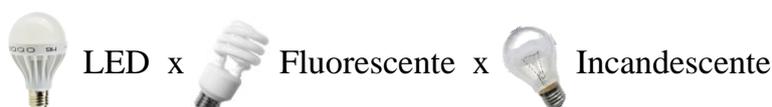
O uso da tecnologia LED está cada vez mais comum. Televisores, semáforos e iluminação pública já contam com a presença de diodos emissores de luz no lugar das lâmpadas comuns empregadas em suas estruturas. Mas, afinal de contas, o que faz com que o LED seja mais econômico do que uma lâmpada incandescente ou fluorescente?

Em uma lâmpada incandescente comum, menos de 10% da energia que passa por ela é transformada em luz. Os outros 90% de eletricidade são perdidos na forma de calor, por isso uma lâmpada desse gênero aquece tanto quando fica acesa por muito tempo. Já pensando na economia de energia, surgiram as lâmpadas fluorescentes, que usam bem menos energia do que as sucessoras, mas possuem mercúrio em sua composição. Por isso, o LED surgiu como uma alternativa razoável. Além de possuir um tamanho bem reduzido em relação às demais lâmpadas, o diodo possui uma taxa de luminosidade realmente boa.

As lâmpadas de LED são muito mais eficientes do que as comuns, pois produzem a mesma quantidade de luz (ou lúmen, para ser mais correto) utilizando bem menos energia. Além disso, a geração de calor durante esse processo é praticamente nula, o que ajuda na economia energética.

Enquanto uma lâmpada incandescente gasta certa de 60 W para produzir uma determinada quantidade de lúmens, um conjunto de LED precisa de apenas 20 W. Outra grande vantagem das lâmpadas de LED é que elas são muito mais resistentes do que as incandescentes e fluorescentes.

LR2



Ricardo F. Kauffmann (adaptado). Fonte: <http://blogdokauffmann.wordpress.com/2011/08/28/led-x-incandescente-x-fluorescente/>

Já existem LEDs no mercado capazes de gerar 130 lm/W. Para comparação, vale informar que a lâmpada incandescente de 75 W fornece apenas 14,6 lm/W. Um quarto (25%) de toda energia produzida no planeta é gasta para iluminar o planeta. As luminárias de LED gastam apenas um décimo (10%) da energia consumida pelas lâmpadas incandescentes. Gastam menos de um terço (30%) de energia consumida pelas lâmpadas fluorescentes.

As lâmpadas incandescentes já estão proibidas em vários países e no Brasil está em estudo a interrupção de sua produção. As lâmpadas fluorescentes são poluentes, pois contêm mercúrio. As lâmpadas de LED não são poluentes e alguns fabricantes possuem certificado RoHs que garantem que são amigas do meio ambiente. A seguir, as Figuras 1.81 e 1.82 e a Tabela 1.9 apresentam, para efeito de comparação, características das lâmpadas incandescente, fluorescente compacta e LED.

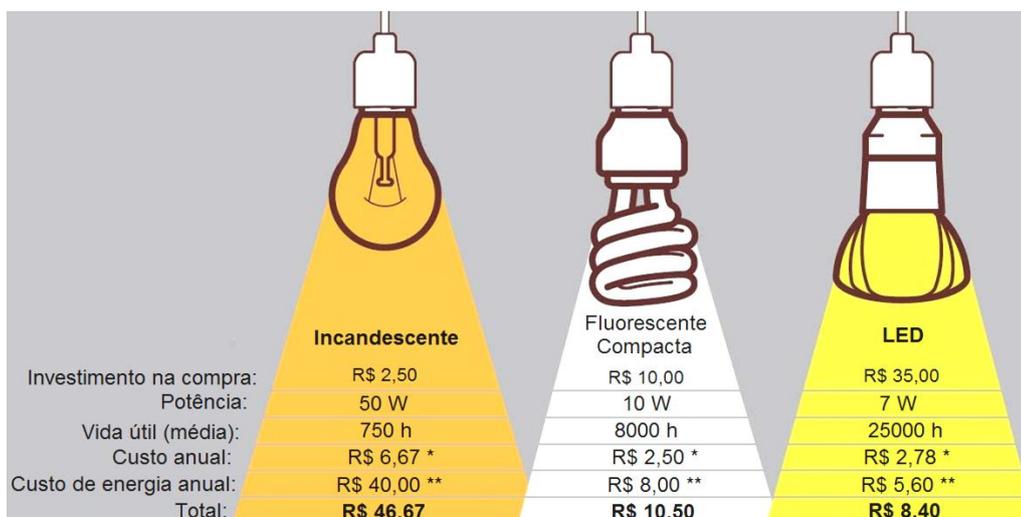


Figura 1.81 - Comparativo entre lâmpadas: incandescente x fluorescente compacta x LED.

* Estimado que a lâmpada fique ligada 2 mil h / ano. ** R\$ 0,40 é o valor aproximado por kWh (mais impostos).

Fonte: <http://afap.com.br/noticias/wp-content/uploads/2013/02/lampadas-economicas-Pop1.jpg>

Lâmpadas Incandescentes	X	Lâmpadas LED
 <p>Standard Incandescente 25W Potência: 25W Vida útil: 1.000h Tensão: 127V ou 220V Temperatura de cor: 2.700K</p> <p>25W</p>	<p>ECONOMIA de até 80% DE ENERGIA</p> <p>DURA 25 VEZES MAIS</p>	 <p>VisionLED A55 4W e 5W Potência: 4W e 5W Vida útil: 25.000h Tensão: 100-240V (multitensão) Temperatura de cor: luz suave 2.700K (5W) ou luz clara 6.500K (4W)</p> <p>4W e 5W</p>
 <p>Standard Incandescente 35W Potência: 35W Vida útil: 1.000h Tensão: 127V ou 220V Temperatura de cor: 2.700K</p> <p>35W</p>	<p>ECONOMIA de até 80% DE ENERGIA</p> <p>DURA 25 VEZES MAIS</p>	 <p>VisionLED A60 5W e 7W Potência: 5W e 7W Vida útil: 25.000h Tensão: 100-240V (multitensão) Temperatura de cor: luz suave 2.700K (7W) ou luz clara 6.500K (5W)</p> <p>5W e 7W</p>
 <p>Standard Incandescente 50W Potência: 50W Vida útil: 1.000h Tensão: 127V ou 220V Temperatura de cor: 2.700K</p> <p>50W</p>	<p>ECONOMIA de até 80% DE ENERGIA</p> <p>DURA 25 VEZES MAIS</p>	 <p>VisionLED A60 9W Potência: 9W Vida útil: 25.000h Tensão: 100-240V (multitensão) Temperatura de cor: luz clara 6.500K</p> <p>9W</p>

Figura 1.82 – Comparativo entre características de lâmpadas incandescentes e lâmpadas de LED. Observações: * Equivalência especificada na tensão 220 V. * Pela frequência da renovação desta tecnologia os produtos podem sofrer alterações em suas especificações. Fonte: http://www.lighting.philips.com.br/pwc_li/br_pt/lightcommunity/assets/guia_de_compras_a4_seq.pdf

Tabela 1.9 – Gastos estimados, ao longo de cinco anos, para uma casa com vinte pontos de luz e utilização média de dez lâmpadas acesas durante 6 horas/dia.

	Incandescente 	Fluorescente 	LED 
Investimento inicial com lâmpadas	R\$ 36	R\$ 700*	R\$ 1500
Potência média de consumo das lâmpadas	60 W	18 W	8 W
Consumo de energia	6 480 kWh	1 944 kWh	1 080 kWh
Lâmpadas trocadas	110	14	zero
Gasto com energia	R\$ 2 628	R\$ 778	R\$ 345
Gasto com lâmpadas	R\$ 195	R\$ 140	zero
Total	R\$ 2 859	R\$ 1 618	R\$ 1 845

* Inclui os reatores

Fonte: <http://nerdeletrico.blogspot.com.br/2011/12/iluminacao-ep-4-como-medir-luz.html>

▷ *Recommended Reading: Colours of LEDs.*

Source: <http://electronicsclub.info/leds.htm>

LEDs are available in red, orange, amber, yellow, green, blue and white. Blue and white LEDs are much more expensive than the other colours. The colour of an LED is determined by the semiconductor material, not by the colouring of the 'package' (the plastic body) – see Table 1.5. LEDs of all colours are available in uncoloured packages which may be diffused (milky) or clear (often described as 'water clear'). The coloured packages are also available as diffused (the standard type) or transparent.

Table 1.5 - Typical LED Characteristics.

Semiconductor Material	Wavelength	Colour	V _F @ 20 mA
GaAs	850-940 nm	Infra-Red	1,2 V
GaAsP	630-660 nm	Red	1,8 V
GaAsP	605-620 nm	Amber	2,0 V
GaAsP:N	585-595 nm	Yellow	2,2 V
AlGaP	550-570 nm	Green	3,5 V
SiC	430-505 nm	Blue	3,6 V
GaInN	450 nm	White	4,0 V

Tri-colour LEDs

The most popular type of tri-colour LED has a red and a green LED combined in one package with three leads (Figure 1.83). They are called tri-colour because mixed red and green light appears to be yellow and this is produced when both the red and green LEDs are on.

The diagram shows the construction of a tri-colour LED. Note the different lengths of the three leads. The centre lead (k) is the common cathode for both LEDs, the outer leads (a1 and a2) are the anodes to the LEDs allowing each one to be lit separately, or both together to give the third colour. Figure 1.84 shows appearance of a tri-color diode.

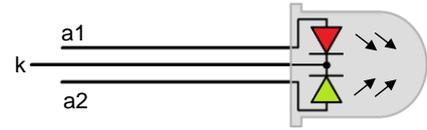


Figure 1.83 - Schematic of a two-color LED.

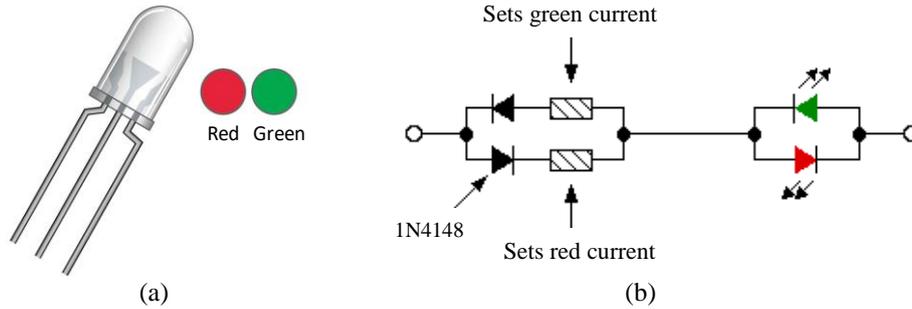


Figure 1.84 – (a) Appearance of a bicolor LED diode. Source: http://www.molgar.es/fotos/real/dil04_001.jpg. (b) Bi-Colour LED Output Shifting. Source: <http://home.cogeco.ca/~rpaisley4/xColourShift2.GIF>.

1.5.1.4 – Display de 7 Segmentos

O *display* de sete segmentos de LED tem o seu aspecto apresentado na Figura 1.85. Cada traço apresentado neste dispositivo corresponde a um LED que deve ser aceso/acionado. Veja na Figura 1.85c os números de 0 a 9 e os possíveis símbolos que podem ser formados (alfanuméricos).

Para formar, por exemplo, o número 7 no display, deverão ser acionados em 5 V os seguintes segmentos: **a**, **b** e **c**. Para formar o número 1, basta acionar os segmentos **b** e **c**.

Um display deste tipo pode perder o seu uso funcional caso algum dos segmentos deixe de funcionar. Se o segmento **g** for danificado, quais números não serão indicados?

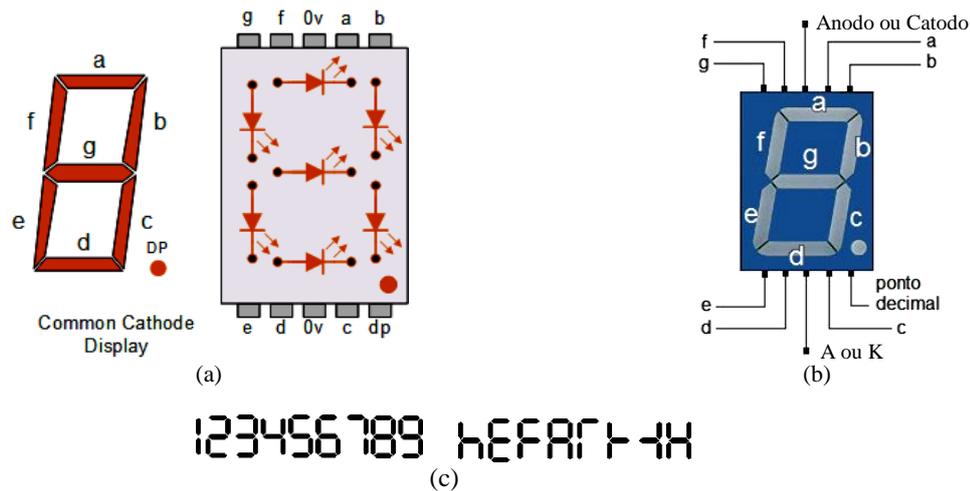


Figura 1.85 – (a) e (b) Aspecto e pinagem do display de 7 segmentos. (c) Formação de números e símbolos.

Configuração anodo comum

A configuração **anodo comum** (Figura 1.86), é aquela onde todos os segmentos ou diodos têm o seu terminal de anodo ligados em comum, recebendo o sinal + 5 V. O resistor R é ligado em série com a fonte, para dimensionar a corrente de cada LED do *display*. Para acionar cada segmento do *display* é necessário somente a conexão de seu terminal de catodo ao terra (GND), como está demonstrado, por exemplo, para o segmento **a**.

Configuração catodo comum

Nesta configuração, Figura 1.87, os diodos LED do *display* de 7 segmentos têm os seus catodos interconectados. Cada LED é acionado com um sinal de + 5 V em seu terminal de anodo. O terminal de catodo de cada segmento é conectado ao terra (*gnd*) via resistor R de limitação de corrente.

O segmento *a* do *display* da Figura 1.87 é acionado com a conexão do seu terminal de anodo à fonte de + 5 V.

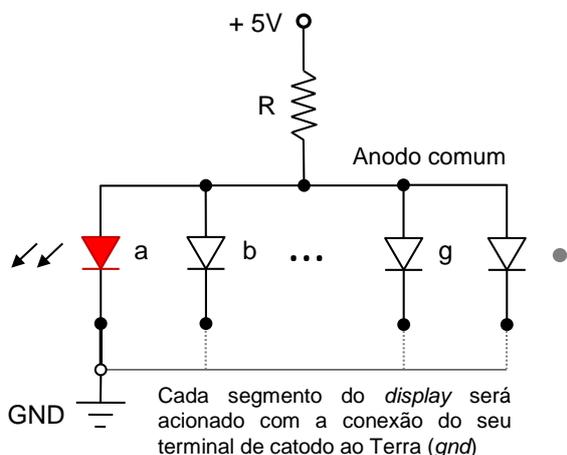


Figura 1.86 – Configuração ANODO COMUM de um *display* de sete segmentos.

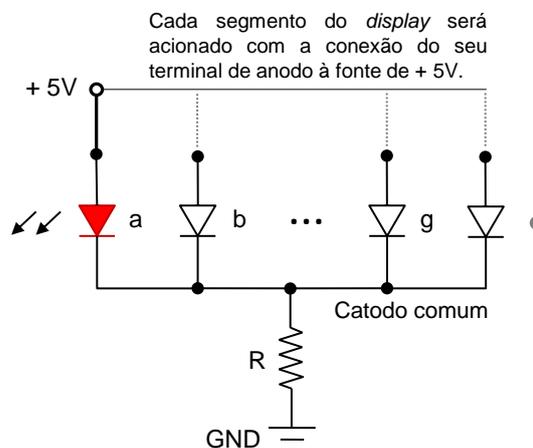


Figura 1.87 – *Display* de 7 segmentos, na configuração CATODO COMUM.

►► **Exemplo 11** - Este exemplo mostra o acionamento de um *display* de 7 segmentos através do circuito integrado CD4511, um decodificador BCD-8421 para 7 segmentos. O esquema do acionamento é apresentado na Figura 1.88. Os sinais do código BCD são obtidos através da porta paralela de um PC.

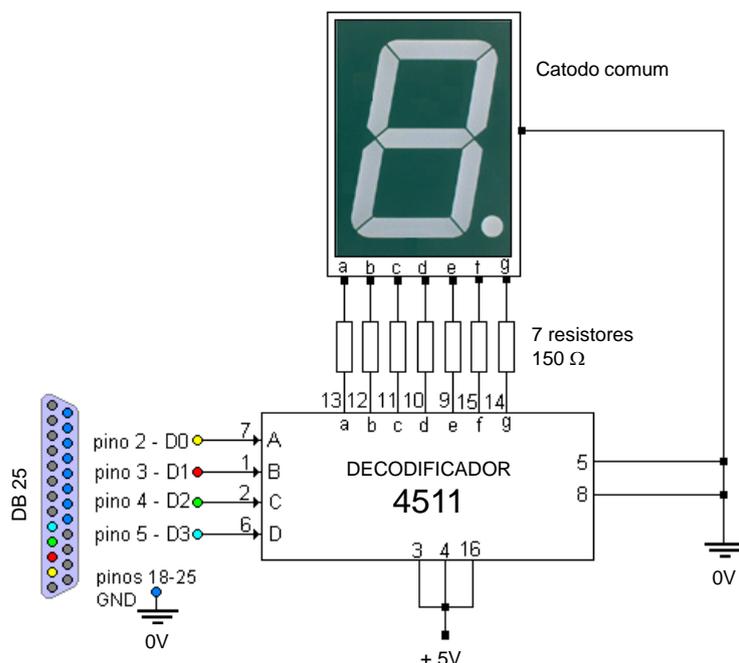


Figura 1.88 – Decodificador BCD para *display* de 7 segmentos.
Fonte: <http://www.rogercom.com/pparalela/ControleDisplay.htm>.

1.5.2 – Sensores de Luz

A Optoeletrônica é uma área da Eletrônica que agrega elementos de tecnologias ótica e eletrônica. Os dispositivos optoeletrônicos que emitem ou detectam radiação ótica são denominados componentes

optoeletrônicos. Os circuitos optoeletrônicos têm aplicações em diversas áreas, podendo ser citadas: telecomunicações, automação e controle e sensoriamento remoto (ALMEIDA, 2006).

1.5.2 – Sensores de luz

A Optoeletrônica é uma área da Eletrônica que agrega elementos de tecnologias ótica e eletrônica. Os dispositivos optoeletrônicos que emitem ou detectam radiação ótica são denominados componentes optoeletrônicos. Os circuitos optoeletrônicos têm aplicações em diversas áreas, podendo ser citadas: telecomunicações, automação e controle e sensoriamento remoto (ALMEIDA, 2006).

Exemplos de dispositivos optoeletrônicos:

- 1) diodo LED;
- 2) Fotodiodos e fototransistores;
- 3) Acopladores ópticos.

O dispositivo LED foi estudado no item anterior e é a base para os dispositivos optoeletrônicos. Contudo, antes de estudar os dispositivos optoeletrônicos, convém conhecer um dispositivo sensor de luz muito simples, que não é optoeletrônico, é apenas resistivo: o LDR, *Light Dependent Resistor*.

1.5.2.1 – O Sensor de luz LDR

O LDR, ou resistor dependente de luz, é um sensor resistivo que apresenta uma variação em sua resistência com a quantidade de luz incidente em sua superfície. Esta superfície geralmente é feita de Sulfeto de Cádmio (CdS).

Este componente possui uma grande sensibilidade à luz, conforme mostra a Figura 1.89a. Apresentam uma resistência da ordem de MΩ (10⁶) no escuro e dezenas ou centenas de Ω quando iluminados (BRAGA, 2005). O seu símbolo e o seu aspecto construtivo são vistos na Figura 1.89b.

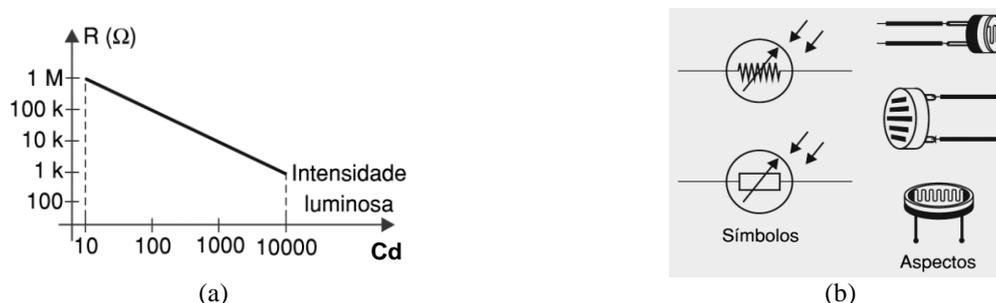


Figura 1.89 – LDR. (a) Gráfico R x Intensidade Luminosa. (b) Símbolos e aspecto construtivo.
Fonte: <http://eletronicadiaria.blogspot.com.br/p/foto-resistor-ldr.html>

A Figura 1.90 mostra a construção de um divisor de tensão através do um resistor e de um LDR. Há duas possibilidades: 1) obter-se uma tensão de saída no divisor com um valor mínimo igual a zero ou 2) com valor igual ao da tensão da fonte (+ V_S).

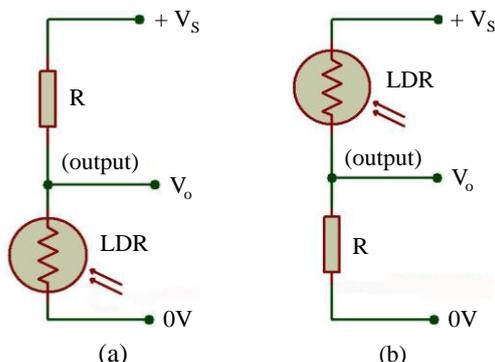


Figura 1.90 – Divisor de tensão com o dispositivo LDR.
Fonte: <http://www.buildcircuit.com/voltage-divider-rule/>

Por divisor de tensão:

Figura 1.90a: V_{o min}

$$V_o = \frac{R_{LDR} \times V_S}{R + R_{LDR}} \rightarrow V_{o \min} = 0 \Big|_{R_{LDR}=0}$$

Figura 1.90b: V_{o max}

$$V_o = \frac{R \times V_S}{R_{LDR} + R} \rightarrow V_{o \max} = V_S \Big|_{R_{LDR}=0}$$

A Figura 1.91 apresenta uma montagem de um divisor de tensão com um LDR e um resistor de 10 kΩ, alimentados por uma tensão de 6 V. A tensão lida no voltímetro oscila entre 6 V (com $R_{LDR} = 0$) e um valor menor que 6 V, quando $R_{LDR} \neq 0$. Por exemplo, para $R_{LDR} = 10\text{ k}\Omega$, $V_{AB} = 3\text{ V}$.

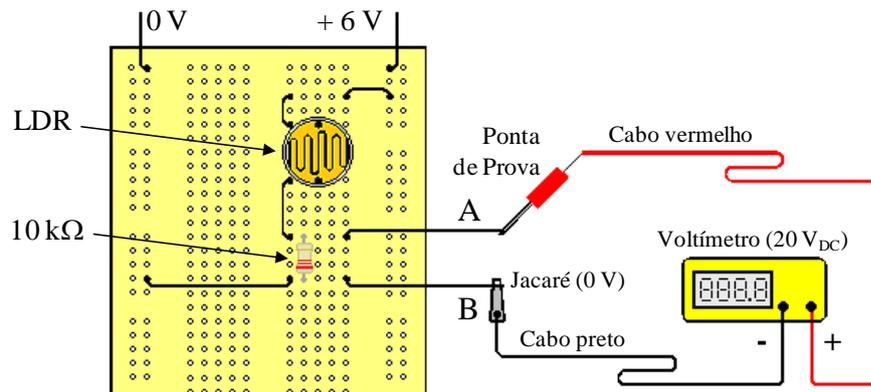


Figura 1.91 – Esquema de um circuito com LDR. Fonte: http://www.feiradeciencias.com.br/sala15/15_04.asp

▶▶ Exemplo 12

Seja o divisor de tensão da Figura 1.91. Supondo, para a situação (a), $R = 10\text{ k}\Omega$, $R_{LDR} = 120\text{ ohms}$ (claro), $R_{LDR} = 8,2\text{ k}\Omega$ (escuro), e $V_s = +12\text{ V}$, quais serão os valores da tensão V_o no “claro” e no “escuro”?

Luminosidade alta (“claro”):	Luminosidade baixa (“escuro”):
$V_o = \frac{R \times V_s}{R_{LDR} + R} = \frac{10k \times 12}{120 + 10k} = 11,86\text{ V}$	$V_o = \frac{R \times V_s}{R_{LDR} + R} = \frac{10k \times 12}{8,2k + 10k} = 6,59\text{ V}$

1.5.2.2 – O Dispositivo Optoacoplador

Uma outra aplicação dos diodos LED é o opto-acoplamento. Nesta situação, o diodo LED opto-isolador IR (*infra-red* ou *infra-vermelho*), diodo D_1 (Figura 1.92) é combinado com um foto-diodo, foto-transistor ou foto-triac, fornecendo um caminho de sinal óptico entre uma entrada (*input*) e uma saída (*output*), garantindo o isolamento elétrico entre os dois circuitos.

A Figura 1.93 mostra o controle de um LED sinalizador (0 a 12 V) por um sinal digital de 0 a 5 V.

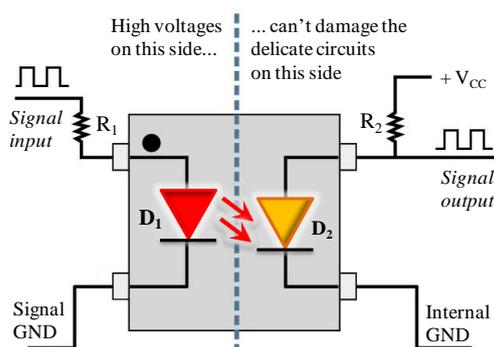


Figura 1.92 – Esquema de um opto-isolador com diodos (adaptado). Fonte: <http://www.ustudy.in/node/7519>

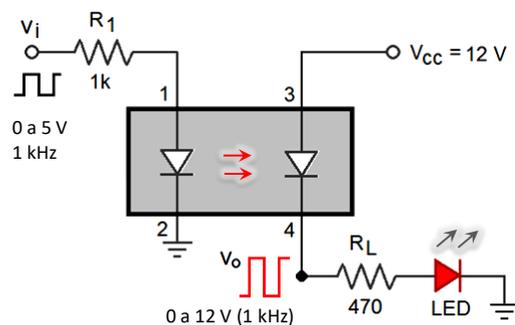


Figura 1.93 – Exemplo de aplicação: acionando um diodo LED externo (função de sinalização).

O opto-isolador é formado por um encapsulamento de plástico à prova de luz, com uma tensão de ruptura entre a entrada (foto-diodo) e a saída (foto-diodo ou foto-transistor, p. ex.) da ordem de 5 MV.

Tal isolamento elétrico é especialmente útil na situação em que o sinal de um circuito de baixa tensão como um microcontrolador controla um circuito de potência, onde os níveis de tensão e correntes são potencialmente perigosos. Estes níveis podem comprometer a segurança dos operadores do sistema e também a integridade dos dispositivos, em caso de uma falha (por exemplo um curto-circuito).

►► **Exemplo 13** – Aplicação: cortina de luz (segurança industrial) – Figura 1.94.

Fonte: http://castroingenium.no.sapo.pt/doc/PT-ch1_printed.pdf

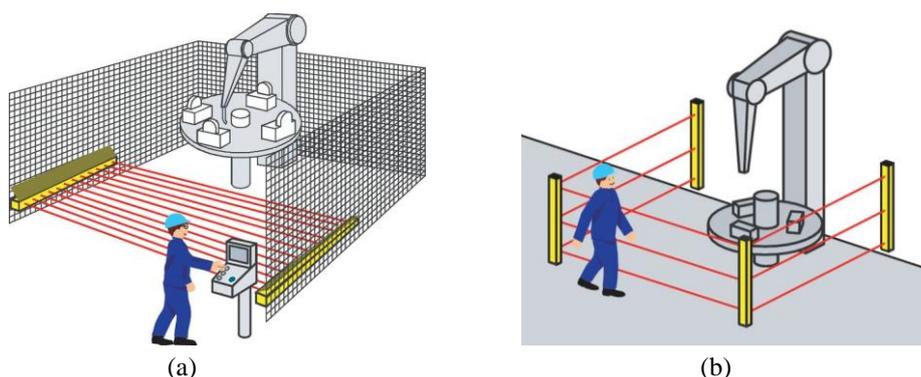


Figura 1.94 – (a) Aplicação horizontal de uma cortina de luz. (b) Cortina de luz para controle de acesso a um perímetro.

Fonte: <http://www.ab.com/pt/epub/catalogs/3377539/5866177/3378076/7131359/Dispositivos-de-detec-o.html>

1.5.3 – Sensores de Temperatura: NTC e PTC

Os sensores de temperatura como dispositivos elétricos são construídos com materiais semicondutores. Denominados *Termistores*, têm a sua resistência elétrica alterada termicamente, isto é, apresentam um valor de resistência elétrica para cada temperatura absoluta.

Existem dois tipos de termistores:

1. NTC (do inglês *Negative Temperature Coefficient*): são termistores que apresentam o coeficiente de variação de resistência com a temperatura negativo, ou seja: a resistência diminui com o aumento da temperatura, conforme se mostra na Figura 1.95a.
2. PTC (de *Positive Temperature Coefficient*), termistores cujo coeficiente de variação de resistência com a temperatura é positivo, isto é, a resistência aumenta com o aumento da temperatura.

A Figura 1.95b mostra algumas amostras indicando o aspecto físico do termistor, de acordo com a sua aplicação, e também o seu símbolo.

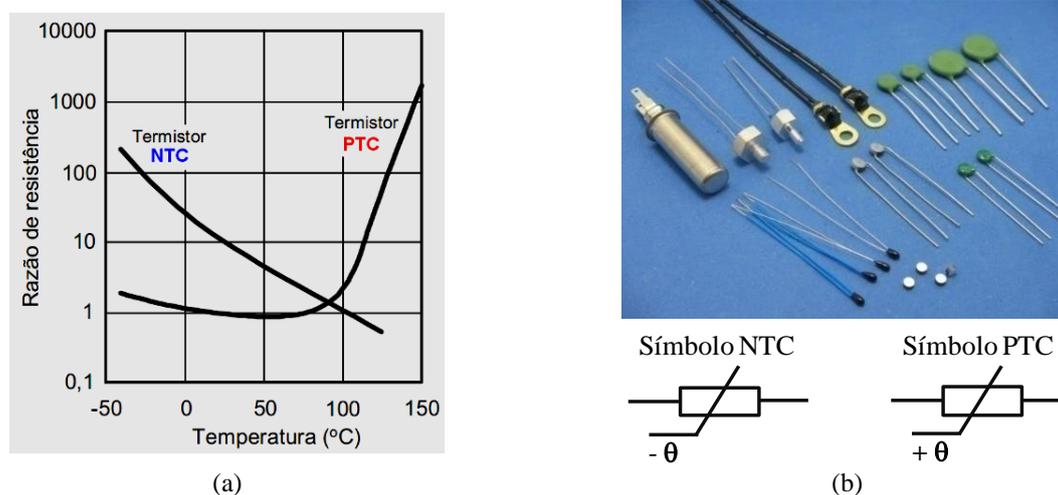


Figura 1.95 – (a) Curvas dos termistores comerciais NTC e PTC - razões de resistências em função da temperatura. Fonte: http://www.demar.eel.usp.br/eletronica/aulas/Sensores_de_temperatura.pdf. (b) Aspecto físico e simbologia dos termistores. Fonte: <http://www.elemon.com.ar/media/rubrosvisuales/imagenes/fotos%20255/te-255%20001.jpg>

Os termistores do tipo NTC possuem uma sensibilidade bastante elevada, da ordem de várias percentagens de $\Omega/^{\circ}\text{C}$, o que permite detectar variações ínfimas da temperatura.

Apesar da elevada sensibilidade, os termistores tipo NTC apresentam uma não-linearidade na curva $R(\Omega) \times T(^{\circ}\text{C})$. A sensibilidade é bastante dependente do processo de fabricação do termistor, daí é necessária uma calibração para cada um. Existem algumas topologias de circuitos para esta calibração.

►► **Exemplo 14** – O NTC, conectado em série com uma lâmpada incandescente, pode prolongar a sua vida útil (Figura 1.96). Lâmpadas incandescentes podem ser queimadas no instante em que são ligadas, visto que, nesta condição, a temperatura de seu filamento é baixa, bem como a resistência. Além disso, a lâmpada pode ser ligada no instante de pico da senóide da rede CA, o que pode agravar a situação.

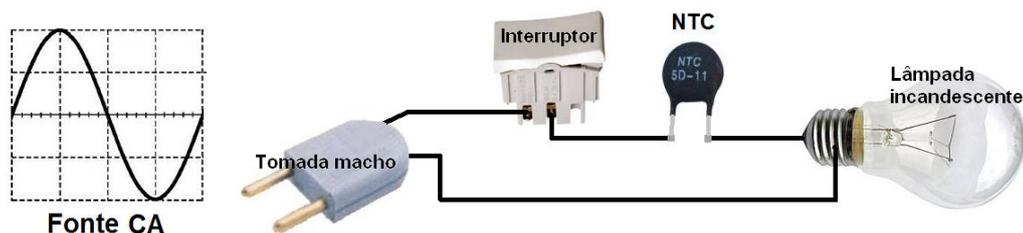


Figura 1.96 – Fonte: <http://img841.imageshack.us/img841/6644/circuitocomlampadaincan.png>.

Neste circuito, quando a lâmpada é ligada, o NTC apresenta uma resistência alta (em baixa temperatura). Daí a corrente de partida é limitada pelo valor de R_{NTC} . O transitório de partida cessa quando o NTC e a lâmpada se aquecem. A resistência do NTC diminui e a corrente no circuito aumenta até que a lâmpada fique com brilho nominal. Esta aplicação do NTC em série com a lâmpada melhora a sua eficiência bem como a sua vida útil.

►► **Exemplo 15** – Na Figura 1.97, vê-se uma aplicação do PTC como atenuador de corrente de pico. Com o aumento da corrente no circuito (um curto-circuito na carga, por exemplo), a temperatura nos resistores aumenta – o sensor PTC passa por um auto-aquecimento.

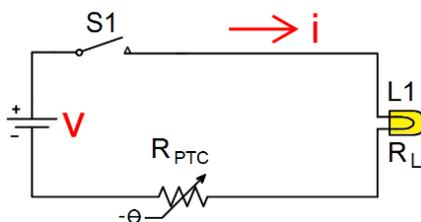


Figura 1.97 – O NTC como atenuador de corrente.

A resistência da lâmpada fica então acoplada à resistência do PTC, que, a partir de um ponto de inflexão, tem o seu valor crescente com o aumento da temperatura (veja novamente a curva $R (\Omega) \times T (^{\circ}C)$, Figura 1.98a). A Figura 1.98 mostra o aspecto de um PTC de 500 mA.



Figura 1.98 – Um PTC de 500 mA. Fonte: www.sparkfun.com/tutorials/57.

1.6 – CIRCUITOS RETIFICADORES (CA-CC)

A energia elétrica que alimenta diversos equipamentos elétricos e aparelhos eletrônicos é gerada e distribuída na forma senoidal. Porém, em muitos aparelhos o funcionamento depende da tensão contínua, que é a fonte dos circuitos e placas, onde estão interligados os diversos dispositivos eletrônicos como diodos, transistores, circuitos integrados etc.

Para se obter este sinal contínuo, é preciso adequar o sinal senoidal a um nível mais baixo, por exemplo de 13800 V para 220 V. E ainda em níveis menores, tem-se transformações de 220 V para 18 V (valores eficazes). O equipamento que permite esta adequação de sinal (redução ou elevação) é denominado transformador, presente em diversas etapas no sistema de geração, transmissão e distribuição de energia, apresentadas na Figura 1.99.

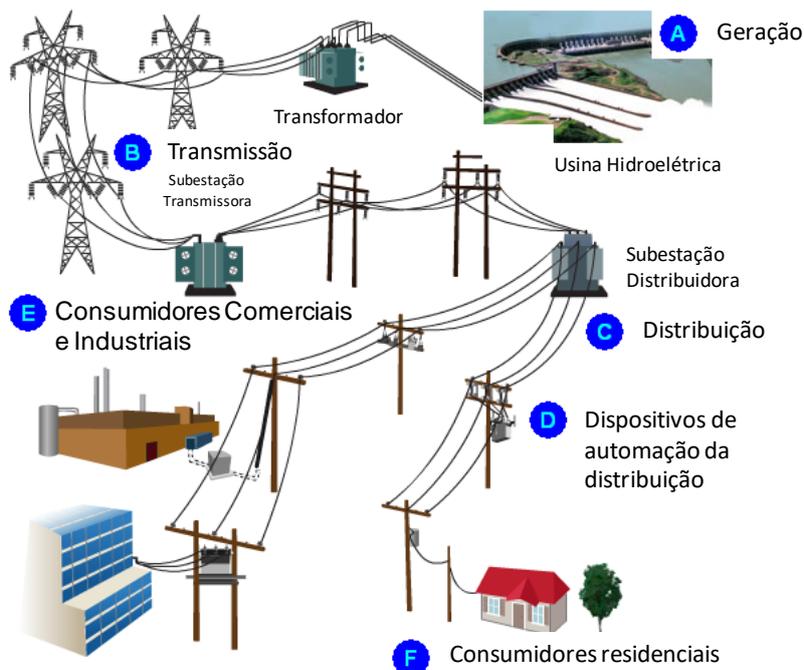


Figura 1.99 – Sistema de geração, transmissão e distribuição de energia elétrica. Fonte: <http://engenharianodiaadia.blogspot.com.br/2012/02/o-desenvolvimento-dos-sistemas.html>

1.6.1 – O Transformador

O esquema de um transformador, monofásico, é apresentado na Figura 1.100. Considerando-se que não há perdas neste sistema, a potência de saída (P_2) é igual à de entrada (P_1), equação (1.15).

$$P_{\text{entrada}} = P_1 \text{ e } P_{\text{saída}} = P_2 \rightarrow V_2 I_2 = V_1 I_1 \quad (1.15)$$

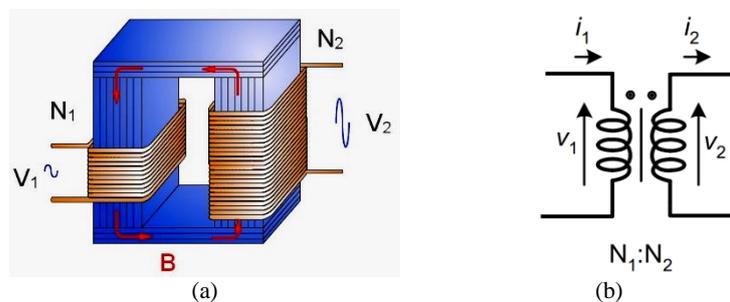


Figura 1.100 – (a) Esquema de um transformador monofásico. (b) Símbolo.

Fonte: http://www.portaleso.com/usuarios/Toni/web_magnetismo_3/imagens/transformador_3d.jpg

A relação de espiras, N_1/N_2 , para tensão e corrente, é dada por (1.16):

$$\frac{N_1}{N_2} = \frac{V_1}{V_2} = \frac{I_2}{I_1} \quad (1.16)$$

Esta aproximação é válida visto que as perdas no transformador podem ser, na maioria dos casos, desprezadas. Tais perdas aparecem neste sistema devido à resistência dos fios de cobre nas bobinas (perdas por efeito Joule), à presença de correntes parasitas no núcleo (perdas por correntes de Foucault) e outras. Na realidade, a potência do secundário é sempre menor do que a do primário (MARQUES, 1996).

►► **Exemplo 16** (MARQUES, JÚNIOR e CRUZ, 1996) – Seja um transformador abaixador de tensão, de 110 V para 12 V eficazes. Se o primário possui 1000 espiras em seu enrolamento, qual será o número de espiras no secundário?

Solução:

$$\frac{N_1}{N_2} = \frac{V_1}{V_2} = \frac{110}{12} \rightarrow \frac{1000}{N_2} = \frac{110}{12} \rightarrow N_2 = 109 \text{ espiras.}$$

► **Exemplo 17** (MARQUES, JÚNIOR e CRUZ, 1996) – Transformador com tap central - A Figura 1.101 apresenta o esquema de um transformador monofásico onde no enrolamento secundário existe uma derivação central, conhecido na literatura técnica como *tap* central (ou *center tap*).

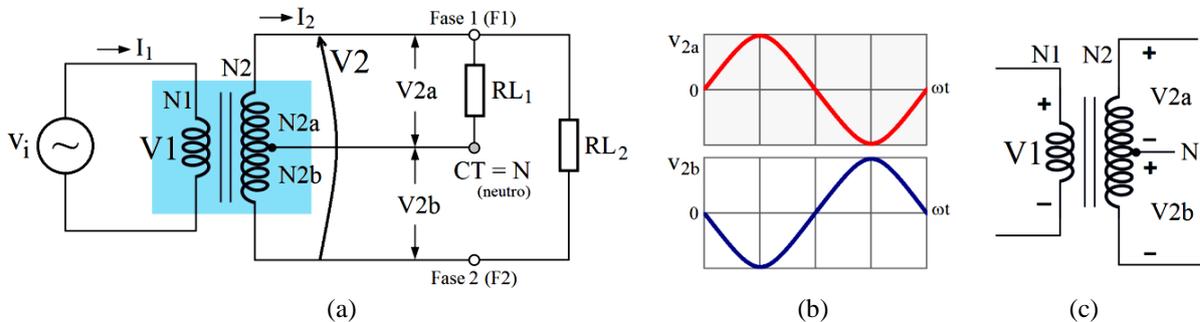


Figura 1.101 – (a) Esquema de um transformador com *tap* central. (b) formas de onda no secundário, em relação ao neutro (terminal CT do transformador). (c) Polaridades das tensões senoidais v_{2a} e v_{2b} .

Em relação a este *tap*, têm-se duas tensões iguais e opostas em polaridade, v_{2a} e v_{2b} .

A carga R_{L1} recebe metade da tensão do secundário. Por exemplo, para $V_{2\text{rms}} = 110 \text{ V}$, a tensão em R_{L1} é $V_{R_{L1}} = V_2/2 = 110/2 = 55 \text{ V}_{\text{ef}}$.

À carga R_{L2} é entregue toda a tensão do secundário do transformador: $V_{R_{L2}} = V_2 = 110 \text{ V}_{\text{ef}}$.

1.6.2 – Retificador de meia-onda (MO)

Um retificador ou conversor CA-CC é aquele que converte um sinal alternado em um sinal contínuo, através de chaves estáticas (diodos, tiristores etc.), contendo uma pequena ondulação (ripple) sobreposta ao sinal médio (CC) (LANDER, 1996).

A Figura 1.102 mostra a mais simples de suas topologias, onde a tensão de entrada é obtida diretamente da rede elétrica monofásica, por exemplo, em $127 \text{ V}_{\text{RMS}}$. As formas de onda na carga (resistiva) são apresentadas na Figura 1.103, onde o diodo é ideal. A forma de onda da tensão na carga resistiva ocorre somente em meio ciclo (período de condução do diodo).

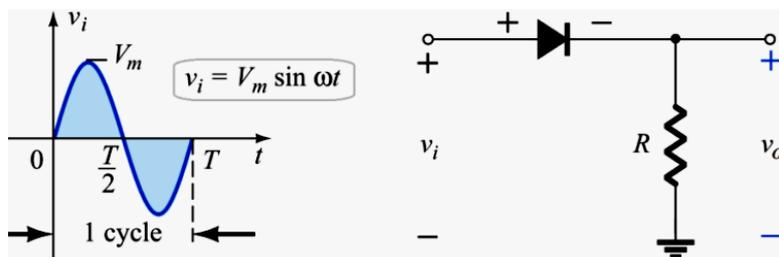


Figura 1.102 – Retificador Monofásico de meia-onda (Boylestad e Nashelsky, 2004).

- **Valor médio da tensão de saída, V_{med} ou V_{DC} – Carga resistiva**

O cálculo do seu valor médio é feito a partir da definição dada por (1.17) (EDMINISTER, 1991). Este parâmetro da tensão de saída está indicado na Figura 1.104, para uma tensão de entrada senoidal.

$$V_{\text{med}} = \frac{\text{Área}}{\text{Período}(T)} = \frac{1}{T} \int_0^T v(t) dt \quad (1.17)$$

Etapas de operação:

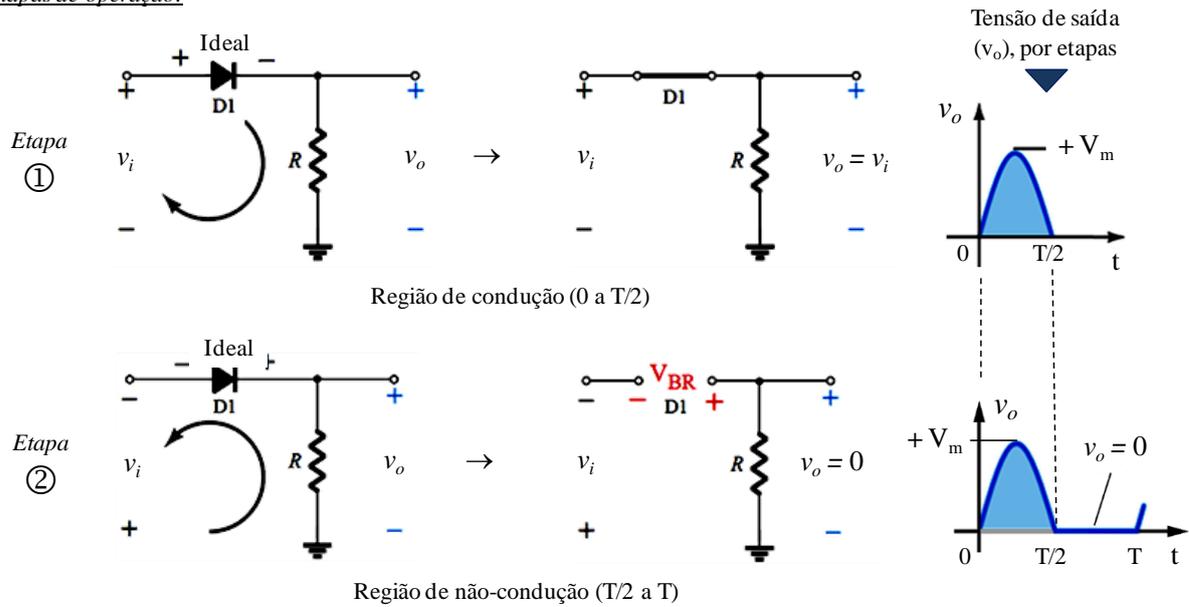


Figura 1.103 – Formas de onda de entrada e saída para um retificador M. O. (Boylestad e Nashelsky, 2004).

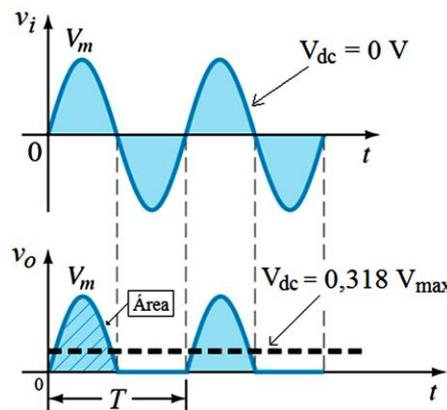


Figura 1.104 – Valor médio (V_{DC}) – Retif. M.O. (Boylestad e Nashelsky, 2004).

Uso do Cálculo Integral

Neste texto será apresentada, de forma muito simples, o uso do cálculo integral para encontrar a área de uma função em um intervalo de tempo, i. e., dentro de dois limites, inferior e superior.

No caso da saída do retificador de M. O.:

de 0 a T/2 (0 a π rad) o diodo permite a passagem do sinal de entrada para a saída.

No intervalo de T/2 a T (π a 2π rad) o diodo está reversamente polarizado (chave aberta) e, portanto, a tensão de saída no retificador é nula.

Aplicando a equação (1.17) para o intervalo de 0 a T (0 a 2π rad):

$$V_{med} = \frac{1}{T} \int_0^T v(t) dt = \frac{1}{2\pi} \left[\int_{\theta=0}^{\theta=\pi} V_{max} \cdot \text{sen}\theta d\theta + \int_{\pi}^{2\pi} 0 d\theta \right] = \frac{1}{2\pi} \int_0^{\pi} V_{max} \cdot \text{sen}\theta d\theta$$

onde $\theta = \omega t$ é qualquer ângulo da forma de onda.

Da tabela de integrais: $\int \text{sen } \theta d\theta = -\cos \theta \rightarrow \int_0^{\pi} V_{max} \cdot \text{sen } \theta d\theta = V_{max} \cdot (-\cos \theta) \Big|_0^{\pi}$

Resolvendo a equação:

$$V_{med} = \frac{1}{T} \int_0^T v(t) dt = \frac{1}{2\pi} \int_{\theta=0}^{\theta=\pi} V_{max} \cdot \text{sen}\theta d\theta = \frac{V_{max}}{2\pi} [-\cos(\theta)]_0^{\pi} = \frac{V_{max}}{2\pi} [-\cos(\pi) - (-\cos 0)]$$

$$= \frac{V_{max}}{2\pi} [-(-1) + \cos(0)] = \frac{V_{max}}{2\pi} [2] = \frac{V_{max}}{\pi}$$

$$V_{med} = V_{DC} = \frac{V_{max}}{\pi} = 0,318 \cdot V_{max} \quad (1.18)$$

A corrente média na carga é obtida pela Lei de Ohm, $I = V/R$:

$$I_{Lmed} = I_{DC} = \frac{V_{DC}}{R} = \frac{V_{max}}{\pi R} \quad (1.19)$$

Por aproximação, para um diodo de Silício, por exemplo (Figura 1.105), o valor médio na carga será:

$$V_{med} = V_{DC} \cong \frac{V_{max} - V_F}{\pi} \quad (1.20)$$

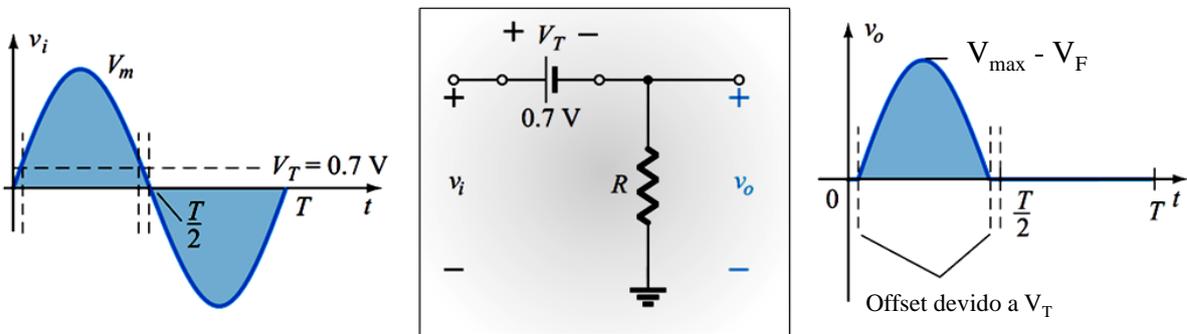


Figura 1.105 – Valor médio (V_{DC}) utilizando um diodo de Silício (Boylestad e Nashelsky, 2004).

►► **Exemplo 18** - Seja o circuito retificador da Figura 1.102, com um sinal de entrada $v_i(t)$ triangular (Figura 1.106, simulação com o *software* PSpice). Calcular o valor médio da tensão na carga, utilizando o método do cálculo da área. Considerar o diodo de Silício ($V_F = 0,7 V$).

Solução: utilizando a relação $V_{med} = \text{Área de } f(t) / \text{Período } (T)$ e definindo, por aproximação, a tensão na saída uma rampa ocorrendo de $T/2$ a T , tem-se a terceira forma de onda da Figura 1.106 representada isoladamente na Figura 1.107, onde $V_{o\ max} = V_m$.

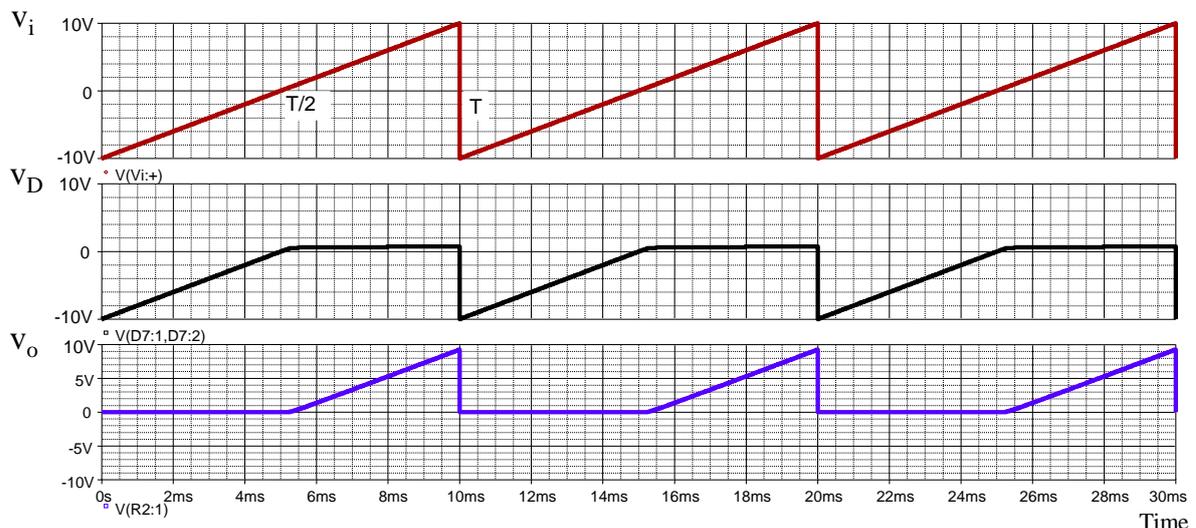


Figura 1.106 – Formas de onda do retificador M. O. do Exemplo 18.

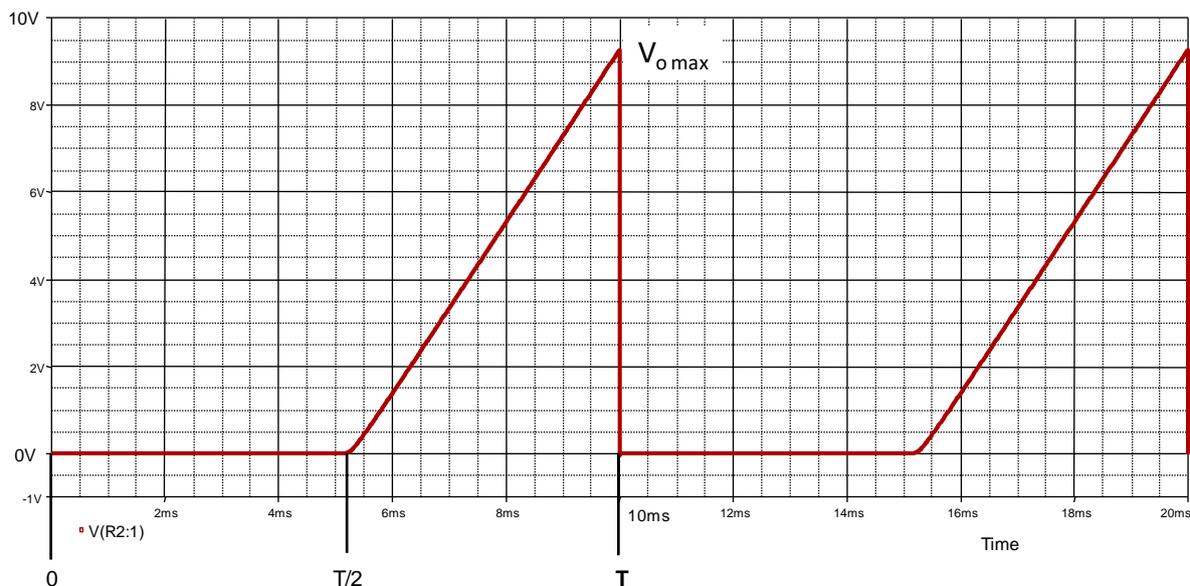


Figura 1.107 – Tensão de saída para um sinal de entrada triangular.

A tensão de saída do circuito, $v_o(t)$, pode ser dividida em duas:

$v_{o1}(t) = 0$, que ocorre no intervalo de 0 a $T/2$ e $v_{o2}(t) = at$, de $T/2$ a T .

Fazendo o valor máximo de $v_{o2}(t)$ igual a V_m , pode-se escrever:

$$v_{o2}(t) = at = \left(\frac{V_m - 0}{T - T/2} \right) t = \left(\frac{2V_m}{T} \right) t$$

Método do cálculo da área:

Área A_1 : de 0 a $T/2 \rightarrow A_1 = 0$.

Área A_2 : de $T/2$ a T

$$\rightarrow A_2 = \frac{b \times h}{2} = \frac{(T - T/2) \times V_m}{2} = \frac{V_m \times T}{4}$$

$$V_{med} = \frac{\text{Área}}{\text{Período (T)}} = \frac{A_1 + A_2}{T} = \frac{0 + \frac{V_m T}{4}}{T} = \frac{V_m}{4} = \frac{10 - 0,7}{4} = \frac{9,3}{4} = 2,33 \text{ V}$$

- **Tensão Reversa** (V_R ou V_{BR} , de *breakdown voltage*)

A tensão reversa ocorre nos retificadores e é um fator de grande importância no seu projeto. É considerada sempre a pior condição, o instante em que a tensão de entrada tem o seu valor máximo (positivo ou negativo, dependendo da orientação do diodo no circuito).

É também denominada de PIV, tensão inversa de pico (*peak inverse voltage*).

Na situação de tensão inversa:

- o diodo está reversamente polarizado;
- o diodo é uma chave aberta e daí, não circula corrente pelo mesmo;
- é preciso ficar atento ao valor de V_{BR} fornecido pelo fabricante (tensão reversa máxima), acima da qual o diodo é danificado, podendo ficar em curto-circuito (*short-circuit*) ou em aberto (*open-circuit*).

►► **Exemplo 19** – Seja o circuito da Figura 1.108, onde a tensão de entrada é uma senóide em 60 Hz, dada por $v_i = 180 \text{ sen } \omega t$.

a) Qual é a tensão reversa máxima no diodo?

O diodo está representado por uma chave aberta, devido ao instante do sinal de entrada. O pior caso ocorre para o valor máximo negativo da senóide v_i . Logo, a tensão reversa é $\text{PIV} = V_{BR} = -180\text{V}$.

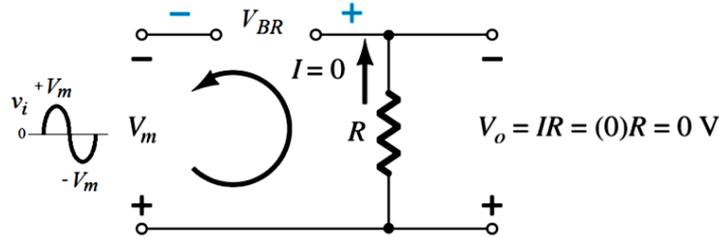


Figura 1.108.

b) Qual é a orientação do diodo neste circuito?



c) DESAFIO: se, à senóide de entrada deste circuito for acrescentado um sinal CC de + 50 V, qual será a nova tensão reversa no diodo?

• **Valor Eficaz da tensão de saída, V_{RMS} ou V_{ef} – Carga Resistiva**

O valor eficaz ou rms (do inglês *root mean square*, ou valor médio quadrático) de uma função periódica $v(t)$ é obtido através de (19):

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \quad (1.21)$$

►► **Exemplo 20** - Para um sinal senoidal, como o fornecido pelas concessionárias de energia elétrica:

$$v_i(\omega t) = V_{max} \text{ sen } \omega t \quad (1.22)$$

O valor eficaz de uma senóide completa, como em (1.22), é calculado por:

$$V_{ef} = V_{RMS} = \sqrt{\frac{1}{T} \int_0^T v_i^2(\omega t) d(\omega t)} = \sqrt{\frac{1}{T} \int_0^T V_{max}^2 \text{ sen}^2 \theta d\theta}, \text{ onde } \theta = \omega t.$$

Como o período da senóide é de 2π rad e esta ocorre de 0 a 2π , pode-se escrever, elevando ao quadrado os dois lados da equação:

$$V_{ef}^2 = \frac{1}{2\pi} \int_0^{2\pi} V_{max}^2 \text{ sen}^2 \theta d\theta = \frac{V_{max}^2}{2\pi} \int_0^{2\pi} \text{ sen}^2 \theta d\theta$$

$$V_{ef}^2 = \frac{V_{max}^2}{2\pi} \left(\frac{\theta}{2} - \frac{\text{sen}^2 \theta}{4} \right) \Big|_0^{2\pi} = \frac{V_{max}^2}{2\pi} \left[\left(\frac{2\pi}{2} - \frac{\text{sen}^2 2\pi}{4} \right) - \left(\frac{0}{2} - \frac{\text{sen}^2 0}{4} \right) \right] = \frac{V_{max}^2}{2\pi} [\pi] = \frac{V_{max}^2}{2}$$

$$V_{ef} = \frac{V_{max}}{\sqrt{2}} \text{ (para uma senóide completa)} \quad (1.23)$$

► Exemplo 21 – Valor RMS de um sinal retificado em meia-onda (MO) – Carga resistiva

Para um retificador de MO, a forma de onda de saída com carga resistiva é apresentada na Fig. 108. De 0 a π rad, o diodo conduz e a tensão de entrada é transmitida à carga resistiva (o anodo do diodo é ligado à fonte e o catodo à carga).

Como no intervalo de π a 2π rad o diodo está reversamente polarizado, este é uma chave aberta e, portanto, não há tensão na carga (tensão nula). O cálculo do valor eficaz será efetuado então no intervalo de 0 a π rad.

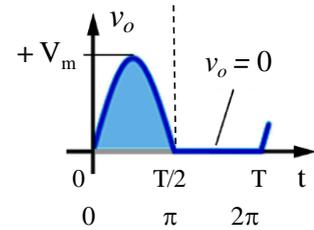


Figura 1.109.

$$V_{ef}^2 = \frac{1}{2\pi} \int_0^{\pi} V_{max}^2 \text{sen}^2\theta \, d\theta = \frac{V_{max}^2}{2\pi} \int_0^{\pi} \text{sen}^2\theta \, d\theta \quad (1.24)$$

Resolvendo a expressão (1.24):

$$V_{ef}^2 = \frac{1}{2\pi} \int_0^{\pi} V_{max}^2 \text{sen}^2\theta \, d\theta = \frac{V_{max}^2}{2\pi} \int_0^{\pi} \text{sen}^2\theta \, d\theta$$

$$V_{ef}^2 = \frac{V_{max}^2}{2\pi} \left(\frac{\theta}{2} - \frac{\text{sen}^2\theta}{4} \right) \Big|_0^{\pi} = \frac{V_{max}^2}{2\pi} \left[\left(\frac{\pi}{2} - \frac{\text{sen}^2\pi}{4} \right) - \left(\frac{0}{2} - \frac{\text{sen}^2 0}{4} \right) \right] = \frac{V_{max}^2}{2\pi} \left[\frac{\pi}{2} \right] = \frac{V_{max}^2}{4}$$

$$V_{ef} = \frac{V_{max}}{2} \quad (1.25)$$



EF – Exercícios de Fixação

►► Série 5

►► EF 10 – Calcule o valor RMS da tensão e da corrente de saída do circuito da Figura 1.110.

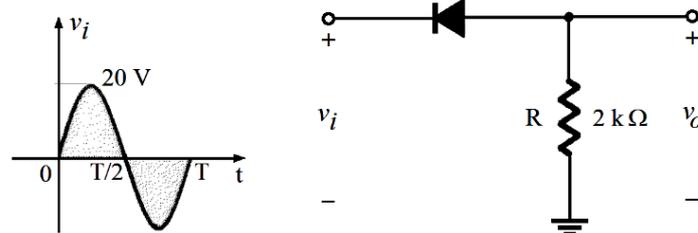


Figura 1.110 – Circuito do EF10 – retificador de 1/2 onda.

►► EF 11 – Considere ainda o retificador da 1.110, o qual alimenta uma carga resistiva de $100 \, \Omega$ (245 W). A tensão de entrada é $v_{rede} = v(\omega t) = 220 \cdot \sqrt{2} \cdot \text{sen}(\omega t)$. Pede-se:

- a tensão média na carga;
- a corrente média na carga;
- a tensão reversa máxima no diodo (PIV);
- a corrente eficaz na carga;
- a potência eficaz (potência transferida ao resistor R), em Watts [W]. O resistor R indicado poderá ser utilizado?

Simulação 9 – Retificador com transformador abaixador de tensão, Figura 1.111, com $v_1 = v(\omega t) = 127 \cdot \sqrt{2} \cdot \text{sen}(\omega t)$.

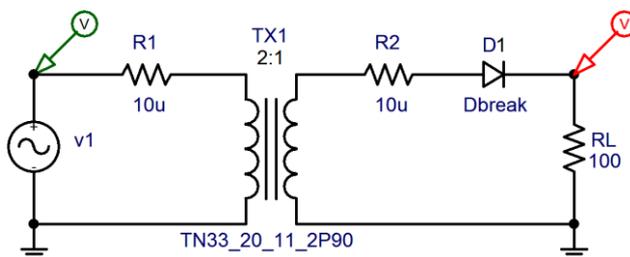


Figura 1.111 – Circuito retificador de MO com uso de transformador abaixador de tensão.

Formas de onda: Figura 1.112.

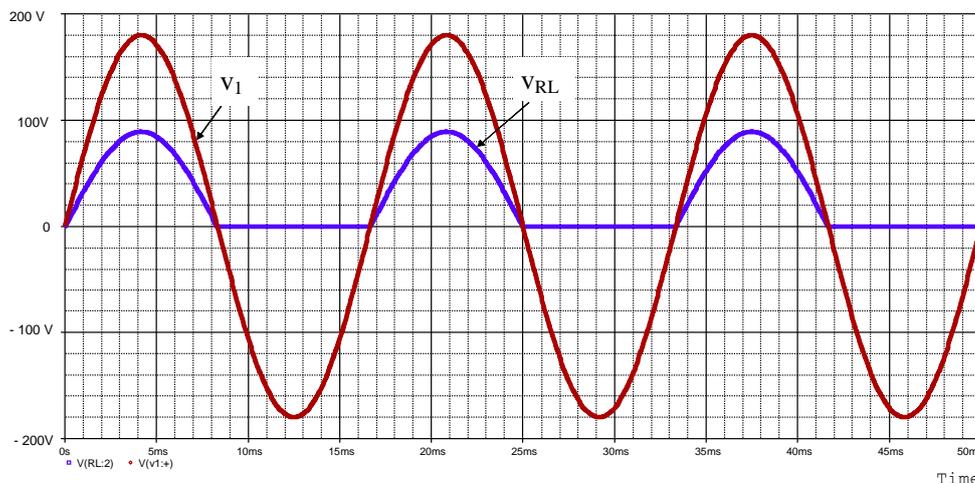


Figura 1.112 – Formas de onda – simulação do circuito da Figura 1.111.

1.6.3 - Retificador monofásico de Onda-Completa (OC)

1.6.3.1 – Retificador monofásico com 2 diodos – uso do transformador com tap central

Um retificador pode melhorar em 100% o nível CC ou nível médio obtido a partir de uma tensão senoidal. Tal tecnologia é denominada de retificação em onda completa. Um circuito simples, que utiliza apenas dois diodos é apresentado na Figura 1.113, com o acréscimo de um transformador com TAP (ou derivação) central no enrolamento secundário.

A Figura 1.114 mostra a etapa 1 de operação do circuito. Nesta, somente o diodo D_1 conduz, devido à polaridade do sinal senoidal no secundário do transformador (primeiro semiciclo). Neste intervalo, o diodo D_2 se encontra reversamente polarizado.

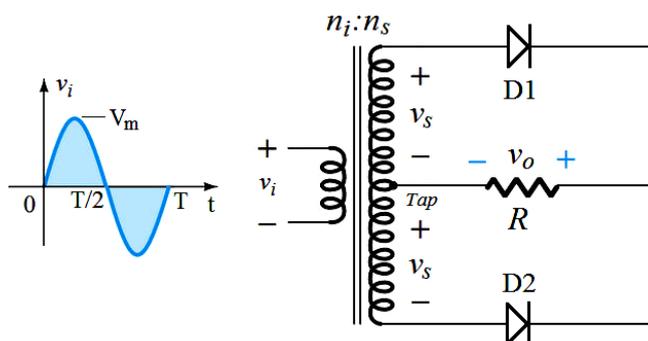


Figura 1.113 – Retif. de OC com transformador de TAP central (Boylestad e Nashelsky, 2004).

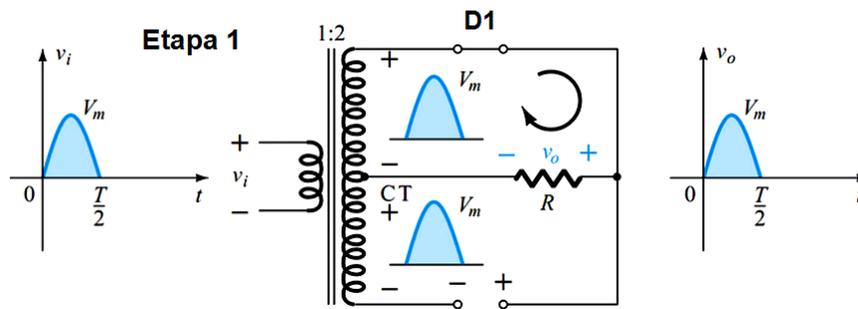


Figura 1.114 – Etapa 1 de operação do retif. de OC com tap central (Boylestad e Nashelsky, 2004).

Na etapa 2 (Figura 1.115) a situação se inverte. O semiciclo negativo da tensão de entrada habilita somente o diodo D_2 a conduzir (D_1 está em corte ou em estado OFF, desligado).

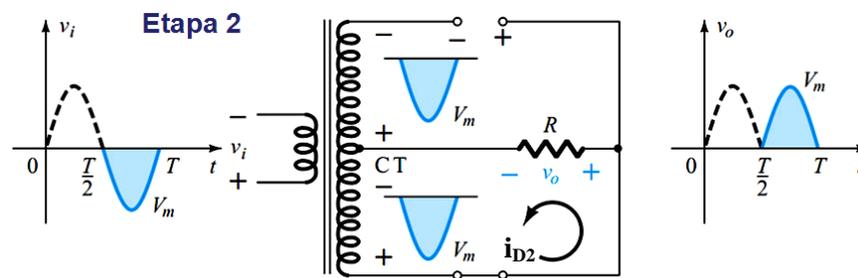


Figura 1.115 – Etapa 2 de operação do retif. de OC com tap central (Boylestad e Nashelsky, 2004).

Tensão Reversa nos Diodos D_1 e D_2

A tensão reversa nesta topologia é encontrada escolhendo-se um dos diodos desligados. Na Figura 1.116b o diodo D_1 está reversamente polarizado. A sua tensão anodo-catodo é, de acordo com o circuito:

$$V_{AK} = V_A - V_K = -V_m - V_m - 0 = -2V_m \quad (1.26)$$

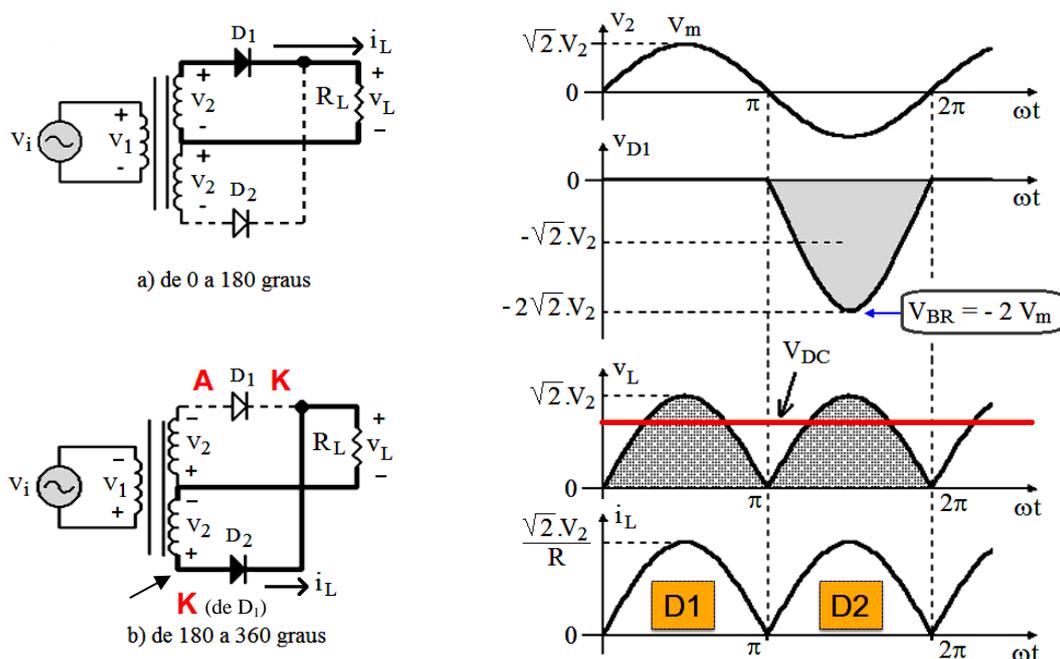


Figura 1.116 – (a) Diodo D_1 conduzindo. (b) Diodo D_1 reversamente polarizado.

Tal expressão é válida para os diodos D_1 e D_2 ideais. Note-se que o potencial de catodo de D_1 foi considerado como referência, e por D_2 estar conduzindo, V_K de D_1 se encontra no terminal (+) do enrolamento inferior do trafo.

► Logo, para o correto dimensionamento dos diodos: $V_{BR} \geq 2V_{max}$.

Tensão média na carga resistiva

Como se pode observar, nas duas etapas de operação, na carga circula uma corrente unidirecional. Assim, a carga resistiva tem somente uma polaridade (ou seja, a corrente na mesma não inverte o sentido). Não há um intervalo em que a tensão sobre a carga seja nula, como ocorre com o retificador de 1/2 onda. A tensão na carga será nula somente nos instantes múltiplos de π rad ($\pi, 2\pi, \dots, n\pi$).

O valor médio da tensão na carga resistiva é encontrado considerando-se que a frequência do sinal de saída é duas vezes maior do que a do sinal de entrada. Por exemplo, para um sinal de entrada em 60 Hz na entrada de um retificador de OC obtém-se um sinal de saída de 120 Hz. Logo, o período é de π rad.

$$\begin{aligned} V_{med} &= \frac{1}{T} \int_0^T v(t) dt = \frac{1}{\pi} \int_{\theta=0}^{\theta=\pi} V_{max} \cdot \text{sen}\theta d\theta = \frac{V_{max}}{\pi} [-\cos(\theta)]_0^{\pi} = \frac{V_{max}}{\pi} [-\cos(\pi) - (-\cos 0)] \\ &= \frac{V_{max}}{\pi} [-(-1) + \cos(0)] = \frac{V_{max}}{\pi} [2] = \frac{2 \cdot V_{max}}{\pi} \end{aligned}$$

A corrente média na carga é obtida pela Lei de Ohm, $I = V/R$: $I_{Lmed} = I_{DC} = \frac{V_{DC}}{R} = \frac{2 \cdot V_{max}}{\pi R}$

► Para os diodos na 2ª aproximação, considera-se a tensão direta em cada diodo, V_F :

$$V_{med} = V_{DC} \cong \frac{2(V_{max} - V_F)}{\pi} \quad (1.27)$$



EF – Exercícios de Fixação

►►► Série 6

►► EF 12 – Plotar as formas de onda do circuito da Figura 1.117 no oscilograma da Figura 1.118.

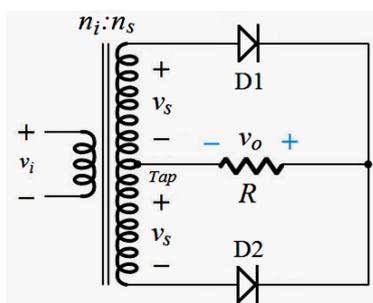


Figura 1.117.

Dados:

$$V_i = 180 \text{ sen } \omega t, \text{ em } 60 \text{ Hz.}$$

Transformador: 10:1.

$R = 47$ ohms, 100 W.

- Qual é o valor médio da tensão na carga?
- Encontre a tensão reversa nos diodos.

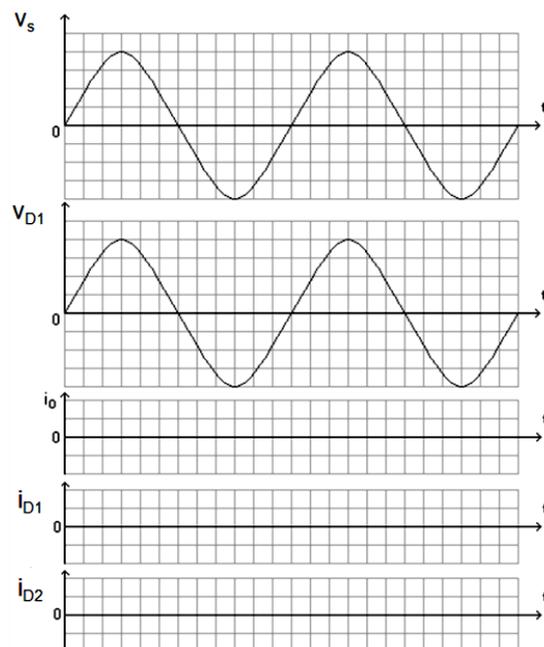


Figura 1.118.

►► EF 13 – Refazer o E12 considerando o diodo D_2 for danificado (falha de circuito aberto).

1.6.3.2 – Retificador monofásico em ponte (Full Bridge)

Outra topologia para a retificação em OC é apresentada na Figura 1.119, em formatos diferentes. Eletricamente o circuito é o mesmo, basta verificar as conexões dos terminais da fonte CA às junções entre os diodos D_1 e D_3 (braço 1 da ponte) e D_2 e D_4 (braço 2), respectivamente.

Este retificador também é denominado de retificador monofásico de 2 caminhos. A cada semiciclo do sinal de entrada, dois diodos estão ligados (ON) e dois desligados (OFF).

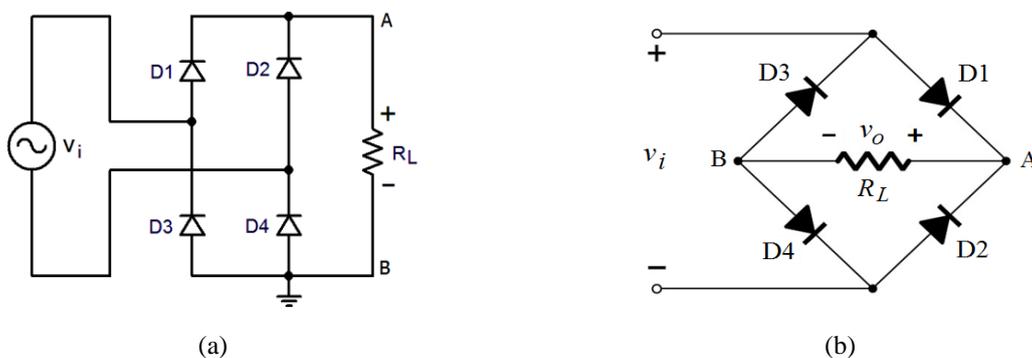


Figura 1.119 – Retificador de onda completa em ponte.

Modo de operação do retificador em OC

1ª Etapa:

Na primeira etapa de funcionamento (Figura 1.120), a tensão da fonte está no semiciclo positivo, o que polariza os diodos D_1 e D_4 diretamente, os quais conduzem a corrente de carga i_L . Os diodos D_2 e D_3 , reversamente polarizados, encontram-se bloqueados.

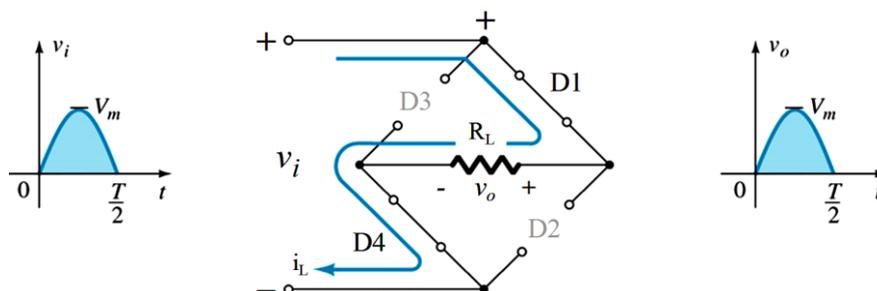


Figura 1.120 – Etapa 1 de operação: semiciclo positivo da tensão de entrada (Boylestad e Nashelsky, 2004).

2ª Etapa:

Durante a 2ª etapa (Figura 1.121, de $T/2$ a T , semiciclo negativo da fonte), a situação se inverte: D_2 e D_3 estão diretamente polarizados, conduzindo i_L , e os diodos D_1 e D_4 estão bloqueados.

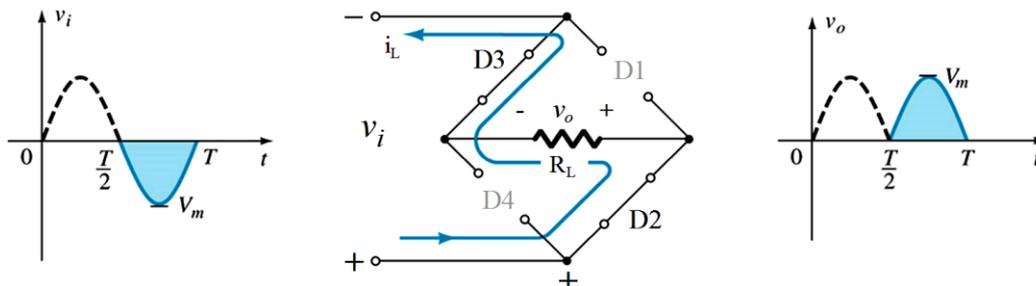


Figura 1.121 – Etapa 2 de operação: semiciclo negativo da tensão de entrada (Boylestad e Nashelsky, 2004).

A forma de onda resultante na carga resistiva é vista na Figura 1.122.

As formas de onda para este circuito são idênticas às estabelecidas para o retificador monofásico de ponto médio já mostradas na Figura 1.116, exceto para a tensão reversa nos diodos. Assim, os cálculos para a tensão média e corrente média na carga são idênticos.

A única mudança para estes últimos ocorre quando se considera os diodos na 2ª aproximação, como se mostra nas expressões (1.28) e (1.29).

Valor médio na carga:

$$V_{DC} \cong \frac{2(V_{\max} - 2V_F)}{\pi} \quad (1.28)$$

Valor eficaz (RMS) na carga:

$$V_{RMS} \cong \frac{(V_{\max} - 2V_F)}{\sqrt{2}} \quad (1.29)$$

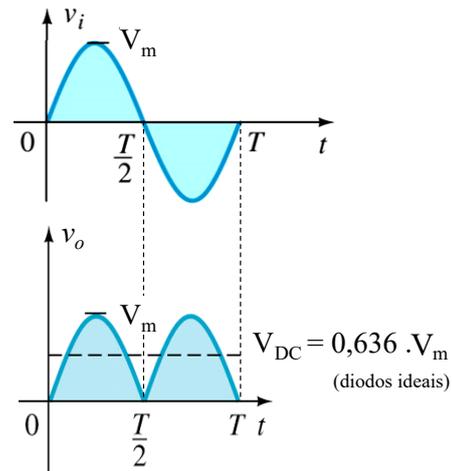


Figura 1.122 – (a) Tensão de entrada e (b) de saída do retificador de OC em ponte (Boylestad e Nashelsky, 2004).

A Figura 1.123 mostra uma ponte integrada de diodos (monofásica), onde são disponíveis quatro terminais: dois de entrada (lado CA), identificados pelo símbolo (~) e dois de saída (lado CC), identificados pelos símbolos (+) e (-).

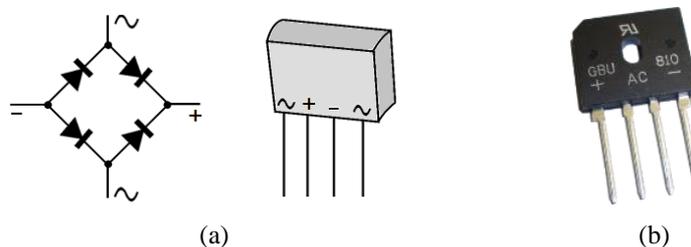


Figura 1.123 – (a) Configuração da ponte retificadora com diodos encapsulados. (b) aspecto prático. Fontes: (a) www.newtoncbraga.com.br/index.php/instrumentacao/107-testando-componentes/999-teste-de-pontes-retificadoras-ins028 (b) http://seriallink.com.br/loja/images/prod_ponte_diodos_8A_gde.png

Na Tabela 1.11 são apresentados os valores médios e eficazes para os retificadores monofásicos de ½ onda e de onda completa, carga resistiva e diodo ideal.

Tabela 1. 11 – *Resumo: valores médios e eficazes na carga para Retificadores Monofásicos, carga resistiva.*

Retificador	Topologia e formas de onda	Valores médio e eficaz na carga
Retificador de ½ onda, onde $V_F = 0,7 \text{ V}$ (diodo de Silício)		$V_{DC} \cong \frac{V_{\max} - V_F}{\pi}$ $V_{rms} = \frac{V_{\max} - V_F}{2}$
Retificador de onda completa (2 diodos, com transformador com Tap central)		$V_{DC} = \frac{2(V_{\max} - V_F)}{\pi}$ $V_{rms} = \frac{V_{\max} - V_F}{\sqrt{2}}$



▶▶ EF 14 – Para um retif. de OC em ponte, sejam as etapas de operação apresentadas na Figura 1.124.

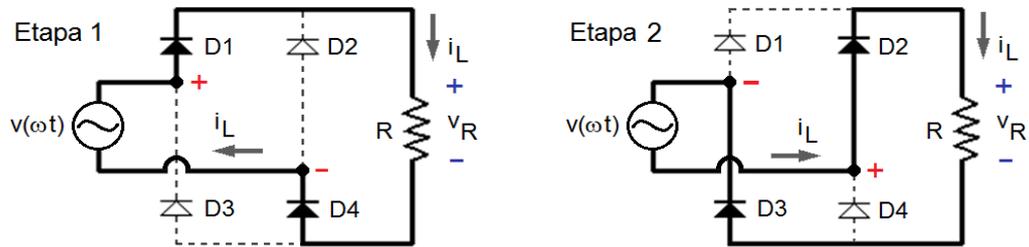
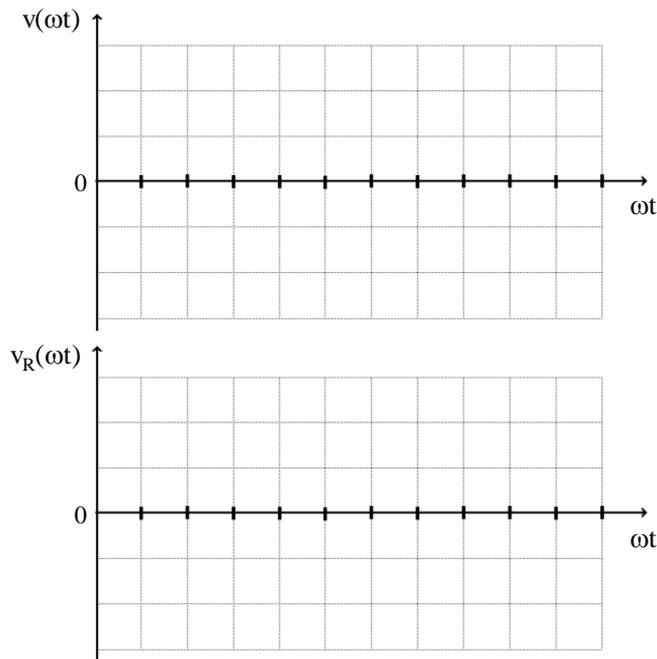


Figura 1.124 – EF 14: etapas de operação de um retif. de OC em ponte.

- Considerando os diodos de Silício e o valor máximo da senóide de entrada igual a V_m , qual será a tensão reversa em cada diodo? Faça o cálculo para o diodo D_2 na primeira etapa.
- Como ficaria a tensão de saída se o diodo D_3 fosse danificado em curto-circuito? Faça um esboço da forma de onda de $v_R(t)$ no oscilograma a seguir.



▶▶ EF 15 – Seja o circuito da Figura 1.125, $v_i(t) = 15 \text{ sen } \omega t$, em 1 kHz, um retificador improvisado com apenas dois diodos, ambos de Silício ($V_F = 0,7 \text{ V}$). A carga é resistiva, $R = 2 \text{ k}\Omega$. Pede-se:

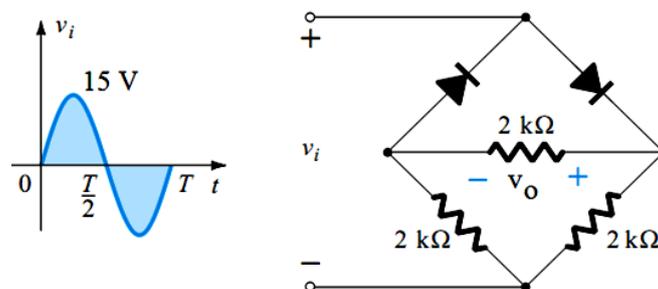


Figura 1.125 – EF 15 – Retificador improvisado (Boylestad e Nashelsky, 2004).

- determinar a forma de onda da tensão de saída $v_o(t)$ e determinar o seu valor médio.
- Calcular a tensão reversa em cada diodo.
- Qual será a frequência do sinal de saída? Justifique.

» **EF 16** – Explique a operação do sistema de acionamento de um motor de CC, mostrado na Figura 1.126.

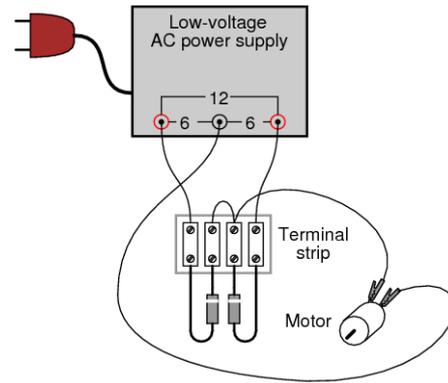


Figura 1.126 – EF 16. Fonte:

<http://openbookproject.net/electricCircuits/Exper/05139.png>

Simulação 10

Retificador de OC em Ponte (*Full Bridge*) – Figuras 1.127 e 1.128.

- Para um sinal senoidal de entrada de 180 V de pico, qual é a tensão reversa em cada diodo deste circuito? Considere os diodos de Silício ($V_F = 0,7$ V).
- Qual é a tensão eficaz na carga?
- Qual é a corrente média nos diodos?

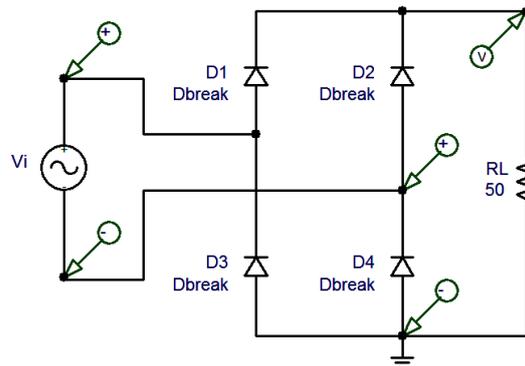


Figura 1.127 – Esquema de um retif. de OC no PSpice.

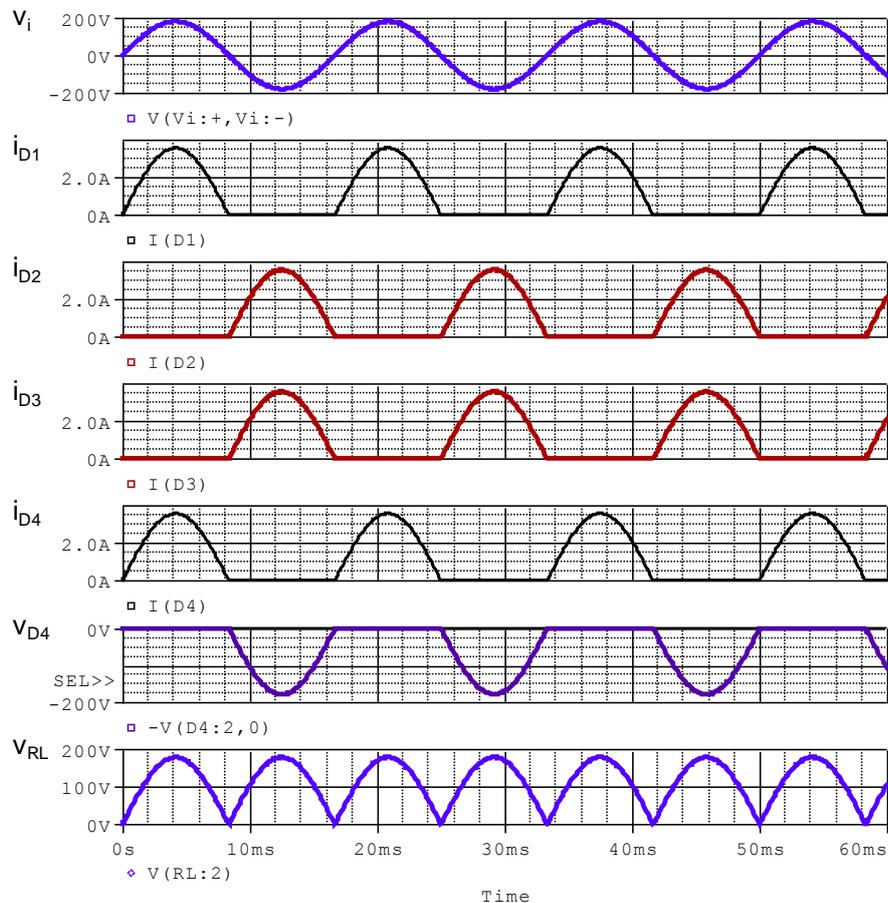


Figura 1.128 – Formas de onda significativas para o circuito da Figura 1.127.

1.7 – PROJETO DE FILTRO CAPACITIVO EM RETIFICADORES

Para a construção de uma fonte de tensão contínua regulada, é preciso seguir algumas etapas, como mostra a Figura 1.129. A segunda etapa constitui a filtragem do sinal alternado retificado (redução da ondulação ou *ripple*). Este filtro pode ser construído com a utilização de capacitores eletrolíticos, que operam polarizados.

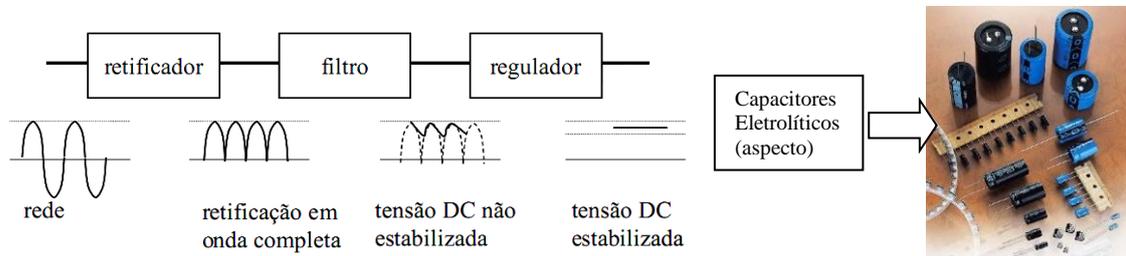


Figura 1.129 – Etapas para a construção de uma fonte de tensão CC regulada ou estabilizada.

O uso de filtros capacitivos é comum em fontes de alimentação CC onde não é necessário uma boa regulação, i. e., determinados níveis de ondulação são aceitáveis na tensão entregue à carga (MARQUES, JÚNIOR e CRUZ, 1996).

1.7.1 – Filtro capacitivo em um retificador – operação e parâmetros

A Figura 1.130 apresenta um circ. retificador monofásico com um filtro capacitivo, onde são utilizados dois valores de capacitor: 20 μF e 500 μF .

► Com qual valor de capacitor a tensão de saída teria menos ondulação?

A tensão de ondulação, ou de *ripple*, é a variação de pico-a-pico na tensão de saída. Para uma fonte com regulação perfeita, o *ripple* seria nulo!

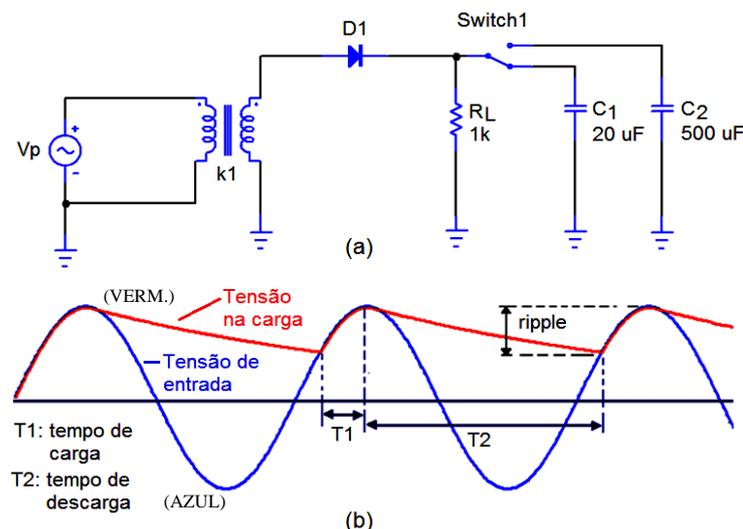


Figura 1.130 – (a) Retificador de 1/2 onda com filtro capacitivo. (b) formas de onda de entrada (azul) e de saída (vermelho).

• CÁLCULO do Valor Médio na saída do retificador com Filtro Capacitivo

a) Equações para um capacitor onde $RC \geq T$ (capacitores grandes)

Para valores grandes de capacitor, a forma de onda na saída do retificador com filtro poderá ser linearizada, como mostra a Figura 1.131.

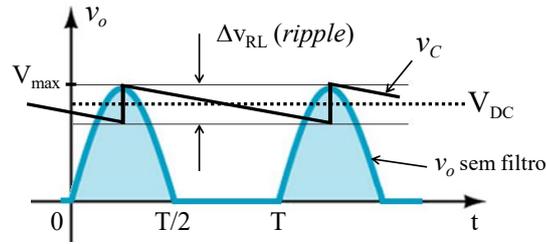


Figura 1.131 – Linearização da tensão de saída do retif. de MO com filtro (para capacitores grandes).

RC é a constante de tempo do capacitor (τ). Supondo, por aproximação, que o capacitor se carrega instantaneamente, teremos $t_c = 0$. A corrente de carga do capacitor será:

$$I_{DC} = \frac{\Delta Q}{\Delta t} \quad \therefore \quad \Delta Q = C \cdot \Delta V_{RL} \quad (1.30)$$

onde ΔV_{RL} é a ondulação (*ripple*) da tensão de saída. Daí tem-se:

$$I_{DC} = \frac{\Delta Q}{\Delta t} = \frac{C \cdot \Delta V_{RL}}{T} = C \cdot f \cdot \Delta V_{RL} \quad (1.31)$$

Como, pela Lei de Ohm, $I_{DC} = V_{DC} / R_L$, a tensão média na carga será dada por (1.32).

$$V_{DC} = R \cdot I_{DC} = R \cdot C \cdot f \cdot \Delta V_{RL} \quad (1.32)$$

Pela forma de onda linearizada,

$$V_{DC} = V_{\max} - \Delta V_{RL} / 2 \quad (1.33)$$

Da Equação (1.32) obtém-se a equação (1.34):

$$\Delta V_{RL} = \frac{V_{DC}}{R \cdot C \cdot f} \quad (1.34)$$

Substituindo este parâmetro em (1.33) e isolando-se o parâmetro V_{DC} , encontra-se:

$$V_{DC} = V_{\max} - \Delta V_{RL} / 2 \rightarrow V_{DC} = V_{\max} - \frac{V_{DC}}{2RCf}$$

$$V_{DC} = \frac{2 \cdot R \cdot C \cdot f \cdot V_{\max}}{1 + 2 \cdot R \cdot C \cdot f} \quad (1.35)$$

onde f é a frequência da rede CA. Nos retificadores de $1/2$ onda o período de v_o é igual ao período do sinal da rede alternada, $V_{\text{rede CA}}$.

- *Tensão de Ripple*

O valor de pico-a-pico (amplitude) da tensão de *ripple* pode ser encontrado através de (31):

$$V_{\text{ripple}(p-p)} = V_{\max} / fRC \quad (1.36)$$

onde V_{\max} é o valor máximo da tensão de saída (V); f = frequência da ondulação (Hz); $R_L = R$ = resistência da carga (Ω) e C = capacitor em (F).

Para os retificadores de OC, onde o período de v_{RL} ou v_o é a metade do período de $v_{rede\ CA}$, o valor de V_{DC} será encontrado por (1.37).

$$V_{DC} = \frac{4.R.C.f.V_{max}}{1 + 4.R.C.f} \quad (1.37)$$

► **Expressão genérica:**

$$V_{DC} = \frac{n.R.C.f.V_{max}}{1 + n.R.C.f} \rightarrow \text{com } n = \begin{cases} 2: \text{retif. de MO} \\ 4: \text{retif. de OC} \end{cases}$$

A Figura 1.132 ilustra esta situação, onde a tensão de saída é linearizada, tendo o formato triangular.

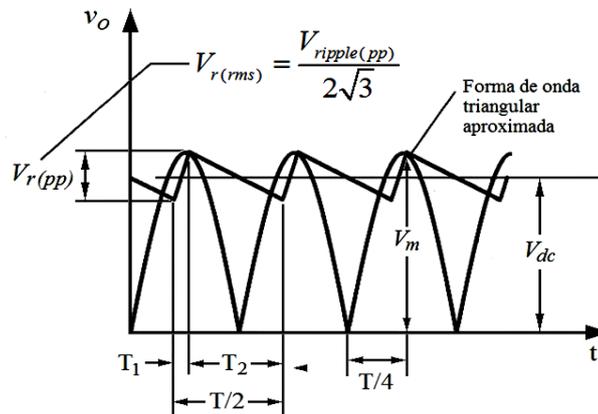


Figura 1.132 – Tensão de ripple aproximada (linearizada) em um retificador de OC (Boylestad e Nashelsky, 2004).

O valor de pico-a-pico (amplitude) da tensão de *ripple* será menor para o retificador de OC, podendo ser encontrado por (1.38) e (1.39).

$$V_{ripple(p-p)} = \frac{V_{max}}{2fRC} \quad (1.38)$$

$$V_{ripple(p-p)} = \frac{I_{DC}.V_{DC}}{2.f.C.V_{max}} \quad (1.39)$$

b) Equações para um capacitor onde $RC < T$ (capacitores pequenos)

Neste caso, o capacitor se descarrega mais rapidamente, como mostra o exemplo da Figura 1.133. A forma de onda na carga durante a descarga do capacitor é mais próxima de uma onda exponencial decrescente. O tempo de descarga é próximo do período T .

A tensão de *ripple* de pico-a-pico é encontrada a partir de (SEDRA e SMITH, 2000).

$$V_{ripple(p-p)} = V_{max} - V_{max} \cdot e^{-T/RC} \quad (1.40)$$

No retificador de OC, o período do sinal de saída é a metade do período do sinal de entrada. Daí,

$$V_{ripple(p-p)} = V_{max} - V_{max} \cdot e^{-T'/RC}, \text{ onde } T' = T/2 \quad (1.41)$$

T' é o período de saída, com $f' = 120$ Hz se a frequência do sinal de entrada for de 60 Hz.

Tensão média de saída (aproximada): $V_{DC} = (V_{max} - V_{ripple(p-p)})/2$.

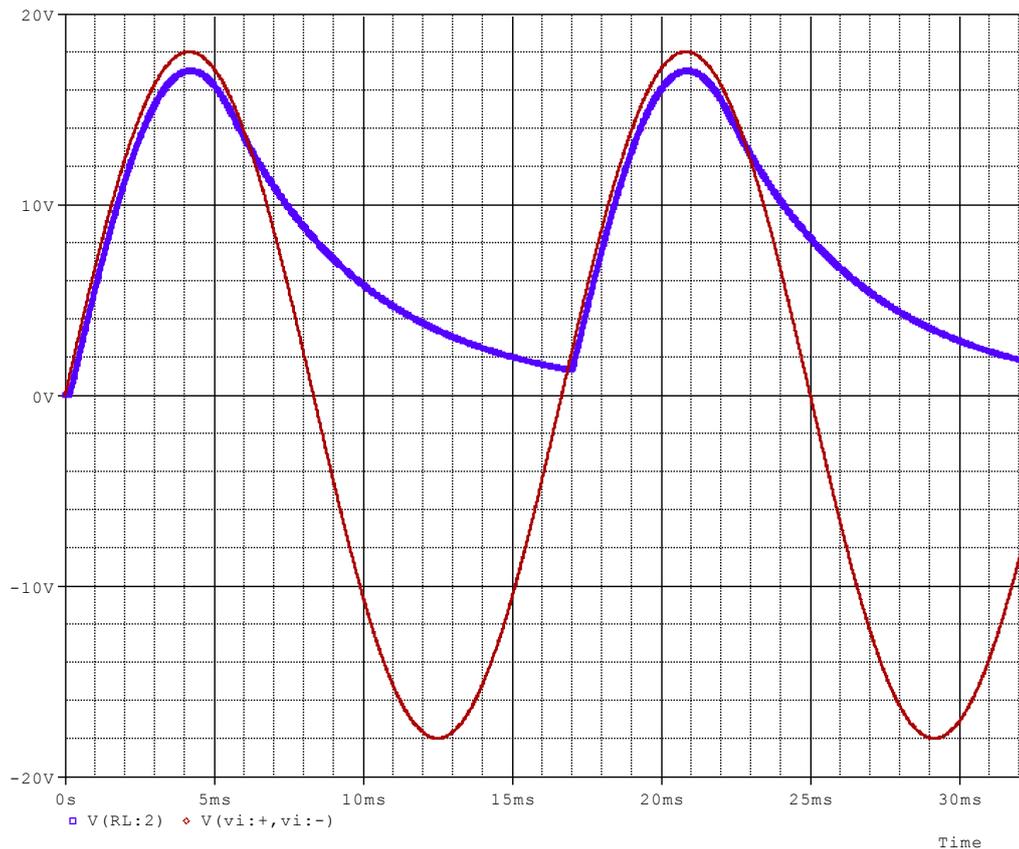


Figura 1.133 – Descarga do capacitor de filtro para $RC < T$.

- **Fator de Ripple ou de Ondulação (F_R)**

A saída de um retificador CA-CC com filtro possui um nível CC (valor médio) e alguma variação CA, denominada de tensão de *ripple*. A Figura 1.134 apresenta o aspecto do sinal de v_o e o sinal de ripple, linearizado, v_{rpp} .

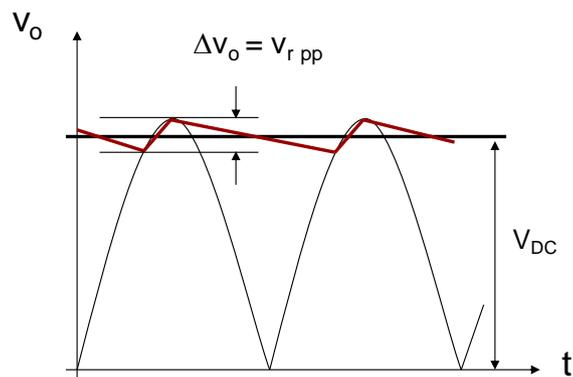


Figura 1.134 – Sinal de *ripple*, linearizado (saída de um retificador de OC).

O fator de *ripple* permite encontrar o quanto é retificado o sinal CA no processo. Por este fator pode-se comparar diversos métodos/circuito de retificação. É definido como (1.42).

$$r = \frac{V_{ac}}{V_{DC}} \times 100\% \quad (1.42)$$

►► Para melhor compreender este fator, seja um exemplo (CIPELLI, 2001). Um sinal retificado em onda completa, contínuo e pulsante, é mostrado na Figura 1.135.

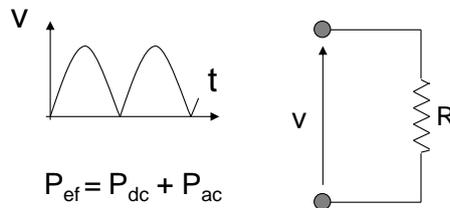


Figura 1.135 – Potências em um sinal contínuo pulsante.

A sua equação matemática, segundo a série de Fourier, é: $v = V_{DC} + \Sigma h$

onde: V_{DC} o nível de tensão contínua e Σh o somatório das componentes harmônicas.

Observação: para uma onda puramente contínua, o termo $\Sigma h = 0$.

Se for aplicada uma tensão retificada em O. C. a um resistor, a potência dissipada por ele será dada pela expressão:

$$P_{ef} = P_{dc} + P_{ac}$$

onde:

P_{ef} = potência eficaz devido à tensão contínua pulsante;

P_{dc} = potência devido à tensão média contínua, V_{dc} ;

P_{ac} = potência eficaz devido à componente alternada (Σh).

Logo, têm-se:

$$P_{ef} = P_{dc} + P_{ac} \rightarrow \frac{V_{ef}^2}{R} = \frac{V_{dc}^2}{R} + \frac{V_{ac}^2}{R} \Rightarrow V_{ef}^2 = V_{dc}^2 + V_{ac}^2$$

Portanto, o valor eficaz da componente alternada é:

$$V_r = V_{ac} = \sqrt{V_{ef}^2 - V_{dc}^2} \quad (1.43)$$

Para um sinal senoidal retificado em OC:

$$V_{ac} = \frac{V_{ripple (p-p)}}{2\sqrt{3}} \quad (1.44)$$

►► **Exemplo 22** – Qual é o fator de ripple de um sinal de saída de um retificador de meia-onda (carga resistiva)? *Observação:* tensão média, $V_{DC} = V_{max}/\pi$ e tensão eficaz, $V_{ef} = V_{max}/2$.

$$V_r = V_{ac} = \sqrt{\left(\frac{V_{max}}{2}\right)^2 - \left(\frac{V_{max}}{\pi}\right)^2} = \sqrt{V_{max}^2 \times \left(\frac{1}{4} - \frac{1}{\pi^2}\right)} = 0,3856 \times V_{max}$$

$$r = \frac{V_{ac}}{V_{DC}} \times 100 \% = \frac{0,3856 \times V_{max}}{0,318 \times V_{max}} \times 100 \% = 121 \%$$

►► Para o retificador de OC, $r = 48 \%$ (VERIFIQUE).

►► *Estes cálculos mostram que a ondulação nestes circuitos é muito alta, o que não recomenda o uso dos mesmos como fonte de CC.*

►► **Exemplo 23** – Seja o circuito da Figura 1.136, onde v_i é um sinal senoidal, de 18 V_p (60 Hz). O diodo é de Silício. Qual é o fator de *ripple* na tensão de saída?

Solução:

Cálculo de RC: $RC = 100 * 100 \times 10^{-6} = 10 \text{ ms}$.

Como $RC < T$, utiliza-se: $V_{\text{ripple (p-p)}} = V_{\text{max}} - V_{\text{max}} \cdot e^{-T/RC}$

$$V_{\text{ripple (p-p)}} = V_{\text{max}} \times (1 - e^{-T/RC})$$

$$\begin{aligned} V_{\text{ripple (p-p)}} &= (18 - 0,7) \times (1 - e^{-16,67\text{m}/10\text{m}}) \\ &= 17,3 \times (1 - e^{-1,67}) = 12,27 \text{ V.} \end{aligned}$$

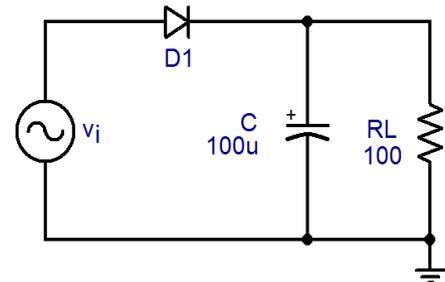


Figura 1.136 – Retif. de MO (carga RC).

►► **Exemplo 24**

As formas de onda da Figura 1.137 são referentes ao retificador de MO citado no Exemplo 23. Identificar o ponto de máxima tensão reversa no diodo e a sua equação matemática.

Solução: o ponto de tensão reversa máxima no diodo D_1 está indicado na terceira curva. Note-se que quando o diodo conduz (carga do capacitor), a tensão sobre o mesmo é em torno de 0,7 V.

$$V_{D1 (BR)} = V_{AK} = V_A - V_K = -V_{\text{max}} - v_o \text{ (no instante de } (-V_{\text{max}}), \text{ a pior condição).}$$

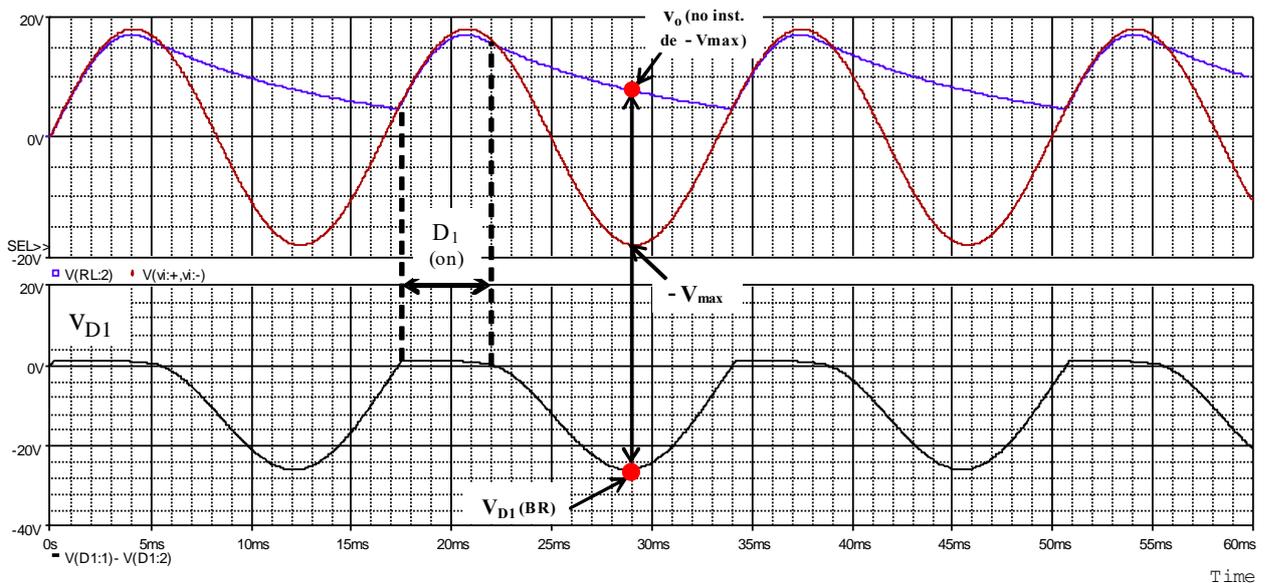


Figura 1.137 – Formas de onda do retificador de MO da Figura 1.136.

1.8 – CIRCUITOS CEIFADORES E GRAMPEADORES

Os circuitos ceifadores são também conhecidos como limitadores de tensão (ou de corrente), seletores de amplitude ou cortadores, extraindo uma porção do sinal de entrada, sem distorcer o mesmo.

1.8.1 – Ceifador tipo série

O exemplo inicial de ceifador, tipo série, é mostrado na Figura 1.138. Em (a) o diodo tem a direção tal que a corrente flui da fonte para a carga resistiva, da esquerda para a direita. Em (b) e (c) são apresentados sinais de entrada de onda quadrada e de onda triangular, respectivamente e os correspondentes sinais de saída. Dependendo da orientação do diodo no circuito, a região positiva ou negativa do sinal de entrada é ceifada.

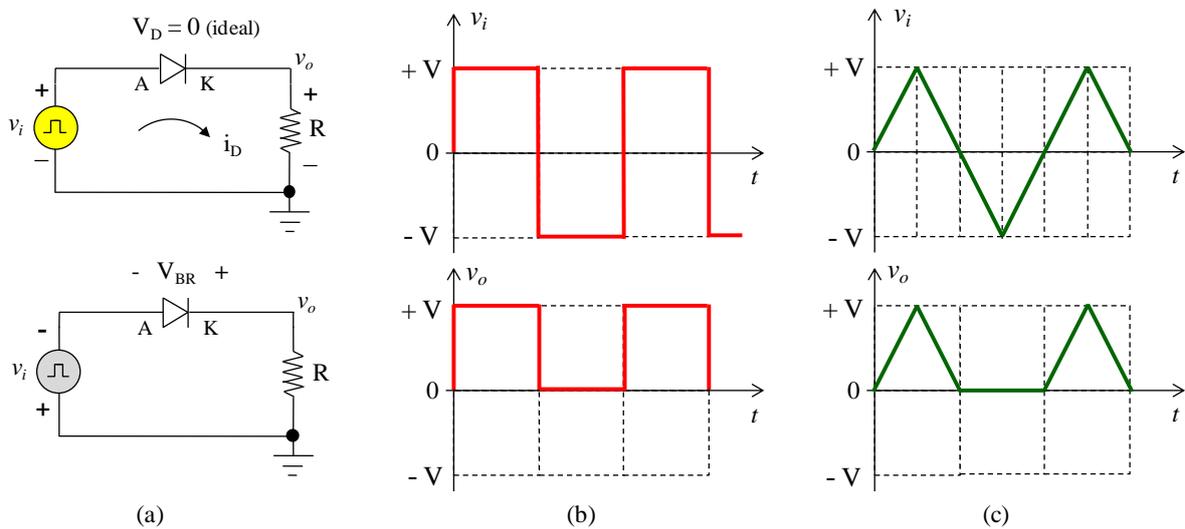


Figura 1.138 – Ceifador do tipo série (Boylestad e Nashelsky, 2004). (a) Circuito ceifador série com o diodo ligado e desligado. (b) formas de onda de entrada. (c) formas de onda de saída, sincronizadas com $v_i(t)$.

Como visto na figura anterior, os ceifadores SÉRIE são definidos como aqueles que têm o diodo em série com a carga. Na análise dos sinais de um circuito ceifador, é importante conhecer o roteiro para se encontrar a resposta $v_o(t)$ em função do sinal $v_i(t)$, entrada:

- 1) imaginar um esboço da resposta do circuito com base na direção do diodo e nos níveis de tensão aplicados;
- 2) encontrar a tensão de transição que causará a mudança de estado no diodo (OFF \rightarrow ON), tendo em conta que no instante do disparo a corrente é nula;
- 3) estar sempre ciente dos terminais e da polaridade de $v_o(t)$;
- 4) com relação aos oscilogramas do circuito, traçar na sequência, $v_i(t)$ e $v_o(t)$, i.e., traçar o sinal de saída a partir dos valores instantâneos da entrada.

►► **Exemplo 25** – Determinar, para o circuito da Figura 1.139, onde o diodo é ideal:

- a) o ponto de desengate do diodo, a partir do qual ocorre o disparo do mesmo;
- b) a forma de onda de $v_o(t)$, onde $V_1 = 1 \text{ V}$.

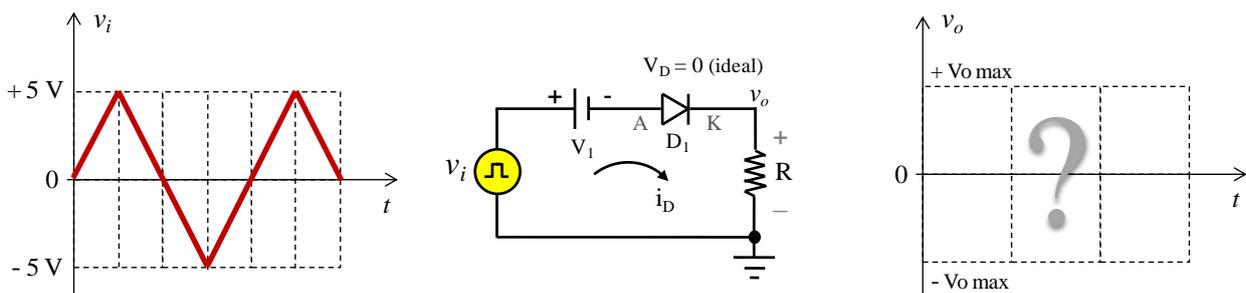


Figura 1.139 – Ceifador série com entrada triangular.

Solução:

a) Para que o diodo D_1 entre em condução, é necessário que ocorra $V_{AK} \geq 0$ (o diodo é ideal).

$$\text{Assim, } V_A - V_K \geq 0 \rightarrow [(v_i - V_1) - V_K] \geq 0.$$

Como, no instante do disparo a corrente no diodo é nula, $V_K = R \cdot I_D = 0$. Ponto de desengate:

$$[(v_i - V_1) - V_K] \geq 0 \rightarrow (v_i - V_1) - 0 \geq 0$$

$$(v_i - V_1) \geq 0 \rightarrow v_i \geq V_1$$

b) Do ponto de desengate, $v_i \geq 1 \text{ V}$.

- Qual será o valor máximo da tensão na saída? Como o valor máximo do sinal de entrada é de 5 V, o valor máximo da tensão de saída será de $(5 - 1) = 4 \text{ V}$.

- As tensões v_i e v_o estão sincronizadas? Sim, estão em sincronismo, conforme mostra a Figura 1.140.

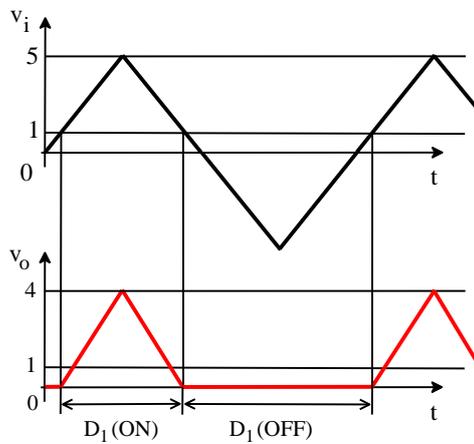


Figura 1.140 – Formas de onda do ceifador do Exemplo 25.

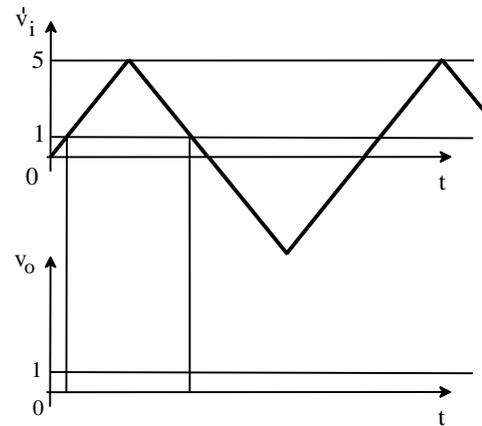


Figura 1.141 – Forma de onda na saída para o diodo na 2ª aproximação e $V_1 = 2,0 \text{ V}$.

▷ **Faça você mesmo (a):** se a fonte V_1 for substituída por outra de valor $+ 2 \text{ V}$ e se para o diodo D_1 for utilizada a 2ª aproximação ($V_F = 0,7 \text{ V}$), qual será a nova forma de onda na saída do circuito? Fazer o esboço de $v_o(t)$ na Figura 1.141.

▶▶ **Exemplo 26** – Determinar a forma de onda de $v_o(t)$ para o circuito ceifador da Figura 1.142.

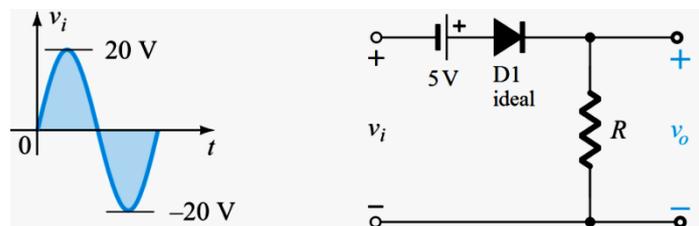


Figura 1.142– Circuito Ceifador série (BOYLESTAD e NASHELSKY, 2004).

- Por uma primeira análise do circuito, entende-se que o diodo D_1 só ligará com v_i positivo.

- Mas qual será a tensão de transição que liga o diodo?

Para o diodo ideal, $v_{AK} \geq 0$ para ocorrer o disparo. No instante do disparo considera-se $i_D = 0 \text{ A}$.

Tensão de transição

Tensão de anodo: $v_A = v_i + 5 \text{ V}$ (Figura 1.143).

Tensão de catodo: $v_K = 0$, visto que, no disparo, $v_o(t) = R \cdot I_{D1} = 0 \text{ V}$, como ilustra a Figura 1.144.

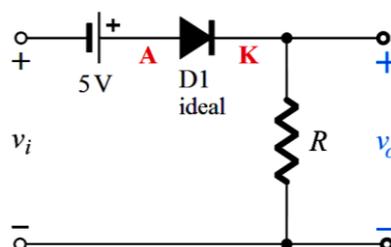


Figura 1.143 – Terminais do diodo D_1 no ceifador série do Ex. 26 (BOYLESTAD e NASHELSKY, 2004).

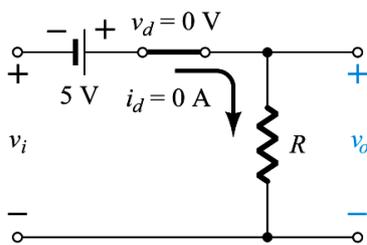


Figura 1.144 – Diodo em condução - ceifador série do Exemplo 26 (BOYLESTAD e NASHELSKY, 2004).

Tensão de transição: $v_{AK} \geq 0 \rightarrow v_A - v_K \geq 0 \rightarrow v_i + 5 - 0 \geq 0 \rightarrow v_i \geq -5 \text{ V}$.

Análise:

Para $v_i < -5 \text{ V}$, o diodo D_1 não conduz, e $v_o = 0$.

Para $v_i \geq -5 \text{ V}$, o diodo D_1 conduz e tem-se $v_o = v_i + 5 \text{ V}$.

A tensão de saída é apresentada na Figura 1.145.

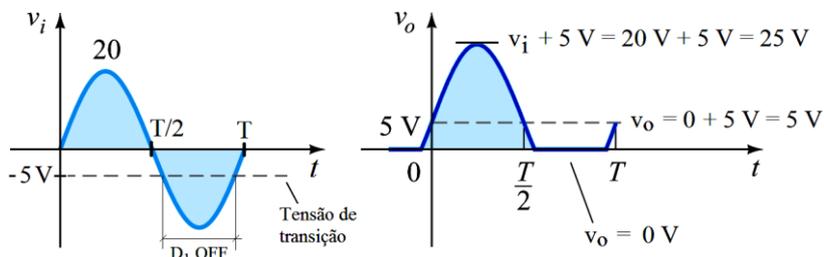


Figura 1.145 – Sinais $v_i(t)$ e $v_o(t)$ para o ceifador série da Figura 1.142 (BOYLESTAD e NASHELSKY, 2004).

1.8.2 – Ceifador tipo paralelo

O circuito ceifador paralelo possui o diodo em paralelo com a carga (saída do circuito). O exemplo mais simples de um ceifador paralelo está mostrado na Figura 1.146. No primeiro semiciclo de v_i , o diodo conduz e a saída é um curto-circuito (aproximação: diodo ideal). Com o diodo aberto (2º semiciclo), a tensão de saída é igual à de entrada, já que não há corrente circulando pelo resistor R . Daí, $V_R = 0 \text{ V}$.

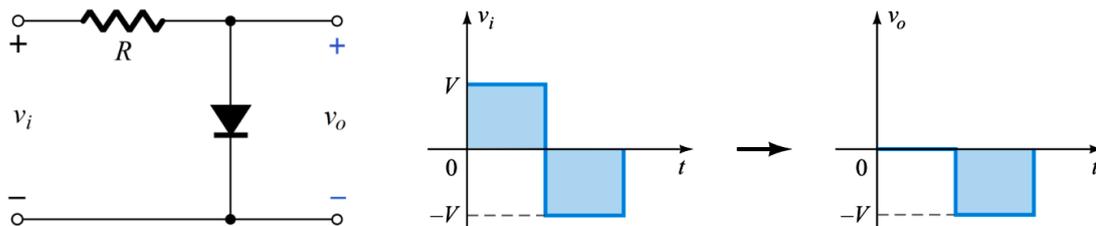


Figura 1.146 – Sinais $v_i(t)$ e $v_o(t)$ em um ceifador paralelo (Boylestad e Nashelsky, 2004).

►► **Exemplo 27** – Encontrar o sinal de saída do ceifador da Figura 1.147, para um sinal de entrada de onda triangular (32 V_{pp} , em 10 kHz).

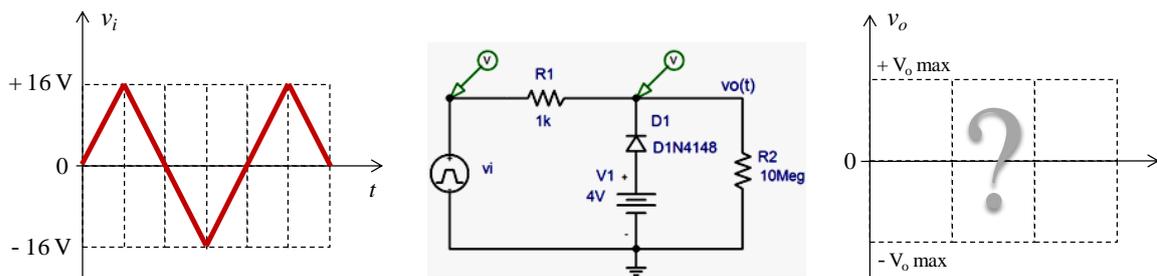


Figura 1.147 – Ceifador paralelo com entrada triangular, simétrica em relação ao eixo do tempo.

Solução:

A tensão de anodo no circuito é de 4 V (tensão V_1). $V_A = 4$ V.

A tensão de catodo é dada por $V_K = v_i - V_{R1}$. Para o disparo do diodo D_1 , $V_{AK} \geq 0,7$ V.

Assim, para determinar o ponto de desencade do circuito (diodo OFF \rightarrow diodo ON), utiliza-se a condição:

$V_{AK} \geq 0,7$ V \rightarrow De acordo com o circuito da Figura 1.148:

$$V_A - V_K \geq 0,7 \text{ V} \rightarrow [4 - (v_i - V_{R1})] \geq 0,7$$

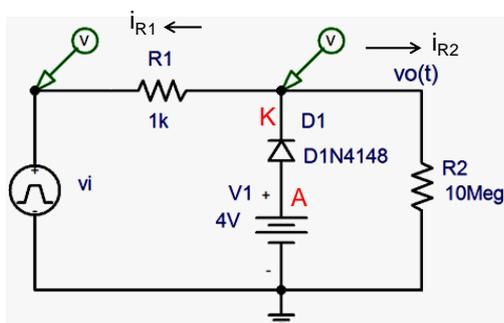


Figura 1.148 – Circuito ceifador – Exemplo 27.

Como, no instante do disparo, a corrente no diodo é nula, e ainda levando em conta que o resistor R_2 tenha uma resistência muito alta, ou seja, $R_2 \rightarrow \infty$ (circuito aberto):

$$[4 - (v_i - 0)] \geq 0,7 \rightarrow 4 - v_i \geq 0,7 \rightarrow -v_i \geq -3,3 \rightarrow v_i \leq +3,3 \text{ V.}$$

Com o diodo ligado: $v_o = +4 - 0,7 = 3,3$ V (v_o mínimo).

Com o diodo desligado: $v_o = v_i(t)$.

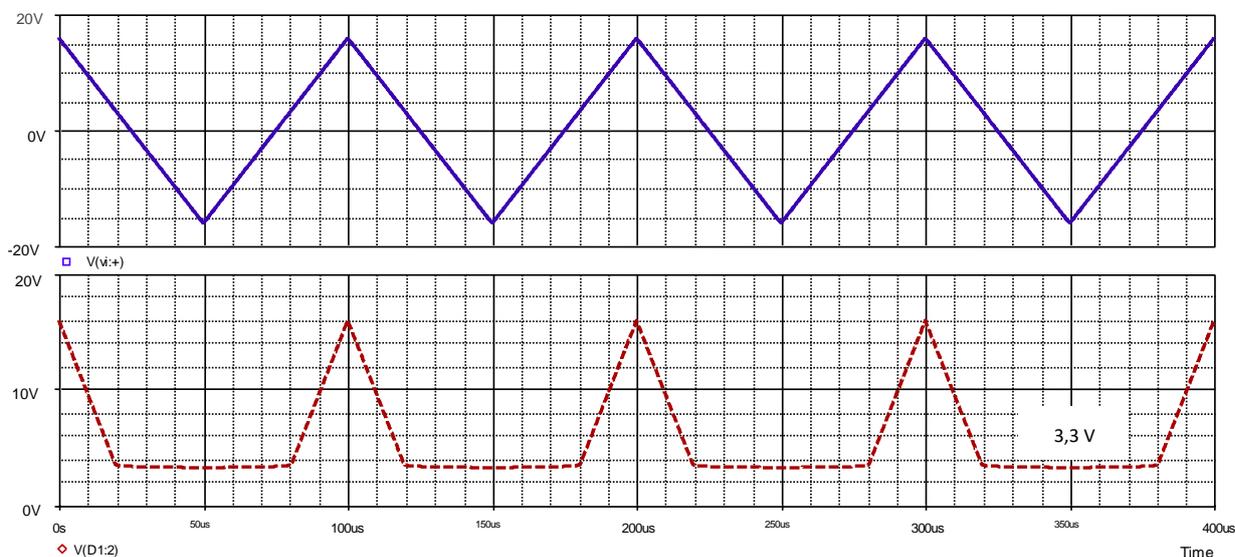


Figura 1.149 – Ceifador paralelo com entrada triangular, formas de onda de entrada e de saída.

►► **Exemplo 28** – Para um sinal de entrada triangular, variando entre + 9 e - 9 V (10 kHz), aplicado ao circuito da Fig. 149, desenhar as formas de onda de saída (v_o) e no diodo D_1 (Si).

Para o diodo conduzir: $v_{AK} \geq 0,7$ V.

$v_A = v_i$ no disparo ($I_{D1} = 0$).

$v_K = 4$ V.

$$V_{AK} \geq 0,7 \text{ V} \rightarrow V_A - V_K \geq 0,7$$

$$v_i - 4 \geq 0,7 \rightarrow v_i \geq 4,7$$

Com o diodo ligado, $v_{Ro} = 4,7 \text{ V}$, como mostra a Figura 1.150.

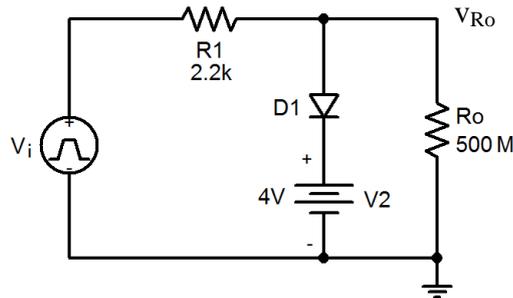


Figura 1.150 – Ceifador paralelo do Exemplo 27.

A tensão reversa no diodo é igual a v_{AK} no pior caso, onde $v_i = -9 \text{ V}$.

Assim, $V_{AK} = V_A - V_K = -9 - 4 = -13 \text{ V}$.

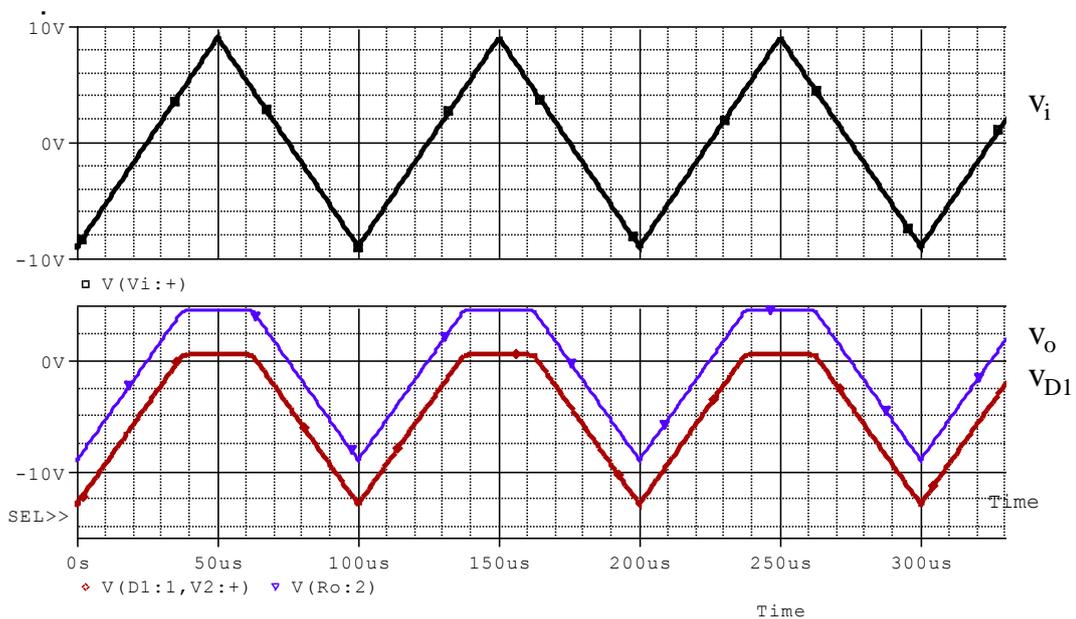


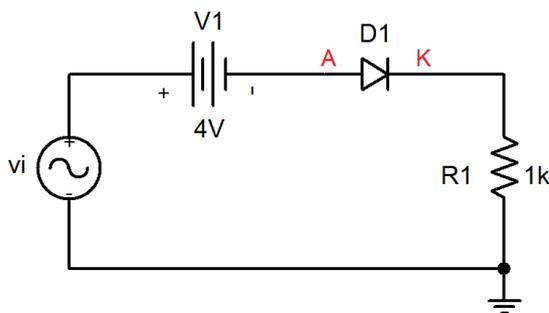
Figura 1.151 – Formas de onda do ceifador do Exemplo 27.



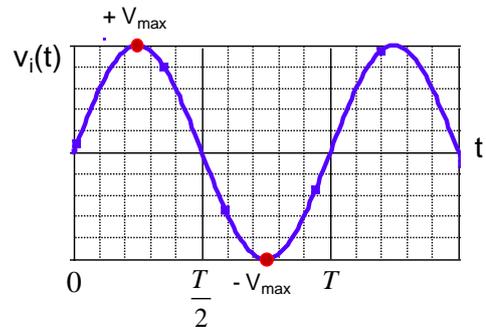
EF – Exercícios de Fixação

▶▶▶ Série 8

▶▶ **EF 17** – Para o ceifador da Figura 1.152, explique o seu modo de operação.



(a)



(b)

Figura 1.152 – Circuito ceifador de tensão, tipo série. (a) topologia. (b) Sinal de entrada senoidal.

Na Figura 1.153 são mostradas as formas de onda de simulação do circuito, onde a entrada é um sinal de entrada senoidal de 10 V de pico, em 1 kHz.

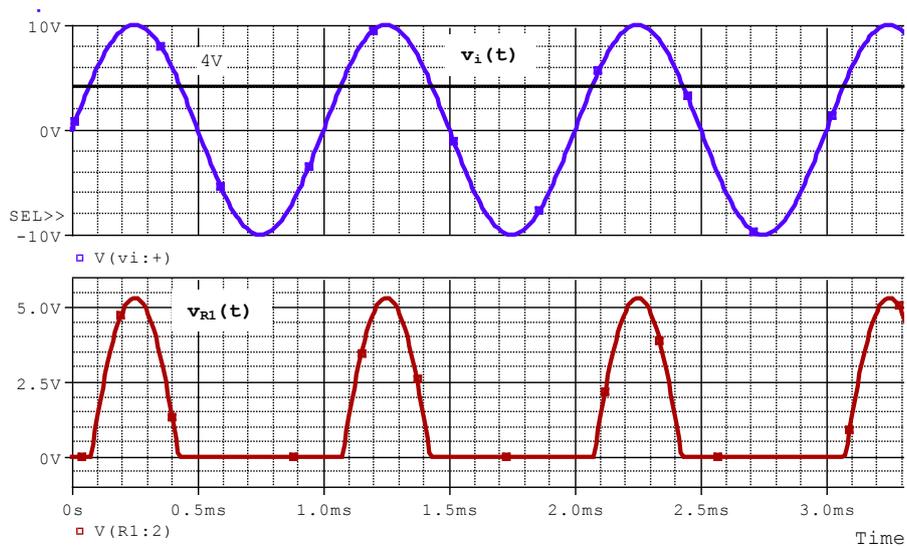


Figura 1.153 – Formas de onda – ceifador série, EF 17.

» **EF 18** – Sejam os estados apresentados na Figura 1.154. Explicar a operação do ceifador e desenhar a forma de onda de $v_o(t)$ no espaço disponível na Figura 1.155b.

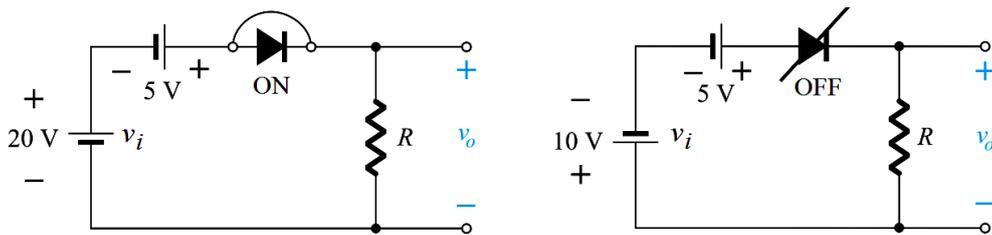


Figura 1.154 – Circuito ceifador (Boylestad e Nashelsky, 2004).

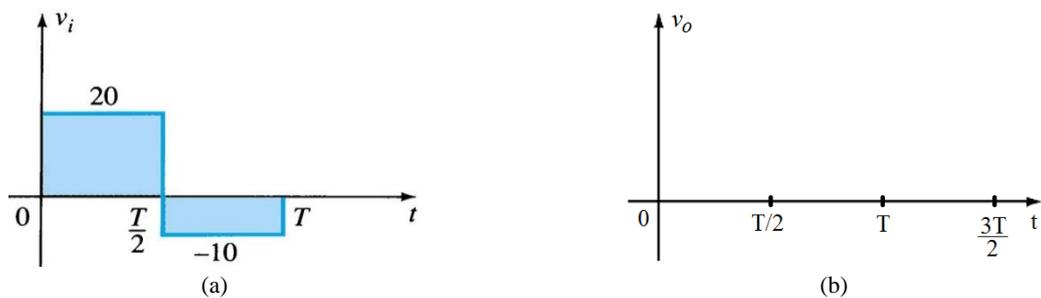


Figura 1.155 – (a) Tensão de entrada do circuito da Figura 1.154 (Boylestad e Nashelsky, 2004). (b) Tensão de saída (espaço para esboço).

1.8.3 – Circuitos Grampeadores

O circuito grampeador fixa ou “grampeia” o sinal de entrada em um nível DC diferente. Para montar este circuito, é necessário, conforme mostra a Figura 1.156:

- uma fonte de entrada (sinal periódico);
- um capacitor eletrolítico;
- um diodo (para sinais de entrada em frequências muito altas deve ser um diodo rápido,);
- um resistor.
- uma fonte de tensão independente (indicada por V_a nesta figura).

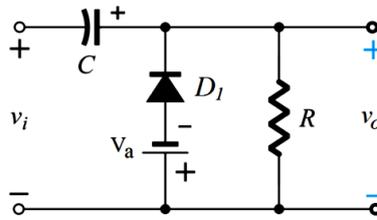


Figura 1.156 – Aspecto de um circuito grameador de tensão (Boylestad e Nashelsky, 2004).

Uma característica marcante dos circuitos grameadores é: a excursão (variação de pico-a-pico) do sinal de saída é a mesma do sinal de entrada ($\Delta v_o = \Delta v_i$), como será verificado.

A constante de tempo $\tau = RC$ deve ser projetada como grande o suficiente para que a tensão no capacitor não se descarregue sobre o resistor de saída, no intervalo em que o diodo não estiver em condução.

Vale lembrar que um capacitor leva um tempo de aproximadamente 5τ para se carregar ou se descarregar. O sinal $v_i(t)$ tem uma frequência f , dada por $f = 1/T$. Daí, $5\tau \gg (T/2)$.

► **Exemplo 29** – Operação básica de um Grampeador de Tensão.

A Figura 1.157 mostra um grameador de tensão que recebe uma onda quadrada, simétrica em relação ao eixo t . Qual é o sinal resultante na saída (sobre o resistor R)?

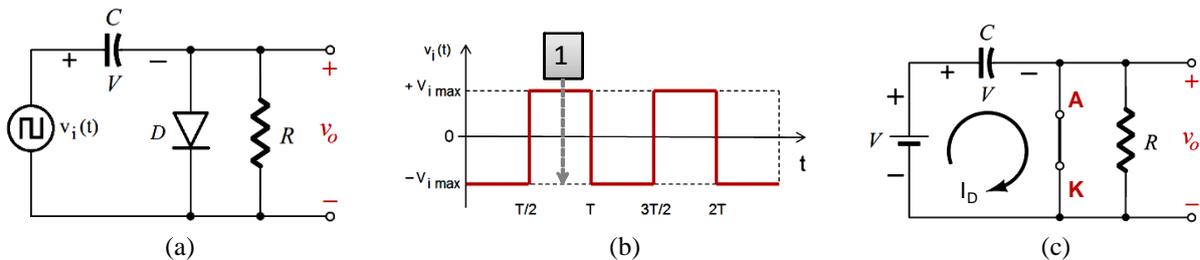


Figura 1.157– Grampeador de tensão, exemplo 29. (a) Circuito. (b) Sinal de entrada. (c) Etapa 1: carga do capacitor.

Solução:

deve-se interpretar a operação do grameador de tensão por etapas.

Etapa 1:

Carga do capacitor

- Iniciar a análise pelo semiciclo de $v_i(t)$ que liga o diodo e inicia a carga do capacitor \rightarrow intervalo de $T/2$ a T (Figura 2).
- Com $v_i(t) = +V_{max}$, o diodo liga e o capacitor se carrega “instantaneamente” até o valor de pico da entrada (a resistência neste caminho é muito pequena).
- o resistor R pode ser a carga ou a combinação deste com outros elementos para fornecer o RC desejado.

• Equações da **ETAPA 1:**

$$\text{Diodo ligado} \left\{ \begin{array}{l} \text{Tensão no capacitor:} \\ \text{malha de entrada no} \\ \text{sentido horário (LKT): } +V - v_c = 0 \rightarrow v_c = +V \\ \text{Tensão de saída: } v_o = 0 \text{ (diodo ligado)} \end{array} \right.$$

• **ETAPA 2:**

Veja a Figura 1.158, onde a tensão de entrada é igual a $-V_{max}$, no intervalo de T a $3T/2$. O sinal resultante de saída é visto na Figura 1.159.

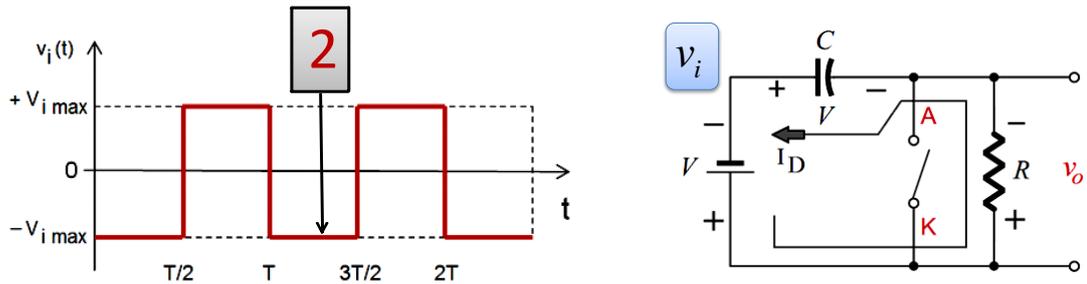


Figura 1.158 – Etapa 2 de operação: intervalo de T a 3T/2 do sinal de entrada.

- Por que o diodo não irá conduzir neste intervalo? Qual será a sua tensão reversa?

Etapa 2:
 diodo OFF (T a 3T/2) $\left\{ \begin{array}{l} \text{Tensão de saída: } v_o = v_i - v_c = -V - V = -2V \\ \text{Tensão reversa no diodo: } v_{AK} = v_o = -2V \end{array} \right.$

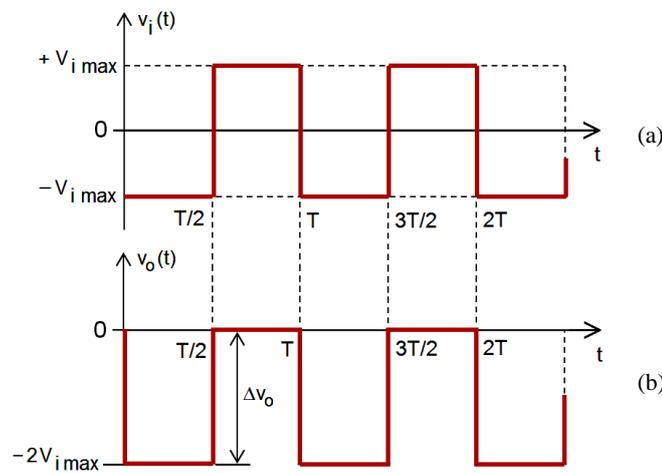


Figura 1.159 – Sinais de entrada e de saída – grampeador do Ex. 29.

► **Exemplo 30** – Grampeador de Tensão com fonte de tensão independente. Para o circuito grampeador apresentado na Figura 1.160a, encontre a tensão no capacitor e os níveis do sinal de saída.

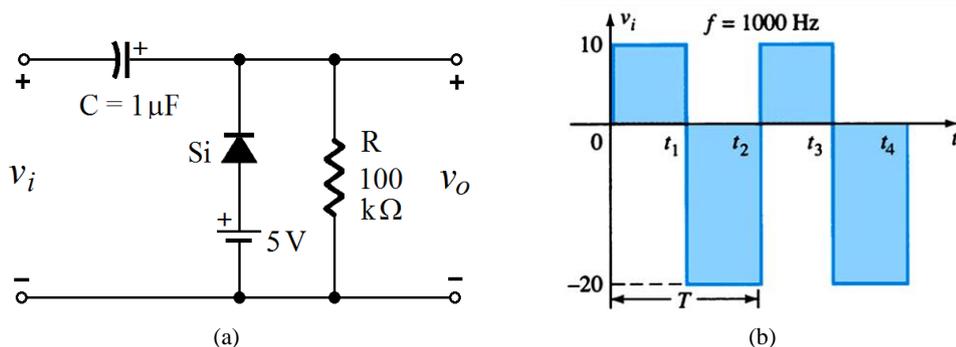


Figura 1.160 - (a) Grampeador de tensão do Ex. 30. (b) Forma de onda de entrada (Boylestad e Nashelsky, 2004).

Etapa 1: para o sinal de entrada igual a -20 V , o diodo liga e o capacitor é carregado (Figura 1.161a). Percorrendo a malha de entrada no sentido horário (LKT), ou determinando-se a d.d.p. sobre o capacitor, encontra-se:

$$v_C = v_o - v_i \text{ (pela polaridade apresentada no circuito)} = (-V_F + 5\text{ V}) - (-20) = 4,3 + 20 \rightarrow v_C = 24,3\text{ V.}$$

A tensão de saída será: $v_o = 5\text{ V} - 0,7\text{ V} = 4,3\text{ V}$.

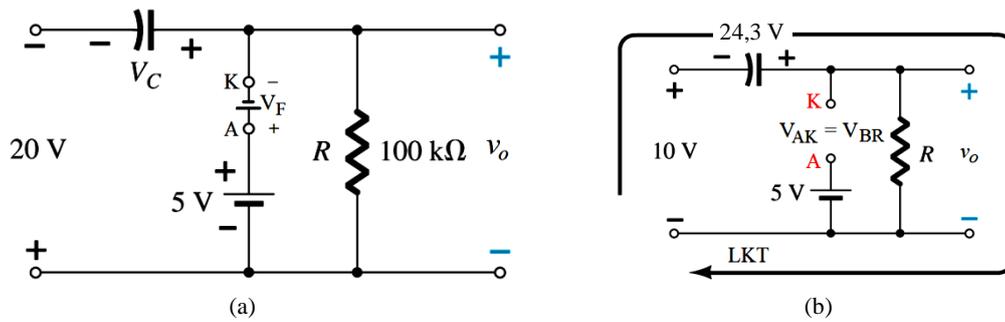


Figura 1.161 - (a) Etapa 1 (carga do capacitor). (b) Etapa 2: diodo aberto (Boylestad e Nashelsky, 2004).

Etapa 2: $v_i = +10\text{ V}$ (Figura 1.161b). O diodo está reversamente polarizado (verifique a sua tensão V_{AK}). O sinal de saída será encontrado por:

$$v_o = 10\text{ V} + v_c = 10\text{ V} + 24,3\text{ V} \rightarrow v_o = 34,3\text{ V}$$

Observação importante: a excursão do sinal de saída é a mesma do sinal de entrada ($\Delta v_o = \Delta v_i = 30\text{ V}_{pp}$), como se verifica na Figura 1.162.

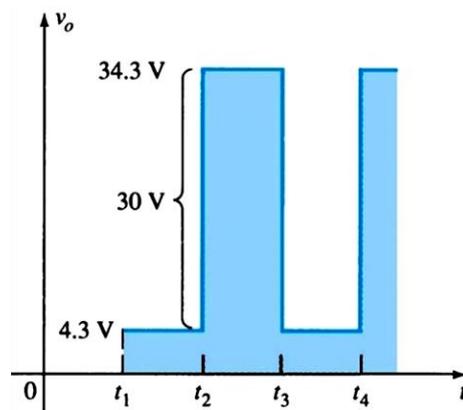


Figura 1.162 – Tensão de saída (Exemplo 30).



EF – Exercícios de Fixação

▶▶▶ Série 9

▶▶ **EF 19** – Para o circuito grampeador de tensão da Figura 1.163a, pede-se determinar a constante de tempo do capacitor e a tensão reversa no diodo.

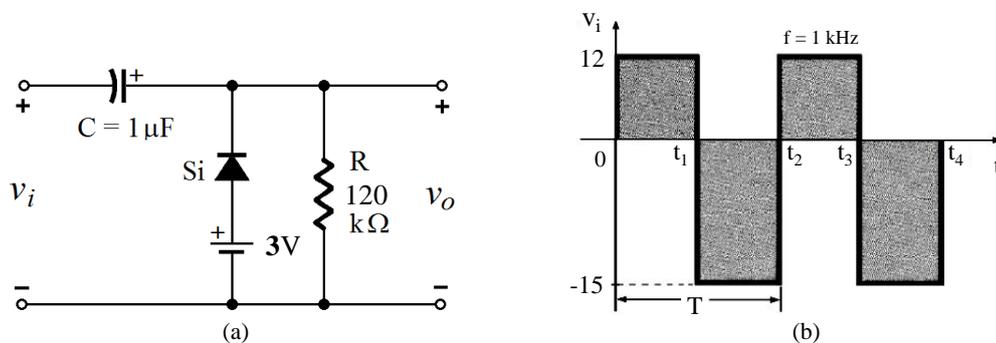


Figura 1.163 – (a) Grampeador de tensão do EF 19. (b) Forma de onda de entrada (Boylestad e Nashelsky, 2004).

▶▶ **EF 20** – Com base na análise e nos cálculos efetuados no EF 19, desenhar no oscilograma da Figura 1.164 a forma de onda de $v_o(t)$. Considerar a forma de onda de entrada (v_i) apresentada na Figura 1.163b.

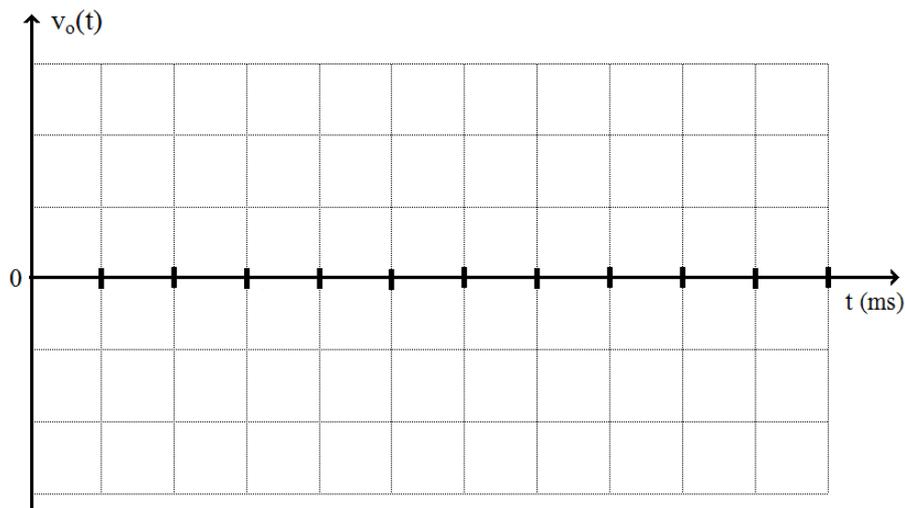


Figura 1.164 – Oscilograma para desenho de $v_o(t)$ – circuito grameador da Figura 1.163.

» EF 21 – O circuito da Figura 1.165 é um grameador de tensão. Considere que:

- o diodo é de Silício ($V_F = 0,7 \text{ V}$);
- o sinal de entrada é uma onda quadrada, simétrica em relação ao eixo t.
- a tensão de saída oscila entre $-2,3 \text{ V}$ e $-22,3 \text{ V}$;
- a tensão do capacitor em regime permanente é de $12,3 \text{ V}$.

a) Quais são os valores de pico do sinal de entrada? *Veja algumas das formas de onda do circuito, nos oscilogramas a seguir.*

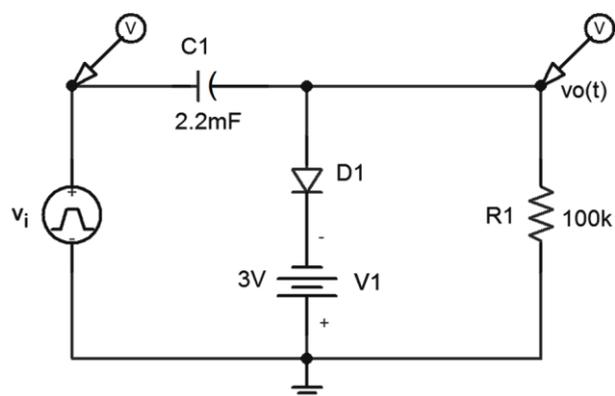
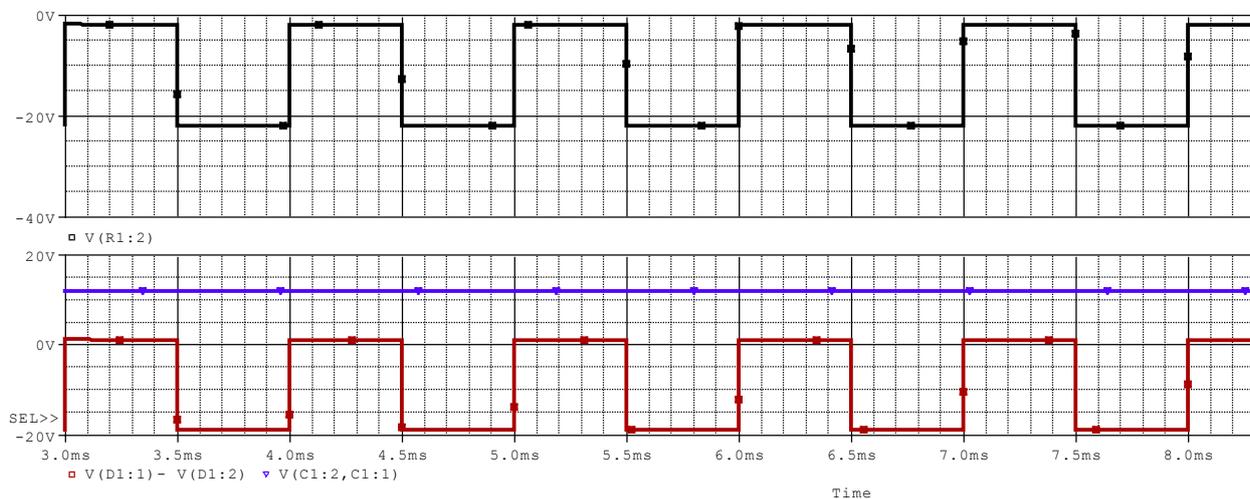


Figura 1.165.



Simulação 11

Efetuar a simulação do circuito grameador da Figura 1.166 com o *software* PSpice (ou similar) e interpretar o sinal de saída obtido (Figura 1.167). O sinal de entrada é uma onda senoidal, de 10 V_p , com frequência de 1 kHz .

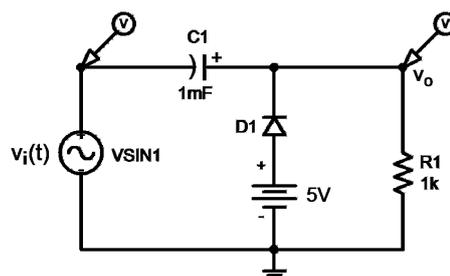


Figura 1.166 – Circuito da simulação 11.

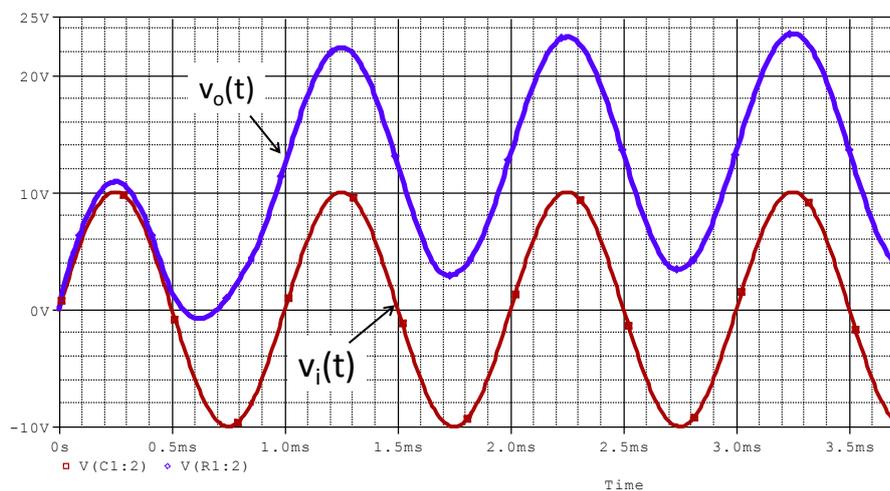


Figura 1.167 – Formas de onda de entrada e saída do circuito da simulação 11.

Simulação 12 – O circuito da Figura 1.168 é um grampeador de tensão alimentado por uma onda quadrada oscilando entre -10 V e $+10\text{ V}$ (veja as formas de onda na Figura 1.169).

- Os resultados obtidos estão CORRETOS? Faça uma interpretação da operação do circuito.
- Qual será a tensão reversa no diodo?

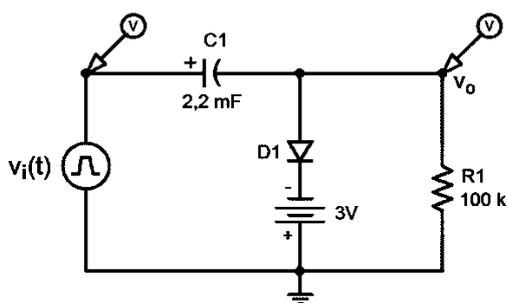


Figura 1.168 – Circuito grampeador (simulação 12).

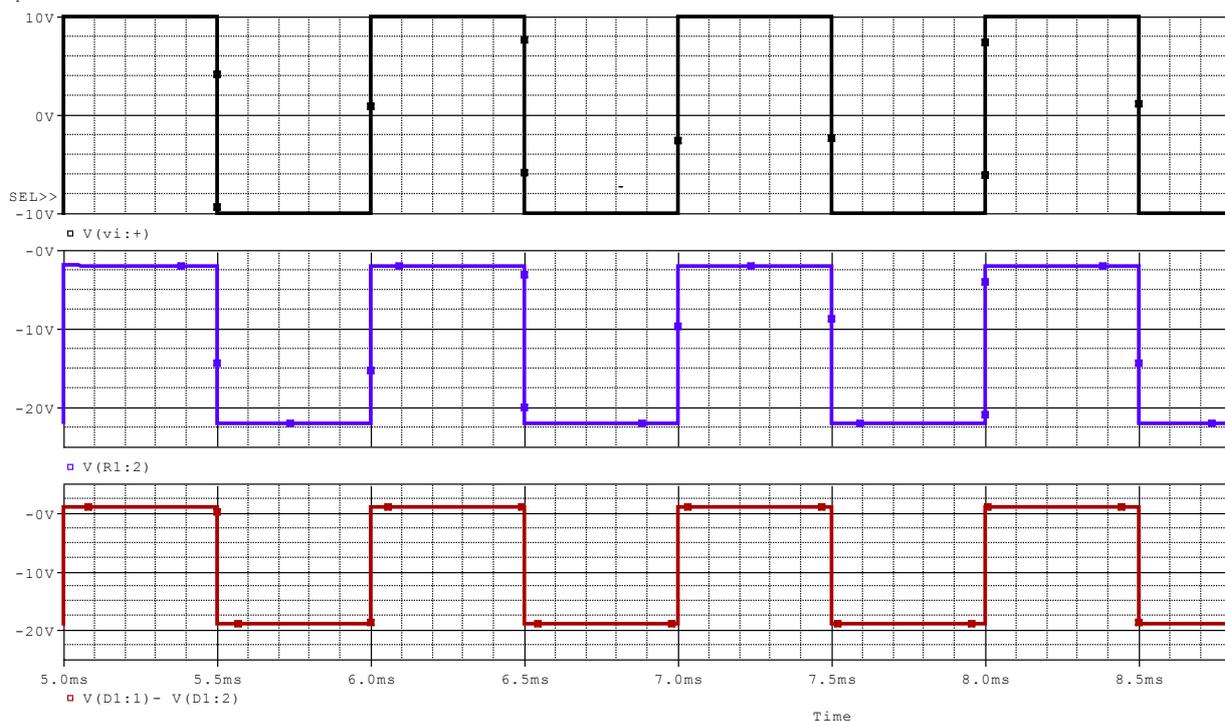


Figura 1.169 – Formas de onda de entrada e saída do circuito da simulação 12: tensão de entrada, de saída e no diodo.

1.9 – DIODOS ZENER

1.9.1 - Diodo Zener: conceito, simbologia e aplicações

O diodo zener é um dispositivo projetado para operar na região da tensão de ruptura, como mostra a Figura 1.170 (simbologia e curva característica). Este diodo tem o comportamento de um diodo comum estando diretamente polarizado, mas suporta tensões reversas próximas à tensão de ruptura (*breakdown voltage*, V_{BR}).

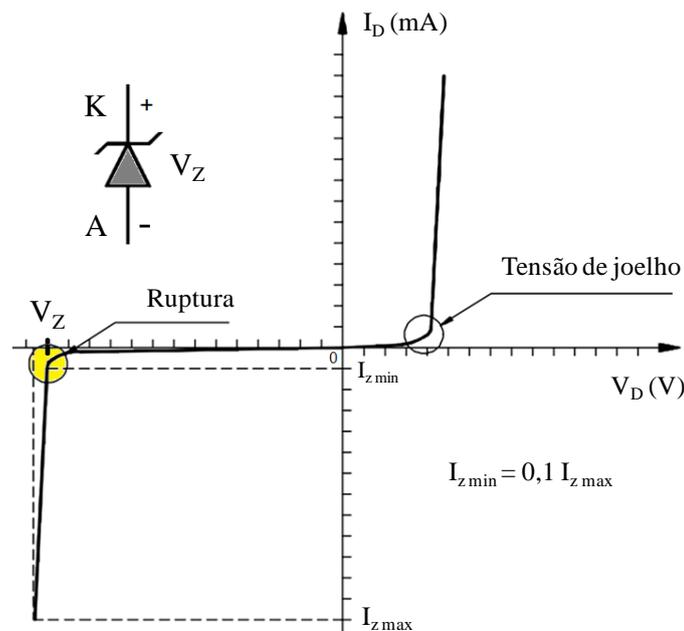


Figura 1.170 – Curva característica do diodo Zener e símbolo (BERTOLI, 2000).

Para cada diodo Zener há uma tensão de operação como, por exemplo, 5,1 V, 6,3 V e 24 V.

A Figura 1.171 mostra os modelos equivalentes do diodo zener para os estados ligado (*on*) e desligado (*off*), de acordo com a tensão imposta aos seus terminais.

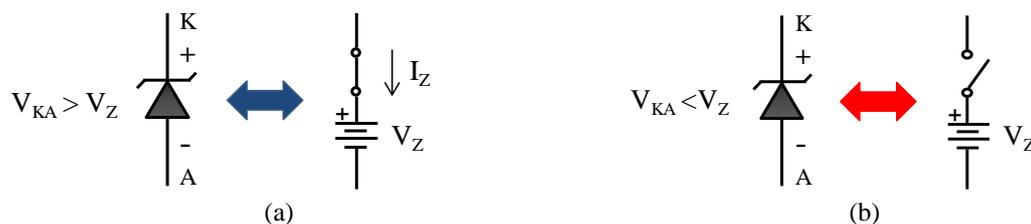


Figura 1.171 – Estados do diodo zener. (a) Estado ON (ligado). (b) Estado OFF (desligado).

1.9.2 – Topologias de regulação de tensão com o diodo Zener

• Configuração 1 – V_i e R_S Fixos

A tensão CC aplicada é fixa, bem como o resistor de carga, R_L (Figura 1.172a). A análise pode ser dividida em duas etapas, descritas a seguir:

1 – Determinação do estado do diodo zener, removendo-o do circuito e calculando a tensão no circuito aberto resultante (terminais a e b).

Aplicando-se a etapa (1) ao circuito, resulta no circuito da Figura 1.172b, onde pela regra do divisor de tensão resulta:

$$V_{ab} = V_L = \frac{R_L \cdot V_i}{R_S + R_L} \quad (1.45)$$

Comparação da tensão V_{ab} com a tensão nominal do diodo Zener (ponto de desengate):

Se $V_{ab} < V_Z$: o zener está no estado OFF e o circuito equivalente permanece igual ao da Figura 1.172b.

Se $V_{ab} \geq V_Z$: o zener está reversamente polarizado, no estado ON e então tem-se a tensão de saída regulada na tensão V_Z :

$$V_{ab} \geq V_Z \rightarrow V_L = V_Z$$

Circuito equivalente: Figura 1.172c.

2 – Com o zener ligado substitui-se o circuito aberto nos terminais a e b pelo diodo zener (modelo de uma fonte V_Z). Efetua-se o cálculos das tensões e correntes no circuito.

- Tensão na carga (regulada na tensão do zener): $V_L = V_Z$.
- Correntes: a corrente da fonte se divide em duas, pela LKT e, então:

$$I_Z = I_{RS} - I_L$$

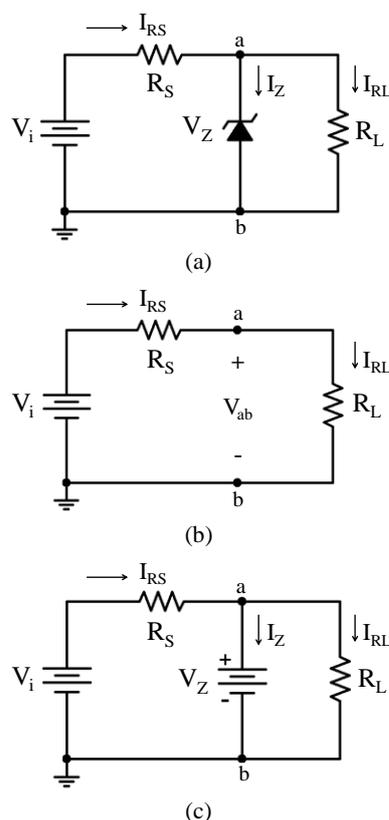


Figura 1.172 - Regulador com diodo zener onde V_i e R_S são fixos.

► Exemplo 31

Para o circuito regulador zener da Figura 1.172a, sendo dados $V_i = 16 \text{ V}$, $V_Z = 10 \text{ V}$, $R_S = 1 \text{ k}\Omega$ e $R_L = 1 \text{ k}\Omega$, determinar:

a) os parâmetros do circuito V_L , V_R , I_Z e P_Z .

$$V_{ab} = \frac{R_L \cdot V_i}{R_S + R_L} = \frac{1,2k \cdot 16}{1k + 1,2k} = 8,73 \text{ V}$$

Como $V_{ab} < V_Z \rightarrow$ Estado OFF.

$$\text{Logo, } V_L = 8,73 \text{ V e } V_R = V_i - V_L \\ = 16 - 8,73 = 7,27 \text{ V.}$$

$$I_Z = 0 \text{ A e } P_Z = V_Z \times I_Z = 0 \text{ W.}$$

b) repetir o item (b) para $R_L = 3 \text{ k}\Omega$.

$$V_{ab} = \frac{R_L \cdot V_i}{R_S + R_L} = \frac{3k \cdot 16}{1k + 3k} = 12 \text{ V}$$

Como $V_{ab} > V_Z \rightarrow$ Estado ON.

Logo, $V_L = 10 \text{ V}$ e $V_R = V_i - V_L = 16 - 10 = 6 \text{ V}$.

$$I_L = 10 / 3k = 3,33 \text{ mA e } I_R = 6 / 1k = 6 \text{ mA.}$$

$$I_Z = (6 - 3,33) = 2,67 \text{ mA.}$$

$$P_Z = V_Z \times I_Z = 26,7 \text{ mW.}$$

• Configuração 2 - V_i e R_L Variável

Esta configuração mantém a tensão na carga constante, sob variação da corrente na mesma. O objetivo é determinar a variação em R_L que garante o diodo zener no estado “ligado”.

- Cálculo de $R_{L \min}$

Um valor de R_L muito pequeno resultará em uma tensão $V_L < V_Z$ e o zener estará “desligado”.

Calcula-se pelo divisor de tensão entre os terminais a e b o mínimo valor de R_L que sustenta o zener ligado:

$$V_L = V_Z = \frac{R_{Lmin} \cdot V_i}{R_S + R_{Lmin}}$$

Isolando R_{Lmin} obtém-se (1.46):

$$R_{Lmin} = \frac{R_S \cdot V_Z}{V_i - V_Z} \quad (1.46)$$

De (1.46), se obtém a corrente máxima na carga:

$$I_{Lmax} = \frac{V_L}{R_{Lmin}} = \frac{V_Z}{R_{Lmin}} \quad (1.47)$$

- Cálculo de R_{Lmax}

Com o zener estando no estado “ligado”, a tensão em R_S permanece constante em $V_{RS} = V_i - V_Z$. Daí a corrente I_{RS} será:

$$I_{RS} = V_{RS} / R_S \quad V_{RS} = V_i - V_Z$$

Corrente no zener: $I_Z = I_{RS} - I_L$

Para $I_Z = I_{ZM}$ (datasheet) $\rightarrow I_{Lmin} = I_{RS} - I_{ZM}$

Em função de I_{Lmin} , o valor máximo em R_L será dado por (1.48):

$$R_{Lmax} = \frac{V_Z}{I_{Lmin}} \quad (1.48)$$

► Exemplo 32

Seja um Regulador zener ($V_Z = 10 \text{ V}$) com variação paramétrica (em R_L), Figura 1.173.

Foi efetuada uma simulação deste circuito com o software PSpice, com o resistor de carga variando entre 200 ohms e 50 k Ω , com um incremento de 5 ohms. Obteve-se o resultado da simulação indicado na Figura 1.174. Este resultado mostra que a tensão de saída é regulada em 10 V a partir de $R_L = 2 \text{ k}\Omega$ (valor mínimo). Comprove este valor através das equações (1.46) e (1.48).

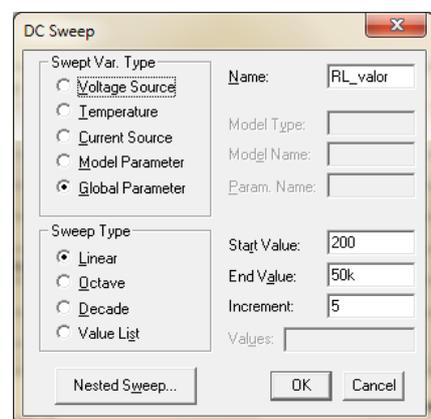
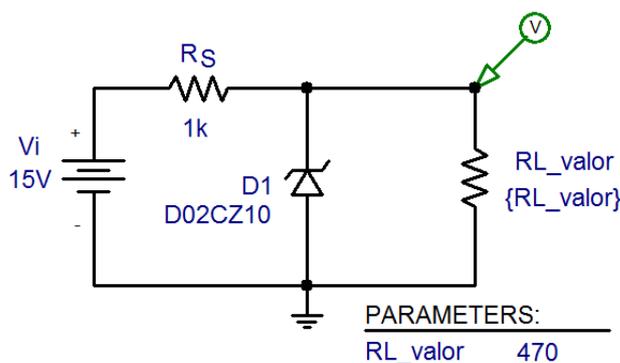


Figura 1.173 – Variação paramétrica no resistor R_L .

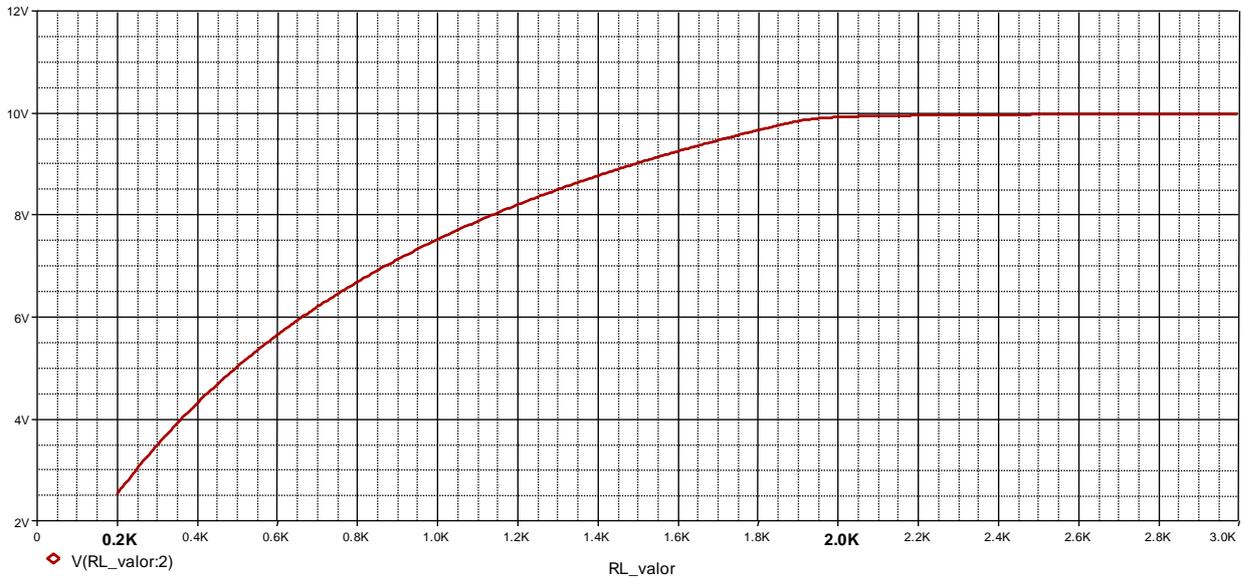


Figura 1.174 – Variação de R_L e sua influência na tensão de saída regulada.

• **Configuração 3 - R_L Fixo e V_i variável**

Para valores fixos de R_L no circuito ao lado, a tensão V_i deverá ser suficientemente grande para ligar o diodo zener. Deve-se conhecer os parâmetros do dispositivo, P_{ZM} (mW) e I_{ZM} (mA).

$V_i = V_{i\min}$ que liga o zener será encontrada através de:

$$V_L = V_Z = \frac{R_L \cdot V_i}{R_L + R_S}$$

Isolando a tensão $V_{i\min}$ encontra-se:

$$V_{i\min} = \frac{(R_L + R_S) \cdot V_Z}{R_L} \tag{1.49}$$

O valor máximo de V_i é limitado pela corrente de zener máxima, I_{ZM} .

Das correntes no circuito: $I_{ZM} = I_{RS} - I_L$

A corrente máxima em R_S será

$$I_{RS\max} = I_{ZM} + I_L \tag{1.50}$$

A corrente de saída I_L está fixa em V_Z / R_L .

Sendo conhecida I_{ZM} (valor máximo de I_Z), a máxima tensão V_i será definida por

$$V_{i\max} = I_{RS\max} R_S + V_Z \tag{1.51}$$

► **Exemplo 33**

O circuito da Figura 1.175 é um regulador de tensão que emprega um diodo zener de 4,7 V. Os resultados de simulação são apresentados na Figura 1.176, onde se verifica o trecho em que a tensão de saída não é regulada pelo diodo zener.

- Verificar esta região com cálculos, utilizando as equações apropriadas.

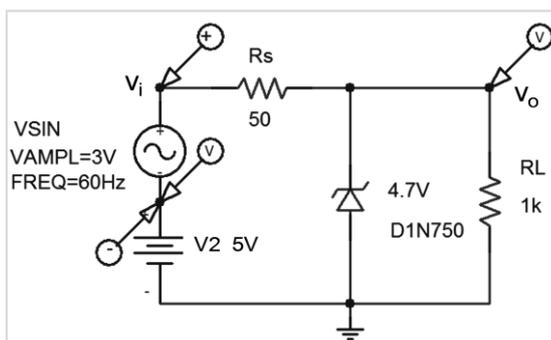


Figura 1.175 – Regulador zener com V_i variável.

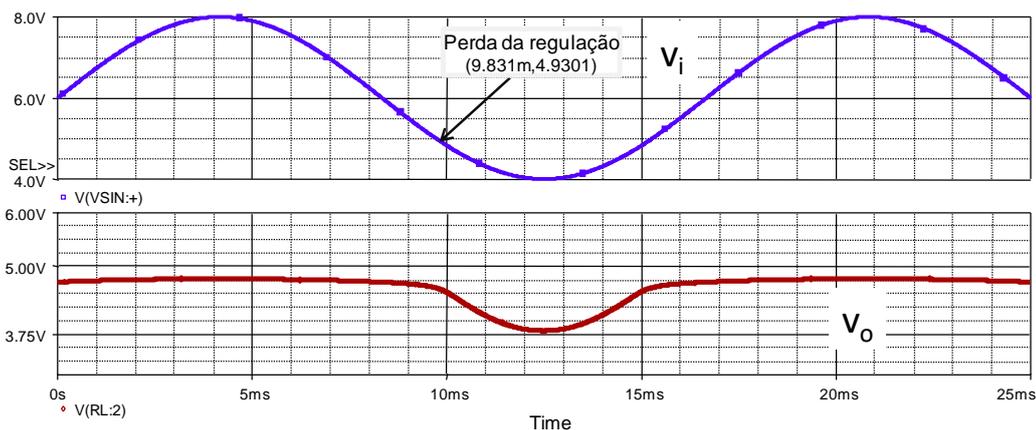


Figura 1.176 – Formas de onda – regulador zener.



EF – Exercício de Fixação

▶▶▶ Série 10



EF 22 – Justifique a forma de onda de saída para o circuito da Figura 1.177a.

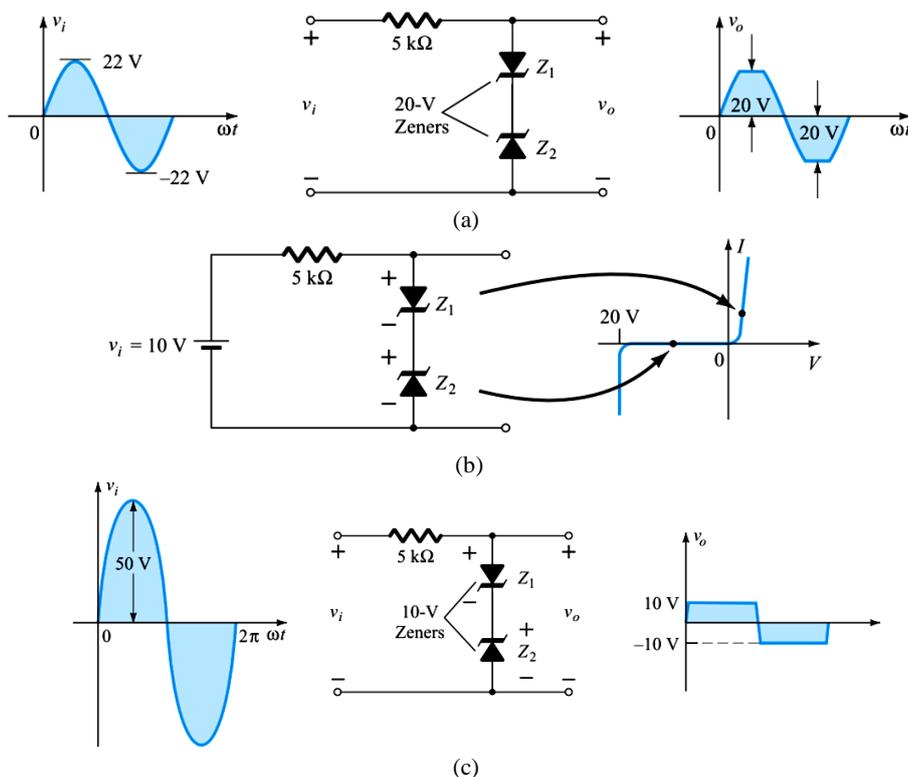


Figura 1.177 – Exercício de Fixação 22 (Boylestad e Nashelsky, 2004).

» EF 23 – Para o circuito regulador zener (Figura 1.178), determinar a faixa de valores de R_L e I_L que manterá a tensão V_{RL} em 10 V. A resposta está ilustrada na Figura 1.179.

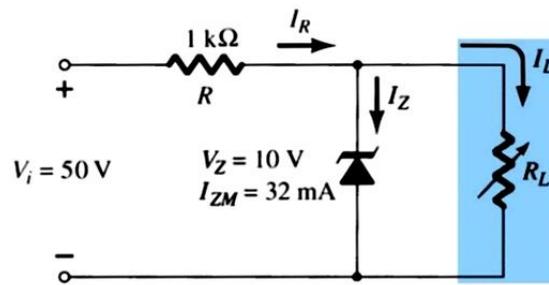


Figura 1.178 – Circuito regulador zener do EF 22 (Boylestad e Nashelsky, 2004).

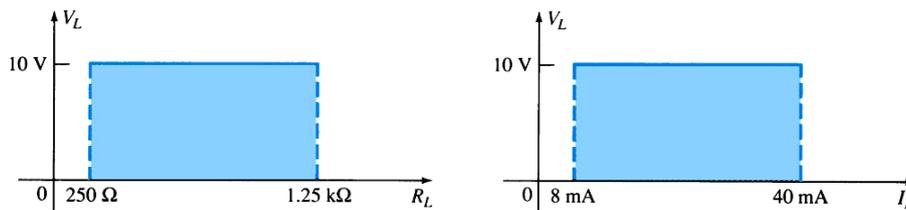


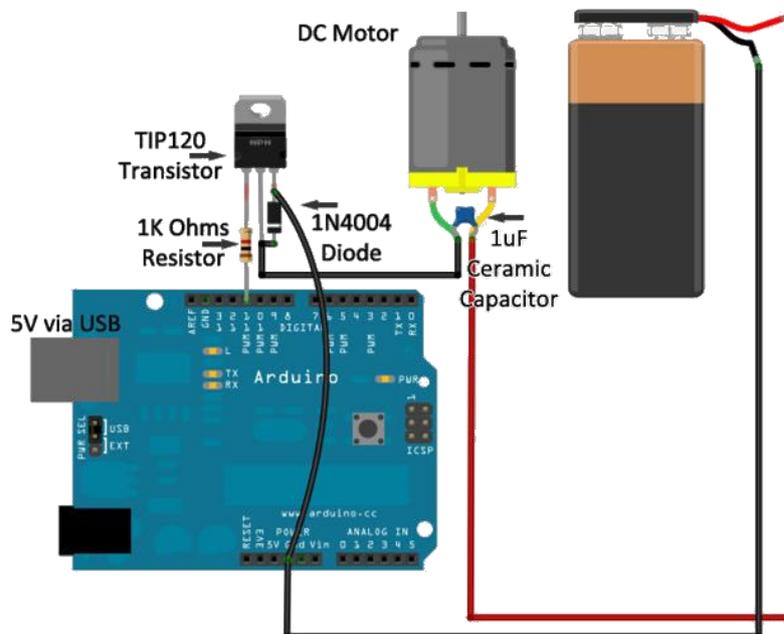
Figura 1.179 – Faixa de variação de R_L e I_L que garante tensão regulada no circuito da Fig. 178 (Boylestad e Nashelsky, 2004).

PARTE II

TRANSISTORES DE JUNÇÃO BIPOLAR E AMPLIFICADORES OPERACIONAIS

CAPÍTULO 2 - TRANSISTOR DE JUNÇÃO BIPOLAR (TJB): OPERAÇÃO, CARACTERÍSTICAS E APLICAÇÕES

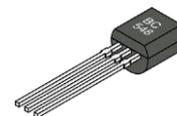
2.1 – Construção e operação básica do Transistor. 2.2 – Configuração base-comum (BC). Ação amplificadora do TJB. 2.3 – Configurações emissor-comum (EC) e coletor-comum (CC). 2.4 – Limites de operação e folha de dados do TJB. 2.5 – Teste de transistores. Identificação do tipo (NPN ou PNP) e dos terminais. 2.6 – Polarização do TJB – configurações e análise de estabilidade. 2.7 – Transistores como Chave – Projeto. 2.8 – Aplicações práticas do TJB: acionador de relé, fonte de corrente constante e em fontes de tensão reguladas.



Fonte: <http://www.instructables.com/files/orig/F9L/KDFG/GU7FXUMH/F9LKDFGGU7FXUMH.jpg>

CAPÍTULO 3 – AMPLIFICADORES OPERACIONAIS: PRINCÍPIOS E APLICAÇÕES

3.1 – Amplificadores operacionais: constituição e características. 3.2 – Amplificador inversor, não inversor, somador e subtrator. 3.3 – Comparador de tensão: inversor e não-inversor. Aplicações. 3.4 – O circuito integrado 555 (temporizador). 3.5 – O comparador com histerese. 3.6 – Integradores e diferenciadores com amplificadores operacionais.



2.1 – CONSTRUÇÃO E OPERAÇÃO BÁSICA DO TRANSISTOR

2.1.1 – Introdução: antes do transistor, a válvula

Em 1951, na *Bell Laboratories*, surgiu o primeiro transistor, pelas mãos dos cientistas William Schockley, John Bardeen e Walter H. Brattain, que receberam, pelo invento, o prêmio Nobel de 1956 (BOYLESTAD e NASHELSKY, 2004). Antes disso, o dispositivo eletrônico de maior interesse e desenvolvimento era a válvula (1904 - 1947). Em 1904 surge o diodo a válvula, por J. A. Fleming.

As válvulas, embora excelentes amplificadoras, apresentam uma série de desvantagens:

- possuem um filamento interno ou aquecedor, que requer cerca de 1 W ou mais de potência;
- a sua vida útil é limitada (alguns milhares de horas apenas);
- ocupa muito espaço;
- o aquecimento necessário para o seu funcionamento aumenta a temperatura interna dos equipamentos eletrônicos que fazem seu uso.

A válvula é um componente eletrônico composto de uma grade e um filamento condutor de alta resistência, fechados à vácuo numa cápsula de vidro prevenindo a queima dos compostos (veja a Figura 2.1).

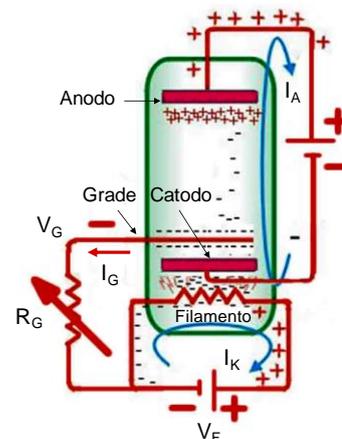


Figura 2.1 – Aspecto de uma válvula.

Quando aquecido, o cátodo (o qual é eletricamente negativo) emite elétrons que saem em direção à lâmina (ou grade) de metal, a qual é eletricamente positiva. A grade serve para controlar o fluxo, agindo como uma válvula de controle. Qualquer variação na tensão de grade (V_G) provoca uma pequena variação na corrente I_G , o que causa uma grande variação em I_A (de ânodo). A relação entre estas duas correntes é um fator de amplificação da válvula. A Figura 2.2 apresenta o seu aspecto.



Figura 2.2 – Aspecto da válvula eletrônica.

Disponível em: <http://www.123rf.com/photo_12507311_group-of-electronic-valves-isolated-on-white-background.html>.

Uma Curiosidade...

Desde a criação dos amplificadores transistorizados até os dias atuais existe um conjunto de audiófilos que consideram o som de amplificadores valvulados como superiores em qualidade sonora (veja a Figura 2.3).

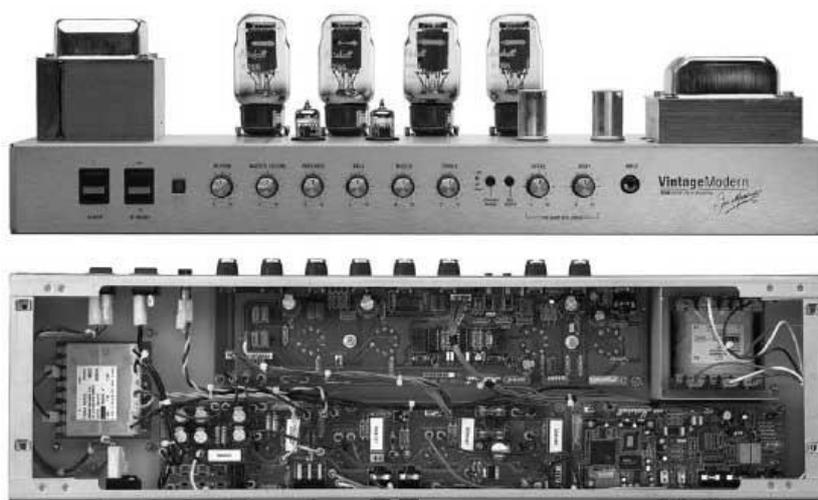


Figura 2.3 – Aspecto de um amplificador valvulado, Marshall. Fonte: <http://sombbox.com.br/imagens/2012/12/marshall-vintage-modern-2466-sch.jpg>

2.1.2 - O Transistor de Junção Bipolar, TJB

O TJB faz parte da classe de dispositivos amplificadores (que possibilitam o aumento da tensão, corrente ou nível de potência) de no mínimo três terminais, onde um deles controla o fluxo de sinal entre os outros dois. O termo bipolar utilizado refere-se ao fato que ambos os portadores de carga (lacunas e elétrons) participam do processo de operação do dispositivo.

As vantagens do transistor são:

- não possui filamento ou aquecedor, requerendo uma potência muito menor para o seu funcionamento e, portanto, dissipa menos calor;
- a sua vida útil é maior do que a da válvula;
- pequenas dimensões (veja a Figura 2.4);
- requer menores tensões de alimentação.



Figura 2.4 – Comparação em dimensão de um CI (circuito integrado) com um TJB e uma válvula (PIROPO, 2012).

O transistor possibilitou a invenção de vários outros dispositivos, como p. ex. o *circuito integrado* (CI), o qual deu origem aos modernos computadores digitais e outros equipamentos (MALVINO, 1997). Na Figura 2.5 são apresentados alguns tipos de encapsulamento para o transistor.

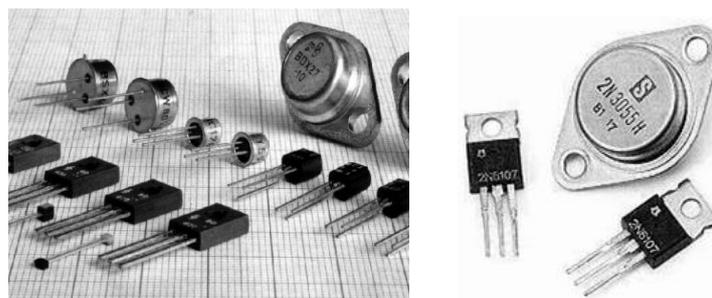


Figura 2.5 – Exemplos de encapsulamentos para o TJB (PIROPO, 2012).



O TJB é empregado em diversos equipamentos, dentre outros: amplificadores de sinais (Figura 2.6), fontes de alimentação CC, armazenamento de informações (circuitos de memórias e microprocessadores).

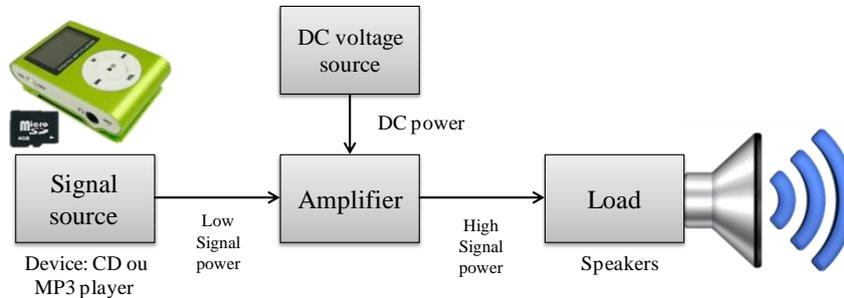


Figura 2.6 – Diagrama de blocos de um sistema amplificador de sinais (criado pelo autor).

► O *Pentium 4* (quinta geração de microprocessadores com arquitetura x86 fabricados pela Intel), lançado em janeiro de 2002, trabalhava com frequências de 1300 a 4000 MHz, com 55 milhões de transistores CMOS 130 nm. A série de chips Radeon 2000, por exemplo, atingia os 500 milhões de transistores, chegando à casa dos 40 nm.

Fonte: <http://pt.wikipedia.org/wiki/Trans%C3%ADstor>.



Como o transistor é formado?

O TJB é formado a partir de duas junções de materiais semicondutores opostos. A Figura 2.7 mostra o aspecto construtivo (quanto ao material semicondutor utilizado) e o símbolo para os transistores NPN e PNP. Note-se que há uma inversão no sentido das correntes (sentido convencional).

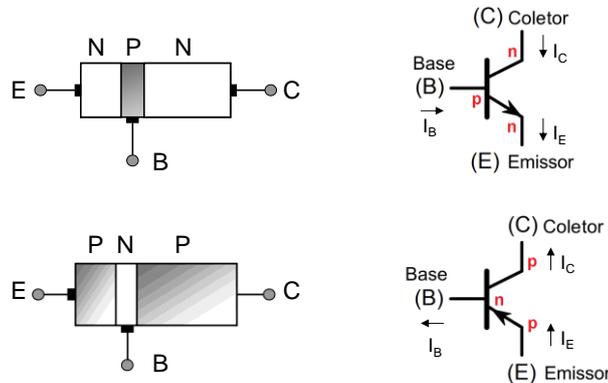


Figura 2.7 – Aspecto construtivo e símbolo do TJB. (a) Configuração NPN. (b) Configuração PNP.

A difusão de elétrons livres de cada junção produz duas camadas de depleção, como visto na Figura 2.8. Cada camada possuirá uma barreira de diferença de potencial de 0,7 V (para material semicondutor de Silício) em 25° C.

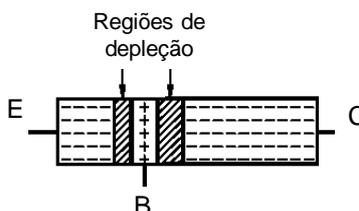


Figura 2.8 – TJB: junções BE e BC.

Quanto às dimensões e dopagem, as suas camadas mais externas são materiais semicondutores mais fortemente dopados, com largura muito maior que a camada interna n ou p (Figura 2.9).

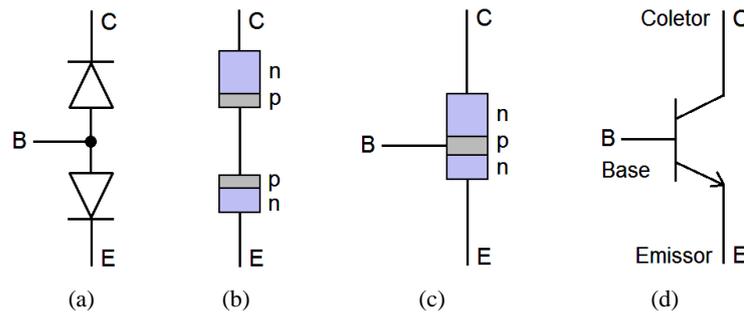


Figura 2.9 – Desenvolvimento de um TJB npn. (a) Diodos ligados em anodo-comum. (b) Junções equivalentes PN. (c) Estrutura de um TJB npn. (d) Símbolo de um TJB npn.

No TJB, as camadas mais externas apresentam uma dopagem consideravelmente maior do que a interna (tipicamente da ordem de 10 vezes). A razão entre a largura total do TJB e a largura da camada central é tipicamente de 150:1, como se vê na Figura 2.10. O menor nível de dopagem desta camada reduz a condutividade (aumentando a resistência) do seu material semicondutor, diminuindo então o número de portadores livres. Resumindo:

Emissor → material fortemente dopado.

Base → material levemente dopado (resistência alta), com largura 150 vezes menor do que a largura do transistor.

Coletor → material moderadamente dopado.

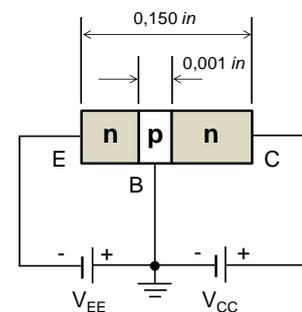


Figura 2.10 – Dimensões típicas entre as camadas de um TJB. Nota: 1 polegada (in) = 2,54 cm.

COMO É FORMADO O EMISSOR?

O emissor do transistor é formado de um material fortemente dopado e sua função é injetar portadores de carga na base (Figura 2.11).

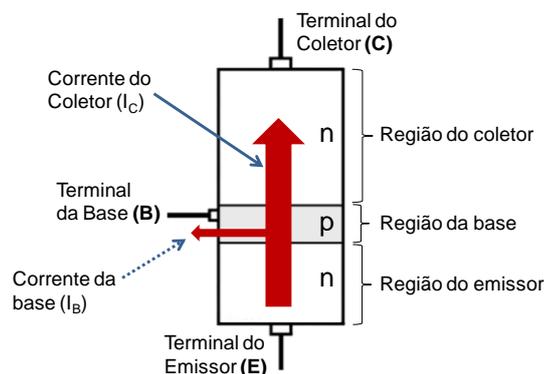
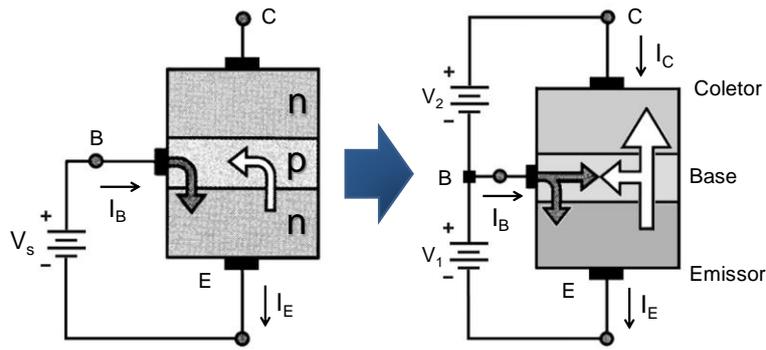


Figura 2.11 – O TJB npn: fluxos de corrente.

A base é mais fina e menos dopada permitindo que a maior parte dos portadores injetados seja transferida ao coletor. O nível de dopagem do coletor é intermediário entre a base e o emissor. O coletor é a região mais extensa porque ele tem que dissipar a maior parte da potência do transistor.

A Figura 2.12 mostra o fluxo de elétrons e o fluxo de lacunas em um TJB. Adota-se o fluxo de corrente convencional que tem o mesmo sentido do fluxo de lacunas indicado na figura.



LEGENDA: ▸ **Electron flow**, fluxo de elétrons. ▸ **Hole flow**, fluxo de lacunas

Figura 2.12 – Transistor npn: fluxos de elétrons e de lacunas (NAJMABADI, 2006).

- Diante do que foi exposto anteriormente, responda: *é possível construir um TJB a partir de dois diodos discretos*, como mostra a Figura 2.13?

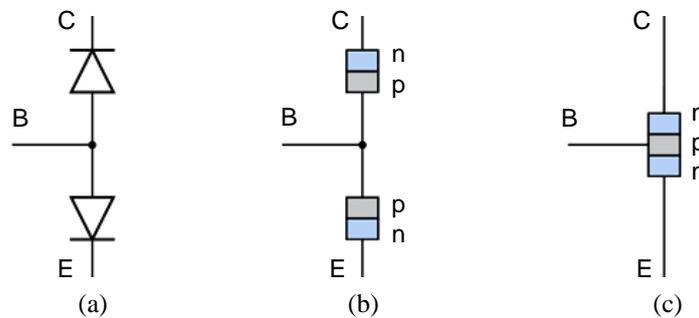


Figura 2.13 – TJB: (a) Diodos em contra-posição. (b) Junções pn equivalentes. (c) Estrutura de um TJB npn.

2.1.3 - Polarizando as junções do TJB

Seja um TJB pnp polarizado somente na junção base-emissor (Figura 2.14). Com polarização direta, devido à tensão aplicada (V_{EE}), ocorre a diminuição da região de depleção (esta junção é um diodo!). Resulta então um fluxo de portadores majoritários do material tipo p para o material tipo n.

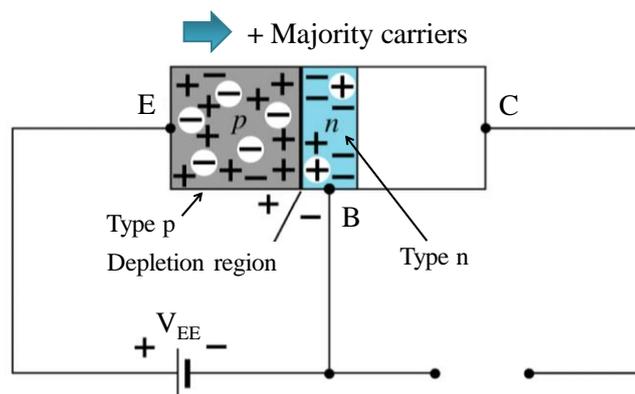


Figura 2.14 – TJB pnp com a junção pn (V_{EB}) polarizada diretamente (Boylestad e Nashelsky, 2004).

Removendo a bateria de polarização direta entre emissor e base e aplicando a tensão V_{CC} na junção entre os terminais base e coletor, esta fica reversamente polarizada, como mostra a Figura 2.15. Nesta situação ocorre um fluxo de portadores minoritários (corrente de fuga nos diodos), que depende também da temperatura.

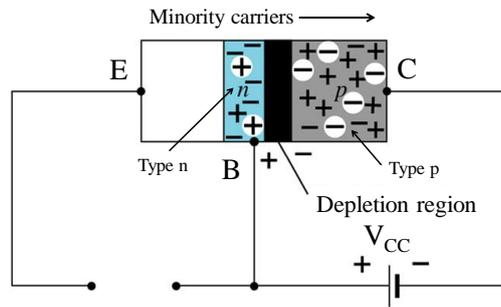


Figura 2.15 – TJB pnp com a junção pn (V_{CB}) polarizada reversamente (Boylestad e Nashelsky, 2004).

Com ambos os potenciais aplicados, tem-se a situação da Figura 2.16. Então uma junção $p-n$ está diretamente polarizada (base-emissor) e outra junção, $p-n$, está reversamente polarizada (base-coletor).

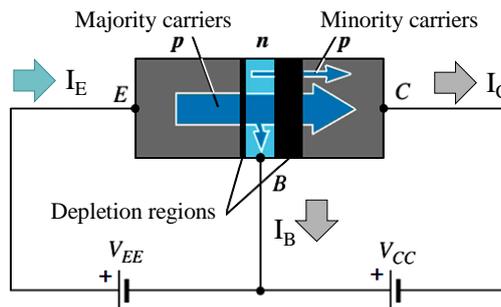


Figura 2.16 – Portadores majoritários e minoritários em um TJB tipo pnp (Boylestad e Nashelsky, 2004).

O material interno (n, muito fino) apresenta baixa condutividade e apenas uma pequena parcela dos portadores majoritários conseguirá fluir pelo mesmo (corrente de base I_B , da ordem de μA).

► **E a outra junção?** O material tipo p à direita, conectado ao terminal COLETOR, recebe uma injeção da maior parte dos portadores majoritários, que atravessam a junção pn reversamente polarizada.

A facilidade com que estes portadores majoritários conseguem atravessar esta junção se deve ao fato de que para o diodo reversamente polarizado, os portadores majoritários se comportam como minoritários no material tipo n da base. Estes portadores atravessarão a junção reversa do segundo diodo, formando a corrente de coletor, I_C , da ordem de mA.

Aplicando-se a LKC, obtém-se (2.1):

$$I_E = I_C + I_B \quad (2.1)$$

$$\therefore I_C = I_{C \text{ majoritário}} + I_{CO \text{ minoritário}}$$

Em (2.1), a corrente I_{CO} é uma corrente de fuga, corrente de coletor com o terminal de emissor aberto (veja a Figura 2.17). Esta corrente, assim como a corrente I_s do diodo (corrente de saturação reversa), é sensível à temperatura da junção (em altas temperaturas o funcionamento do TJB pode ser afetado). Novas tecnologias de fabricação têm amenizado o efeito de temperatura no TJB.

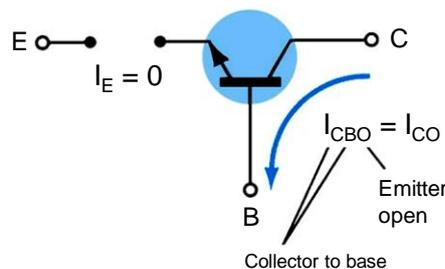


Figura 2.17 – Significado da corrente de fuga, I_{CBO} , em um TJB tipo pnp (Boylestad e Nashelsky, 2004).

2.2 – Configuração Base Comum (BC) do TJB

A terminologia da configuração base comum se deve ao fato de que o terminal da base é comum à entrada e à saída do circuito, como se verifica nas Figuras 2.18a e 2.18b.

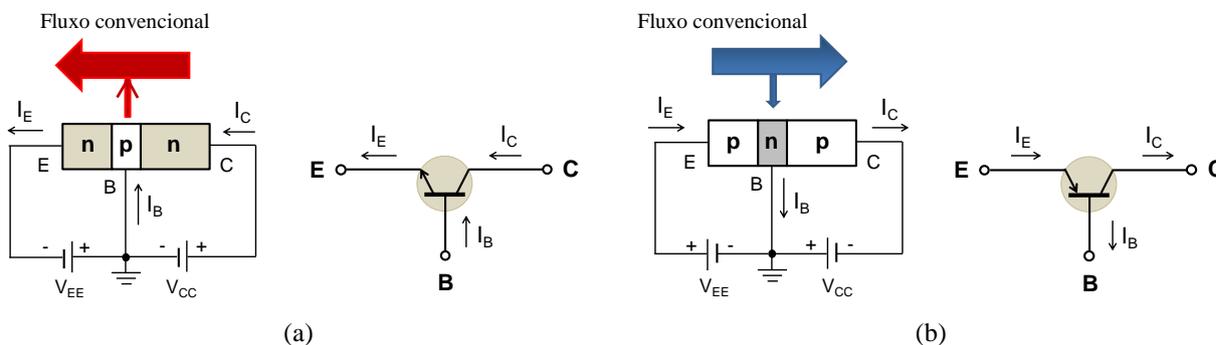


Figura 2.18 – Configuração base comum do TJB – (a) configuração npn e (b) configuração pnp.

Os sentidos de corrente adotados se referem ao fluxo convencional (corrente de buracos ou lacunas), do maior potencial elétrico para o menor (adotado nos estudos de eletricidade).

As fontes de tensão V_{EE} e V_{CC} estão ligadas de tal forma que as suas polaridades impõem, respectivamente, os sentidos das correntes de emissor e de coletor, indicadas nas malhas 1 e 2 (ver novamente a Figura 2.16).

2.2.1 - Operação Básica do Transistor em função da Polarização (conexão BC)

CASO 1 – Região de Corte

Não há circulação de corrente, pois as duas junções estão reversamente polarizadas, deixando o dispositivo em **situação de corte** (Figura 2.19). Nesta situação o TJB é uma chave aberta: $I_C = I_E = 0$.

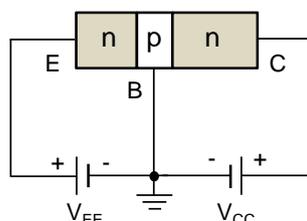


Figura 2.19 – TJB em situação de corte.

CASO 2 – Região de Saturação

Com as duas junções diretamente polarizadas (Figura 2.20), circulam correntes em ambas. O dispositivo está em **situação de saturação**, operando então como uma chave fechada, onde a corrente de coletor é máxima.

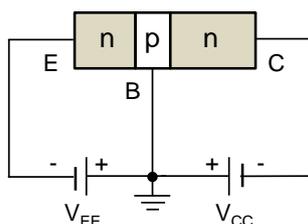


Figura 2.20 – TJB em situação de saturação.

CASO 3 – Região Ativa

Uma junção está diretamente polarizada e a outra reversamente polarizada (Figura 2.21). Circula corrente por ambas as junções, apesar da polarização reversa, pois aqui, ocorre o fenômeno denominado de **efeito transistor**.

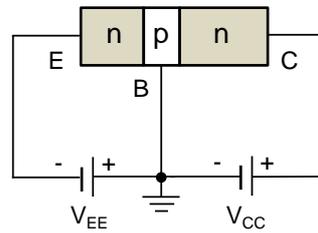


Figura 2.21 – TJB na região ativa.

Curva característica de entrada: $I_E \times V_{BE}$

O estudo do comportamento do TJB é feito através das suas curvas características de entrada e de saída. A Figura 2.22 representa o comportamento da corrente de entrada (I_E) em função da tensão de entrada entre base e emissor (V_{BE}), para diferentes valores da tensão de saída, entre coletor e base (V_{CB}).

Pelas curvas $I_E \times V_{BE}$:

- à medida que ocorre um aumento na tensão V_{BE} , ocorre também um aumento na corrente de emissor (comportamento da curva característica $I_D \times V_D$ do diodo, junção pn - veja a Figura 2.22a);

- as variações na tensão V_{CB} têm pouca influência sobre a inclinação da curva característica, podendo ser ignoradas. O resultado é a linearização da curva característica (Figura 2.23a até a Figura 2.23c). Assim, para a análise DC de circuitos com TJBs nesta configuração, o modelo da Figura 2.23c será adotado. Com o TJB ligado (ou ATIVO), a tensão V_{BE} será (BOYLESTAD e NASHELSKY, 2004):

$$V_{BE} = 0,7 \text{ V} \quad (2.2)$$

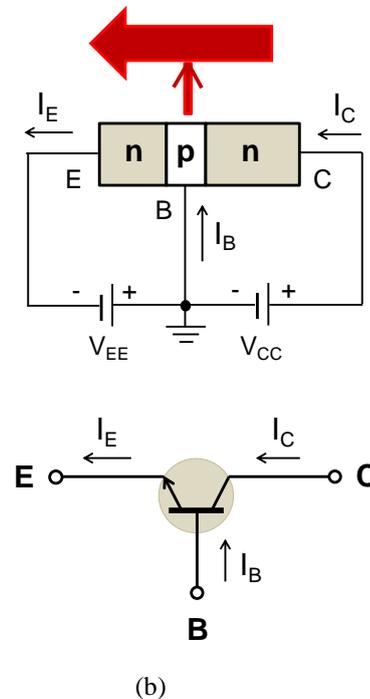
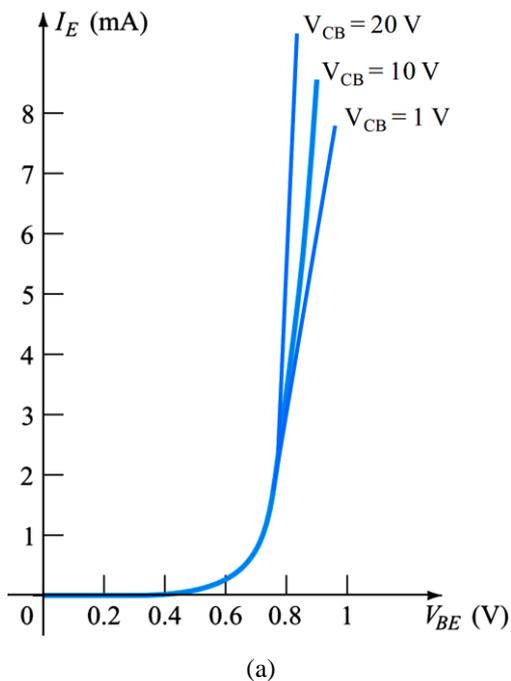


Figura 2.22 – (a) Curva característica de entrada do TJB. (b) Configuração BC (Boylestad e Nashelsky, 2004).

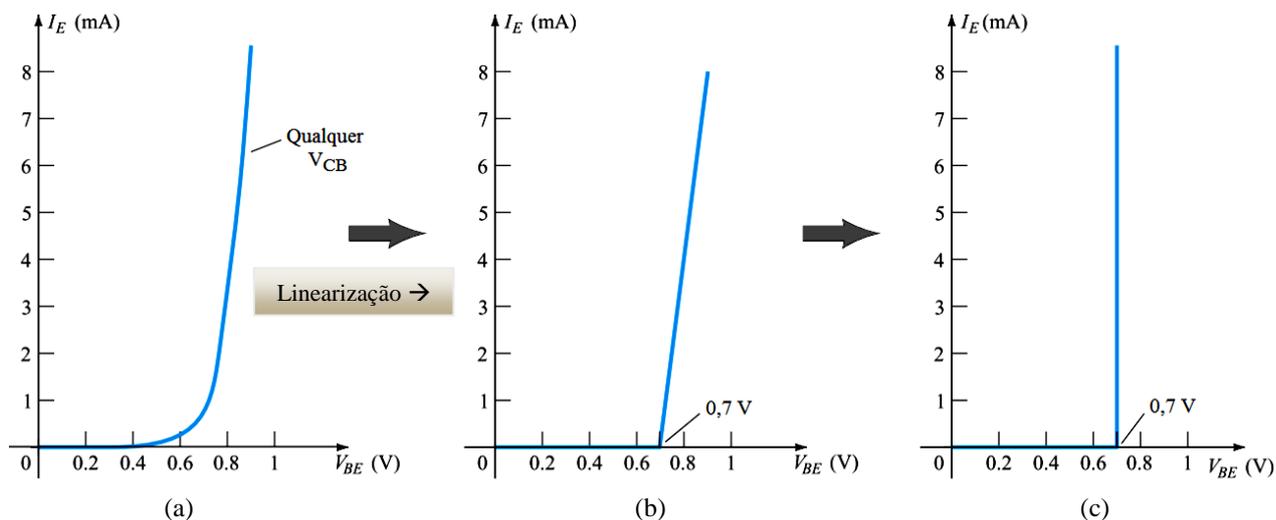


Figura 2.23 – Linearização da curva característica $I_E \times V_{BE}$ do TJB (Boylestad e Nashelsky, 2004).

Esta consideração, portanto, vale para o transistor operando na região ativa e na região de saturação, onde $V_{BE} = 0,7 \text{ V}$ (para um material semiconductor de Silício) – curva característica de saída e regiões de operação do TJB (BC), Figura 2.24.

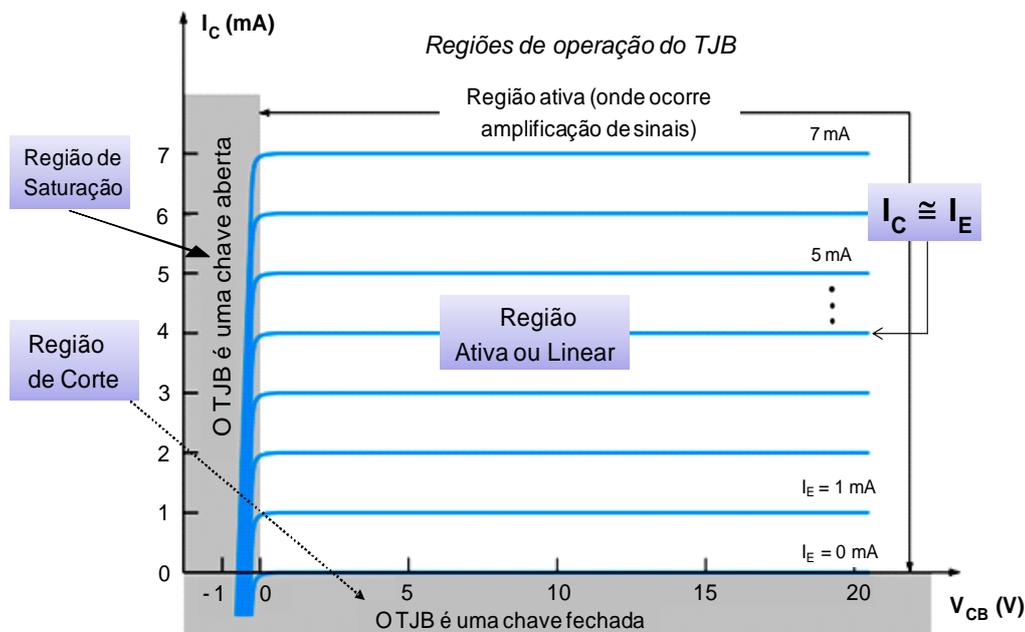


Figura 2.24 – Curva característica de saída do TJB npn em base-comum (Boylestad e Nashelsky, 2004).

Como a corrente de base é muito pequena (da ordem de μA), quando comparada a I_C (da ordem de mA), pode ser desprezada, em algumas análises de circuito com TJB.

Na curva característica de saída da Figura 2.24 são apresentadas as curvas de corrente de coletor (e de emissor) \times tensão V_{CB} . Notar que as curvas de corrente são paralelas ao eixo de V_{CB} . Para cada valor da corrente de entrada (I_E), com a variação da tensão de saída (V_{CB}), obtém-se o correspondente valor a corrente de saída (I_C). A região de corte é definida para $I_C = 0$ e a região de saturação (onde o TJB é uma chave fechada), para $V_{CB} = 0$.



III Exemplo 34 – Sejam as curvas características do TJB da Figura 2.24. Pede-se:

a) determinar a corrente de coletor para $I_E = 3 \text{ mA}$ e $V_{CB} = 10 \text{ V}$.

Pela curva característica verifica-se clara e facilmente que $I_C = I_E = 3 \text{ mA}$.

b) determinar novamente I_C se I_E permanece fixa em 3 mA e mas V_{CB} é reduzido para o valor de 2 V.

É desprezível o efeito de variação na tensão V_{CB} . Então $I_C = I_E = 3 \text{ mA}$.

c) determinar a tensão V_{BE} se $I_C = 4 \text{ mA}$ e se $V_{CB} = 20 \text{ V}$ pelas curvas das Figuras 2.22 e 2.24.

Para $I_E = I_C = 4 \text{ mA}$, $V_{BE} \cong 0,75 \text{ V}$.

2.2.2 – O parâmetro α (alfa) do TJB

Para a análise DC e AC do TJB, os valores das correntes de coletor e de emissor se relacionam através de um parâmetro, aproximadamente unitário. Em regime DC:

$$\alpha_{dc} = I_C / I_E \cong 1 \quad (2.3)$$

Dessa relação resulta (3):

$$I_C = \alpha_{dc} \cdot I_E \quad (2.4)$$

Na prática, têm-se uma variação em α nos dispositivos TJB na faixa de 0,90 a 0,998. Como este parâmetro é definido para portadores majoritários exclusivamente, tem-se que:

$$I_C = \alpha I_E + I_{CBO} \quad (2.5)$$

Aplicando esta equação à curva característica do TJB da Figura 2.24, tem-se que com $I_E = 0 \text{ mA}$, a corrente de coletor será igual a I_{CBO} , valor tão baixo que não é detectável graficamente.

Para a grande maioria dos casos, considera-se $\alpha_{dc} = \alpha_{ac}$ para o TJB.

2.2.3 – Polarização do TJB na configuração BC

Para polarizar corretamente o TJB na configuração BC, dentro da região ativa, utiliza-se a aproximação $I_E \cong I_C$ e considera-se $I_B \cong 0 \text{ mA}$. O circuito equivalente para esta aproximação é mostrado na Figura 2.25, para um TJB pnp. O diodo pn emissor-base do transistor está diretamente polarizado e então o dispositivo é ligado.

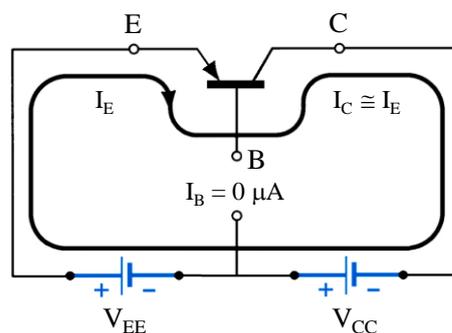


Figura 2.25 – Polarização do TJB pnp na configuração BC (Boylestad e Nashelsky, 2004).



III Exemplo 35 – O TJB na configuração BC como Amplificador CA

Como visto anteriormente nas curvas $I_C \times V_{CB}$, na região ativa o TJB opera como **amplificador linear**, onde $I_C = \beta \cdot I_B$. A Figura 2.26 mostra um exemplo básico de circuito amplificador a transistor, na configuração BC. Obviamente a polarização DC do dispositivo não é mostrada, já que o único fenômeno que se quer verificar é a amplificação de sinais AC.

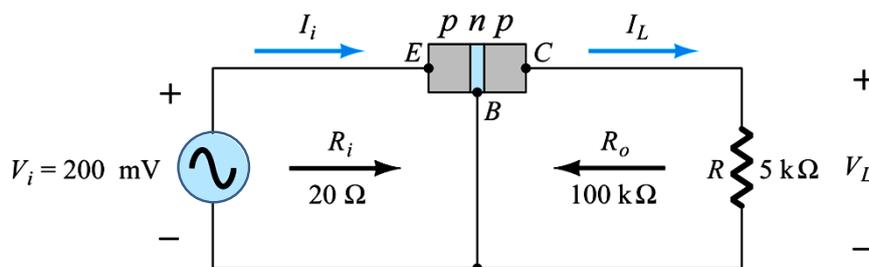


Figura 2.26 – Ação básica de amplificação de tensão do TJB, em BC (Boylestad e Nashelsky, 2004).

- Parâmetros R_i e R_o (impedâncias de entrada e saída, respectivamente):

O parâmetro R_i é baixo devido ao diodo EB estar diretamente polarizado e R_o é alto pelo diodo CB reversamente polarizado.

$$\text{Corrente de entrada: } I_i = \frac{200 \text{ mV}}{20 \Omega} = 10 \text{ mA}$$

A relação entre as correntes de coletor e de emissor é dada pelo ganho, alfa (α).

Para o domínio AC, assumindo $\alpha_{ac} = 1$ ($I_C = I_E$), tem-se: $I_L = I_i = 10 \text{ mA}$.

Daí,

$$v_L = R \cdot I_L = 5 \text{ k}\Omega \times 10 \text{ mA} = 50 \text{ V}.$$

Encontrados os valores de entrada e saída do circuito, calcula-se os ganhos de tensão e corrente:

$$\text{Ganho de Tensão, } A_v : A_v = \frac{v_L}{v_i} = \frac{50}{0,2} = 250$$

$$\text{Ganho de Corrente, } A_i : A_i = \frac{I_L}{I_i} = \frac{I_C}{I_E} = 1$$

O TJB como amplificador em BC não apresenta ganho de corrente, já que a relação entre as correntes de entrada e de saída é o parâmetro alfa (α), aproximadamente unitário.

O transistor bipolar foi denominado transistor como uma forma contraída dos termos “resistor de transferência” (tradução do inglês, *TRANSfer reSISTOR*). Como este dispositivo opera com elétrons e lacunas como portadores de carga elétrica, recebeu o nome de transistor bipolar (SHIGUE, 2008).

Em outras palavras, do exemplo 35 foi verificado que a operação de amplificação de sinais foi efetuada com a transferência de uma corrente de um circuito de baixa resistência (circuito de entrada) para um circuito de alta resistência, circuito de saída (Boylestad e Nashelsky, 2004). A Figura 2.27 mostra a terminologia para este componente, baseada no seu comportamento físico.

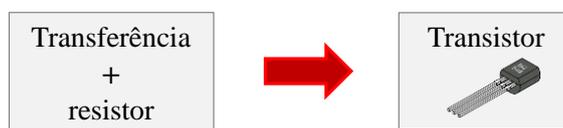


Figura 2.27 – Nome transistor: TRANSFERÊNCIA DE RESISTÊNCIA, “resistor de transferência”, em inglês, TRANSfer reSISTOR.

2.3 – Configuração Emissor Comum (EC)

A configuração EC para o TJB é, na prática, a mais utilizada. O emissor (E) é o terminal comum com relação aos terminais de entrada e saída. Na Figura 2.28 vê-se o esquema de um TJB npn (notação e símbolo), com as fontes V_{BB} e V_{CC} polarizando-o para a operação na região ativa (amplificação linear).

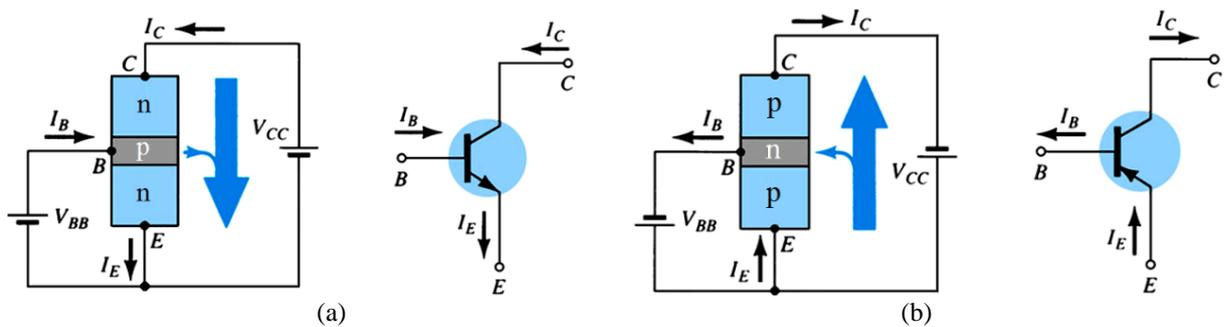


Figura 2.28 – (a) TJB npn e (b) TJB pnp na configuração EC (Boylestad e Nashelsky, 2004).

Para a análise da polarização do TJB considera-se o sentido da corrente real (de elétrons). Nos cálculos do circuito, porém, considera-se a corrente convencional. Pela LKC, $I_E = I_C + I_B$.

Etapa 1 - Figura 2.29.

Nesta figura (MALVINO, 1997), a tensão V_{BB} polariza diretamente o diodo emissor, que é fortemente dopado. A sua função é injetar elétrons livres no terminal da base (etapa 1).

Pelo fato de que a base é muito estreita e fracamente dopada, a maior parte dos elétrons irá para o terminal de coletor, o qual possui um nível de dopagem também forte, entre a dopagem da base e do emissor. Assim, em termos de dopagem:

Dopagem (emissor) > dopagem (coletor) > dopagem (base).

Análise da Figura 2.29 – Etapa 1:

- A fonte contínua V_{BB} polariza diretamente a junção pn dos terminais B e E (diodo emissor);
- No instante em que o diodo emissor recebe a polarização direta, os elétrons livres do material n do emissor ainda não entraram no material p da base.

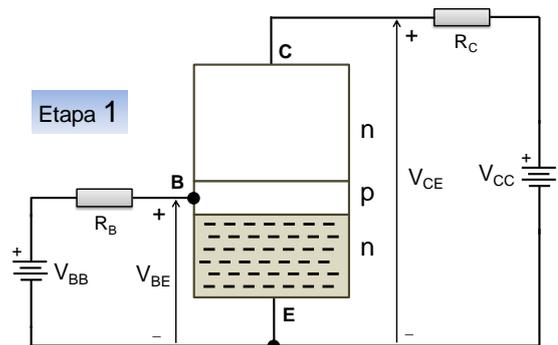


Figura 2.29 – O TJB polarizado (EC) – tipo npn.

Etapa 2, Figura 2.30.

- Com $V_{BB} > V_F$ (tensão direta da junção pn base-emissor), ocorre a entrada dos elétrons do emissor na região da base;
- Tais elétrons podem circular em direção ao terminal da base (passando por R_B e pela fonte V_{BB}) ou em direção ao coletor (C);
- A base é fracamente dopada e muito estreita...

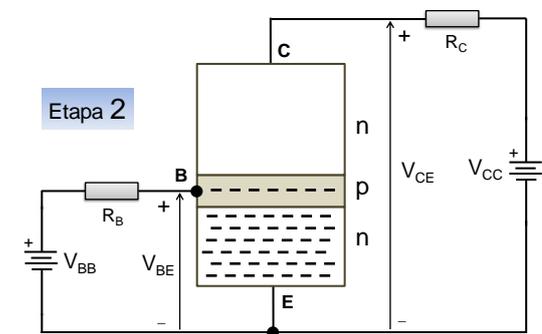


Figura 2.30 – Elétrons injetados na base.

► **Então, o que ocorre?**

A maioria dos elétrons irá para o terminal do coletor, devido à sua maior dopagem em relação à base. O coletor recebe este nome devido ao fato de que coleta ou captura a maior parte dos elétrons livres vindos do emissor.

Etapa 3 – Elétrons no coletor (Figura 2.31):

- Os elétrons livres, atraídos pelo terminal positivo da contínua V_{CC} , circulam através do resistor R_C (que limitam a corrente de coletor, praticamente igual à corrente de emissor, pelo fator alfa);
- *Em resumo*, na maioria dos TJBs mais de 95% dos elétrons vindos do emissor migram para o coletor e menos que 5 % circulam pelo terminal externo da base (MALVINO, 1997).

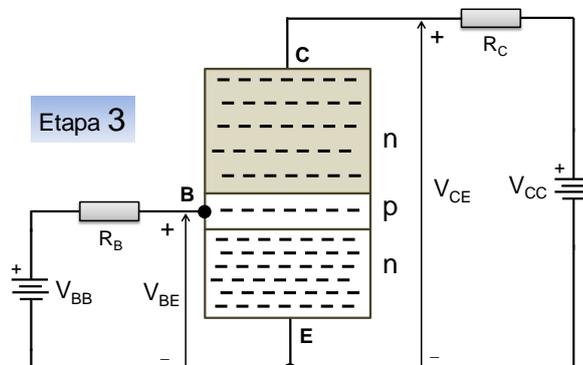


Figura 2.31 – O TJB polarizado (EC) – elétrons entrando na região n (em direção ao coletor).

As curvas características de saída e de entrada para a configuração EC são apresentadas, respectivamente, nas Figuras 2.32a e 2.32b.

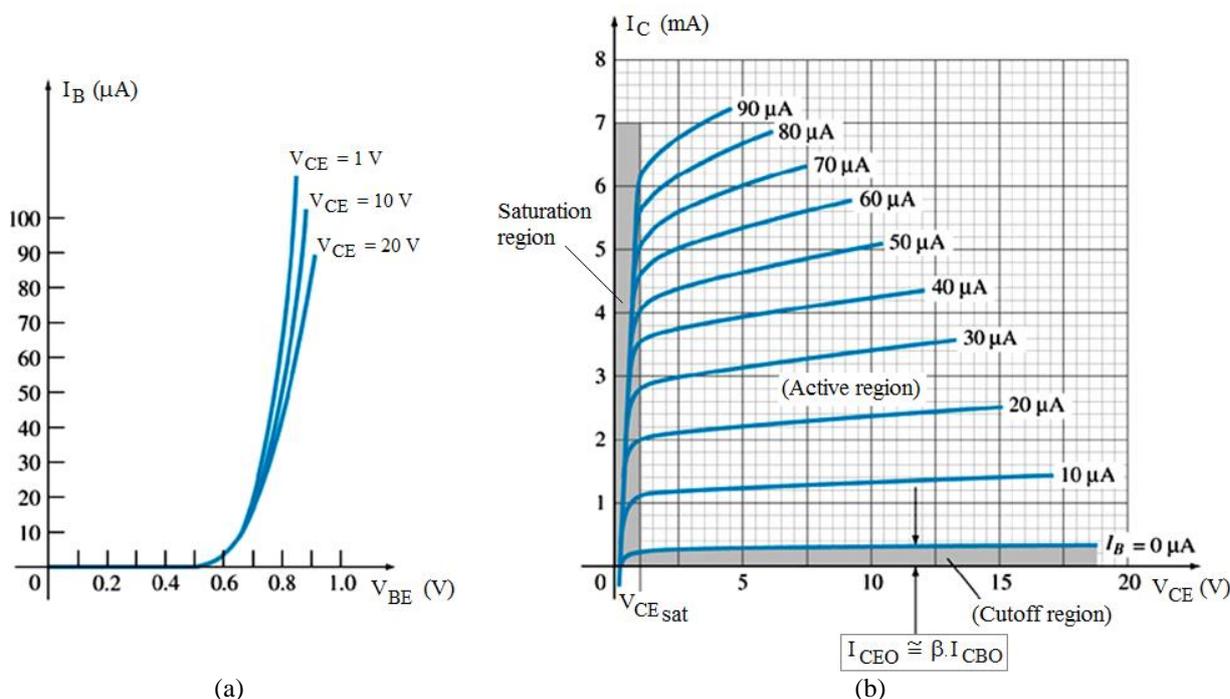


Figura 2.32 – (a) Curvas de entrada: $I_B \times V_{BE}$. (b) Curvas de saída: $I_C \times V_{CE}$ (Boylestad e Nashelsky, 2004).

Na configuração EC, a região de corte é diferente da apresentada na configuração BC. Em BC, com a corrente de emissor nula, tem-se a corrente de coletor aproximadamente nula também.

Verificando:

$$I_C = \alpha I_E + I_{CBO}$$

Com $I_E = 0$:

$$I_C = \alpha \cdot (0) + I_{CBO} \rightarrow I_C = I_{CBO} \text{ (desprezível).}$$

Veja esta situação novamente a seguir nas curvas $I_C \times V_{CB}$, da configuração BC – Figura 2.33. Repare que a curva $I_E = 0$ está sobre o eixo V_{CB} , ou seja, as curvas de I_E são paralelas ao eixo V_{CB} , devido à proximidade entre I_E e I_C (pelo ganho alfa).

Para a configuração EC, pela manipulação da equação de I_C e tendo que $I_E = I_C + I_B$, tem-se:

$$I_C = \alpha I_E + I_{CBO} = \alpha (I_C + I_B) + I_{CBO}$$

$$I_C - \alpha I_C = \alpha I_B + I_{CBO}$$

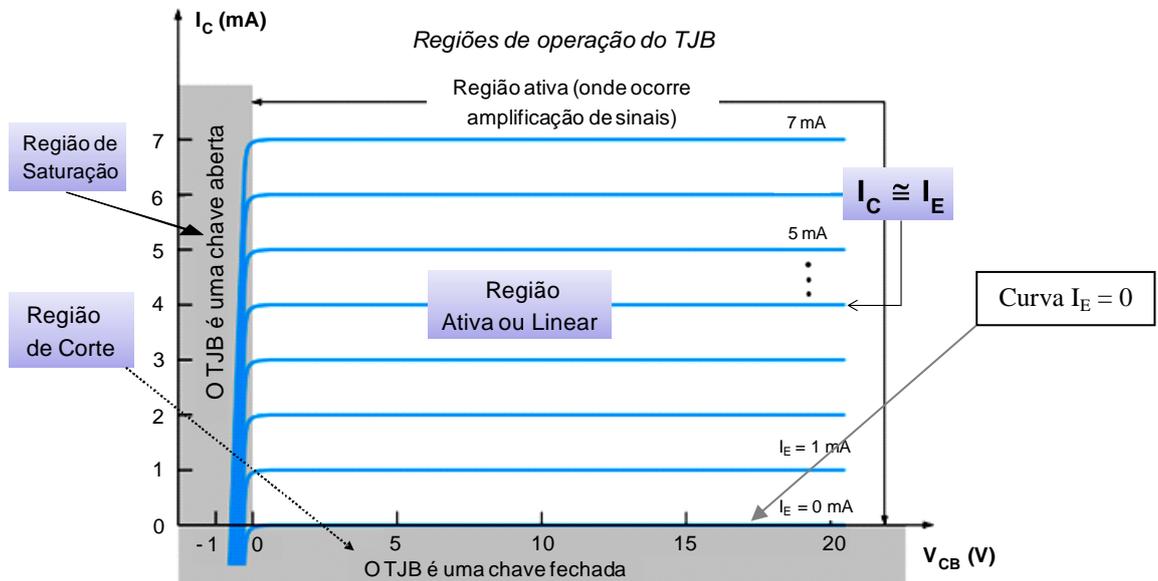


Figura 2.33 – Curvas $I_C \times V_{CB}$, da configuração BC.

Isolando a corrente de coletor:

$$I_C = \frac{\alpha I_B}{1 - \alpha} + \frac{I_{CBO}}{1 - \alpha} \quad (2.6)$$

Adotando os valores $I_B = 0$ e $\alpha = 0,996$:

$$I_C = \frac{\alpha(0)}{1 - 0,996} + \frac{I_{CBO}}{1 - 0,996} = \frac{I_{CBO}}{0,004} = 250 \cdot I_{CBO}$$

Se $I_{CBO} = 1 \mu A$, tem-se: $I_C = 250 (1 \mu A) = 0,25 \text{ mA}$ (verifique na Figura 2.32a).

A corrente de saturação reversa, na configuração EC pode ser definida por (2.7). Graficamente esta corrente está representada pela Figura 2.34.

$$I_{CEO} = \frac{I_{CBO}}{1 - \alpha} \Big|_{I_B = 0 \mu A} \quad (2.7)$$

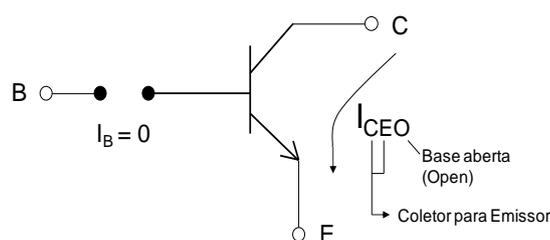


Figura 2.34 – Corrente de saturação reversa (I_{CEO}) do TJB EC, que ocorre sem sinal de corrente na base.



 **EF 24** – Um TJB apresenta um valor de $\alpha = 0,997$. Com $I_C = 4,0$ mA, encontrar os valores de I_E e I_B sendo $I_{CBO} = 0,85$ μ A.

 **EF 25** – Se em um TJB a corrente de base é 200 vezes menor que a de coletor e $I_{CBO} = 0,95$ μ A (fornecido pelo fabricante), qual é o valor do ganho alfa (α)? Dado: $I_C = \frac{\alpha I_B}{1-\alpha} + \frac{I_{CBO}}{1-\alpha}$.

2.3.1 – O fator de amplificação de corrente do TJB (β)

O fator β representa a relação entre as correntes I_C e I_B , nos domínios CC e CA. Na análise da operação do TJB em DC, tem-se, pela equação (2.8):

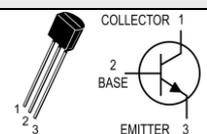
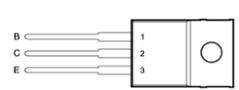
$$\beta_{dc} = \frac{I_C}{I_B} \quad (2.8)$$

Sendo as correntes I_C e I_B válidas para um ponto fixo da curva característica do TJB.

Nas folhas de dados de fabricantes (*datasheets*), β_{dc} é identificado como h_{FE} , onde h vem de *híbrido* (de circuito equivalente ac híbrido) e as letras FE designam, respectivamente, amplificação de corrente direta (*forward*) e configuração *emissor-comum* (BOYLESTAD e NASHELSKY, 2004).

Os valores nominais de β_{dc} se situam entre 50 e 400. A Tabela 2.1 apresenta o valor de β para alguns tipos de transistores. Para transistores de baixa potência o valor de β oscila entre 100 a 300 e para os transistores de potência, β é compreendido entre 20 e 100.

Tabela 2.1 – Valores de β para alguns transistores.

Transistor	Aspecto Físico	h_{FE} (ganho β ou ganho de corrente DC)	
		Mínimo	Máximo
BC 547 Baixa potência, uso geral (áudio e CC)		110	800
TIP 31 - Fontes de alimentação, amplificadores; - controle de motores de passo, motores comuns e solenóides, dimmers de corrente contínua, relés.		10	50
2N2222 Baixa potência, como amplificador e comutador		100	300
2N3055 NPN Power Transistor		20	70

Para a análise do TJB em CA, é definido um ganho β_{ac} , cujo nome técnico é *fator de amplificação de corrente direta em emissor comum*. O termo amplificação é apropriado uma vez que I_C é geralmente a corrente de saída e I_B a de entrada. Para o cálculo de β_{ac} é utilizada a equação (2.9).

$$\beta_{ac} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE}=\text{constante}} \quad (2.9)$$

Considerando que β_{dc} e β_{ac} têm valores muito próximos, pode-se escrever (2.10):

$$I_C = \beta \cdot I_B \quad (2.10)$$



III Exemplo 36 – Determinar o parâmetro β_{ac} para um TJB com as curvas características da Figura 2.35.

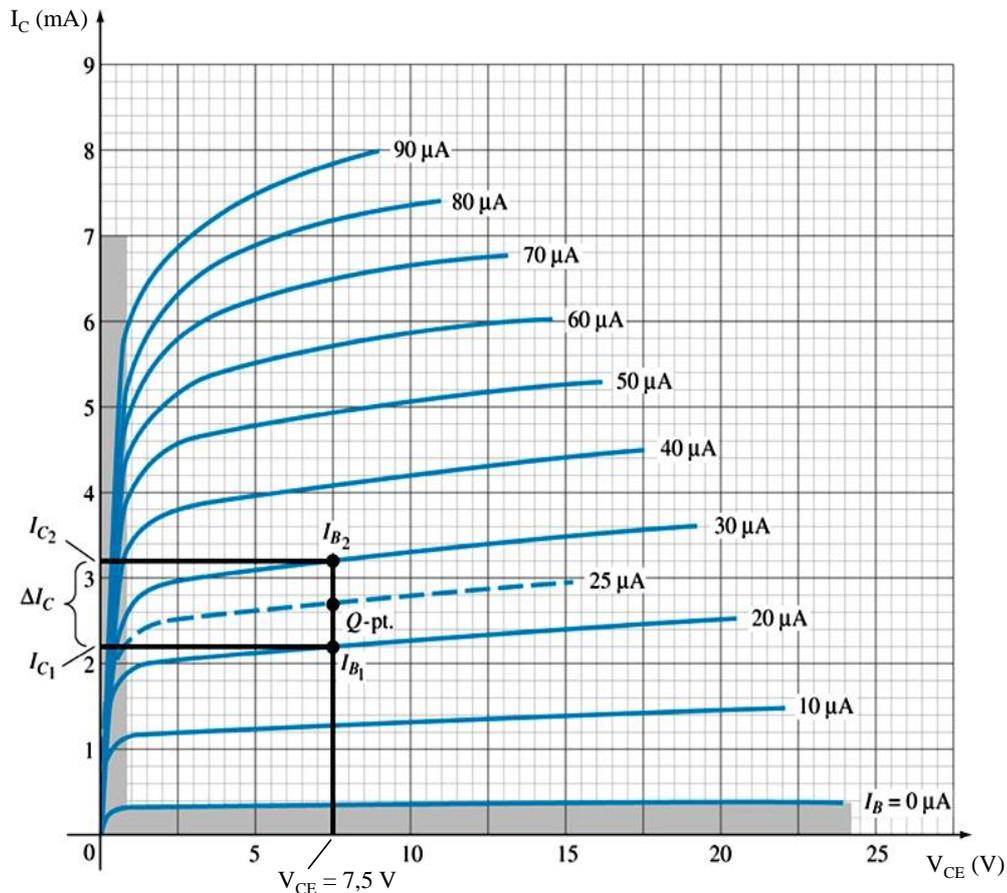


Figura 2.35 – Determinação dos ganhos β_{ac} e β_{dc} das curvas de coletor do TJB EC.

Pela região da curva compreendida entre I_{B1} e I_{B2} , com V_{CE} constante (7,5 V), tem-se as variações nas correntes de coletor e de base.

Calcula-se então o fator β_{ac} :

$$\beta_{ac} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE} \text{ constante}} = \frac{I_{C2} - I_{C1}}{I_{B2} - I_{B1}} = \frac{3,2 \text{ mA} - 2,2 \text{ mA}}{30 \mu\text{A} - 20 \mu\text{A}} = 100$$

No regime DC β é calculado através do ponto Q (ponto quiescente):

$$\beta_{dc} = \frac{I_C}{I_B} = \frac{2,7 \text{ mA}}{25 \mu\text{A}} = 108$$

Vê-se que os parâmetros β_{ac} e β_{dc} são muito próximos. Sendo conhecido o valor de β_{ac} , pode se adotar o mesmo valor para o ganho β_{dc} .



III Exemplo 37 – Considerando a curva do TJB da Figura 2.35, pede-se:

a) encontrar a variação na corrente de coletor para a corrente de base $I_B = 40 \mu\text{A}$ (constante), na faixa em que V_{CE} varia entre 2,5 e 15 V.

Solução:

Para $V_{CE} = 2,5 \text{ V}$ e $I_B = 40 \mu\text{A} \rightarrow I_C = 3,8 \text{ mA}$.
Para $V_{CE} = 15 \text{ V}$ e $I_B = 40 \mu\text{A} \rightarrow I_C = 4,4 \text{ mA}$.
Logo, $\Delta I_C = (4,4 - 3,8) \text{ mA} = 0,6 \text{ mA}$.

b) encontrar graficamente I_C , para $I_B = 90 \mu A$ e $V_{CE} = 7,5 V$. Qual é o fator β nesta situação?

Graficamente, determina-se $I_C = 7,8 mA$. Então, $\beta_{dc} = I_C / I_B = 7,8 mA / 90 \mu A = 86,67$.

2.3.2 – A relação entre os ganhos α e β

Na equação das correntes do TJB, $I_E = I_C + I_B$, substituindo-se os valores das correntes $I_E = I_C / \alpha$ e $I_B = I_C / \beta$ obtém-se facilmente a relação entre α e β :

$$\frac{I_C}{\alpha} = I_C + \frac{I_C}{\beta} \rightarrow \frac{1}{\alpha} = 1 + \frac{1}{\beta} \Rightarrow \frac{1}{\alpha} = \frac{\beta + 1}{\beta}$$

Isolando o fator alfa, relação entre as correntes de coletor e de emissor, obtém-se:

$$\alpha = \frac{\beta}{\beta + 1} \quad (2.11)$$

$$\beta = \frac{\alpha}{1 - \alpha} \quad (2.12)$$

III Exemplo 38 – Da relação entre os fatores α e β , encontre o valor de α para um TJB cujo $\beta = 250$.

$$\text{Para } \beta = 250: \alpha = \frac{250}{250 + 1} = \frac{250}{251} = 0,996$$

III Exemplo 39 – A Figura 2.36 mostra o TJB EC como amplificador de sinais, uma de suas aplicações. Nesta configuração, o sinal de saída está sempre invertido em relação ao sinal de entrada. Na configuração EC ocorrem ampliações de corrente (ganho elevado) e de tensão (ganho moderado, um pouco maior que a unidade).

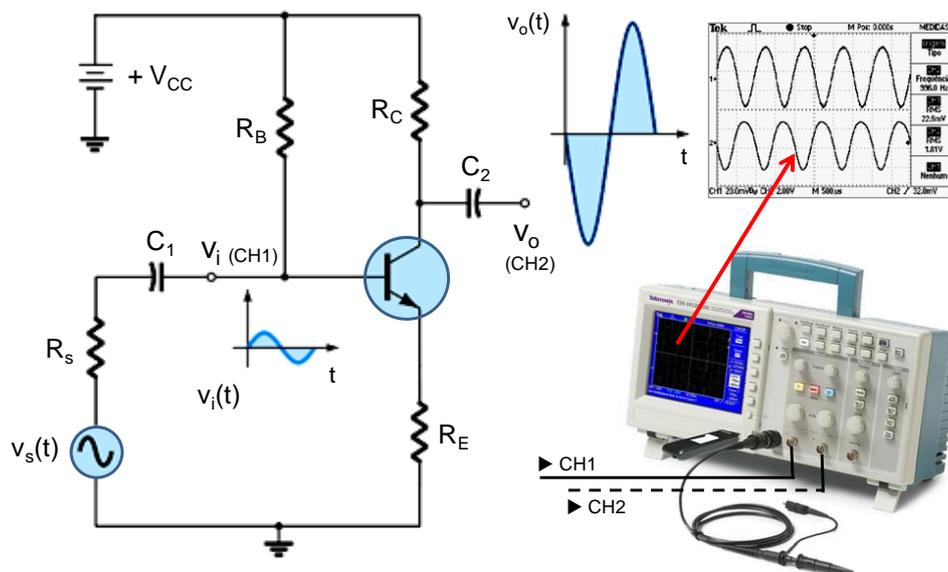


Figura 2.36 – Transistor como amplificador de sinais CA (Boylestad e Nashelsky, 2004).

Nesta configuração, uma pequena variação na corrente de base provoca uma grande variação na corrente de coletor do transistor, como se vê claramente na Figura 2.37.

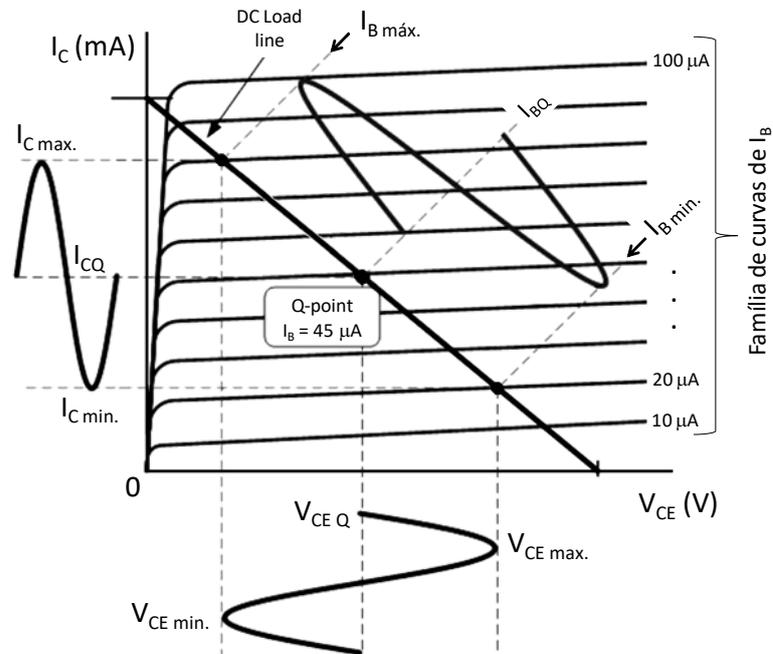


Figura 2.37 – Curvas I_C x V_{CE} do TJB (EC) - variações nas correntes I_C e I_B (VERBELEN e TOUHAF, 2010).

EF 26 – Um TJB apresenta um valor de $\beta = 180$. Com $I_C = 2,0$ mA, encontrar I_E e I_B .

2.4 – Configuração coletor-comum (CC)

Este tipo de configuração é indicado para o casamento de impedâncias, uma vez que apresenta uma alta impedância de entrada e uma baixa impedância de saída, situação diferente das configurações BC e EC (BOYLESTAD e NASHESKY, 2004).

A Figura 2.38 apresenta a notação do TJB em CC, onde se vê que o terminal de coletor é comum à entrada e à saída do circuito. Os símbolos para as configurações pnp e npn são mostrados respectivamente na Figura 2.39.

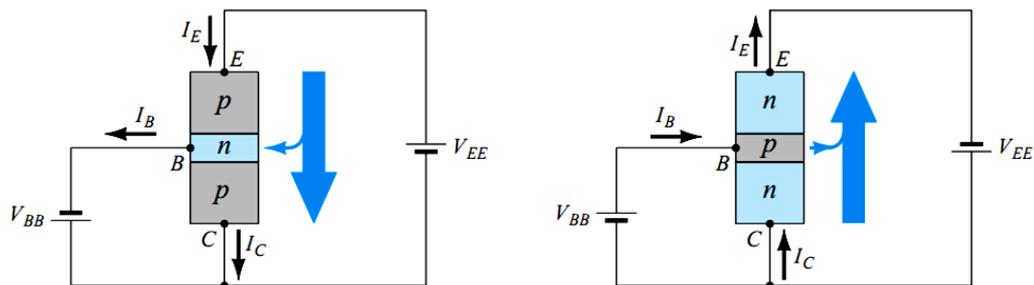


Figura 2.38 – Notação para a configuração coletor comum.

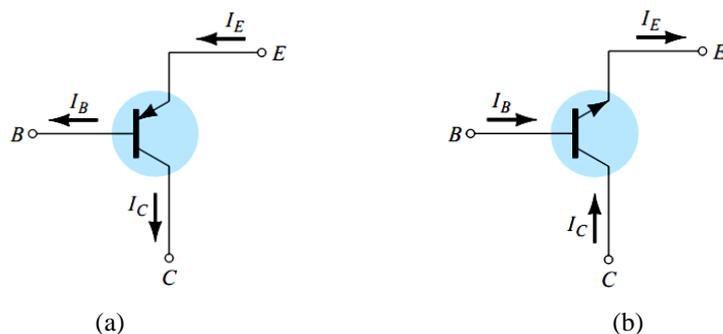


Figura 2.39 – Símbolos para a configuração CC (coletor comum): (a) pnp e (b) npn.

Na prática, as curvas características de saída para a configuração CC são iguais às que ocorrem na configuração EC, sendo representadas por $I_E \times V_{EC}$. Note-se que $I_E \cong I_C$ ($\alpha \cong 1$).

A corrente de entrada é a mesma que a da configuração EC (I_B).

Para o circuito de entrada da configuração CC, as curvas levantadas para a base do EC são suficientes para se obter as informações necessárias.

2.4.1 – Ganhos de corrente e de tensão na configuração CC

O Ganho de Corrente ($A_i = I_o/I_{in}$) é determinado com base no circuito da Figura 2.40, onde:

I_{in} = corrente de entrada = corrente de base, I_B .

I_o = corrente de saída = corrente de emissor, I_E .

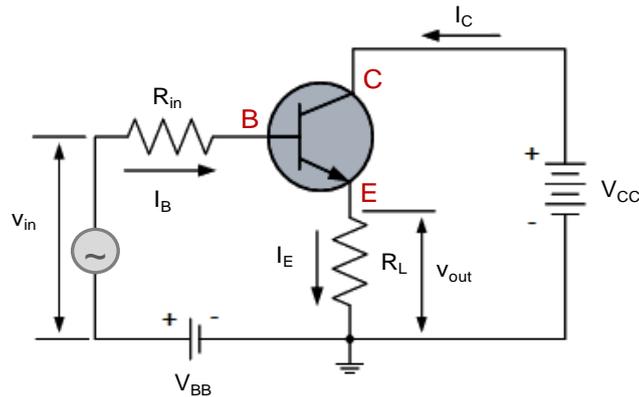


Figura 2.40 – TJB amplificador na configuração CC.

Assim sendo, de $I_E = I_C + I_B$

$$\rightarrow A_i = \frac{I_E}{I_B} = \frac{I_C + I_B}{I_B} = \frac{I_C}{I_B} + 1 \rightarrow A_i = \beta + 1$$

Pode-se considerar o ganho de corrente igual ao fator β do transistor utilizado.

Ganho de Tensão: $A_v = v_{out} / v_{in}$

O ganho de tensão na configuração CC é muito próximo da unidade e o sinal de saída se apresenta em fase com o sinal de entrada (não ocorre deslocamento de fase de 180 graus). O TJB nesta configuração é chamado de seguidor de tensão, pois a tensão de saída segue a tensão de entrada.

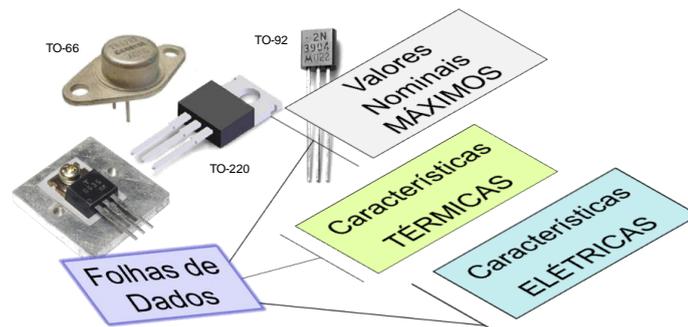
2.5 – Limites de operação e Folha de Dados do TJB

Nos equipamentos eletrônicos modernos, os transistores discretos são utilizados em aplicações onde somente poucos (ou um apenas) dispositivos são necessários e onde ocorre uma dissipação de potência maior (transistores de potências em inversores, fontes chaveadas etc.). Hoje em dia os transistores são utilizados em CIs (circuitos integrados).

No uso de transistores discretos é importante conhecer as suas especificações nominais (corrente, tensão, potência e ganho, p. ex.), bem como o seu encapsulamento e a função/localização de seus terminais. Uma ideia muito clara para um projetista que utilize um componente eletrônico seja o transistor, o diodo, o circuito integrado, é:

Folha de Especificações (ou folha de dados) → Elo entre o FABRICANTE e o USUÁRIO.

As Folhas de Dados fornecem, basicamente, três informações sobre um dispositivo, como mostra a Figura 2.41.



Fonte: criação do autor. 2013.

Figura 2.41 – Informações básicas fornecidas por uma folha de dados de um componente.

Os parâmetros com valores máximos fornecidos pelos fabricantes de transistores são:

- Tensão máxima de coletor, $V_{CE\ max}$
- Corrente máxima de coletor, $I_{C\ max}$
- Potência máxima de coletor, $P_{CE\ max}$
- Tensão de ruptura das junções ($V_{BR} = \textit{breakdown voltage}$).

Para a configuração BC, tem-se:

$$P_{C\ max} = V_{CB\ max} \cdot I_{C\ max} \quad (2.13)$$

E para as configurações EC e CC:

$$P_{C\ max} = V_{CE\ max} \cdot I_{C\ max} \quad (2.14)$$

A Figura 2.42 mostra as regiões de operação do TJB, onde são apresentados os valores máximos citados anteriormente. A curva de $P_{C\ max}$ é denominada de curva de potência constante, é uma hipérbole. Para esta curva, qualquer ponto apresenta uma potência máxima de 172,5 mW.

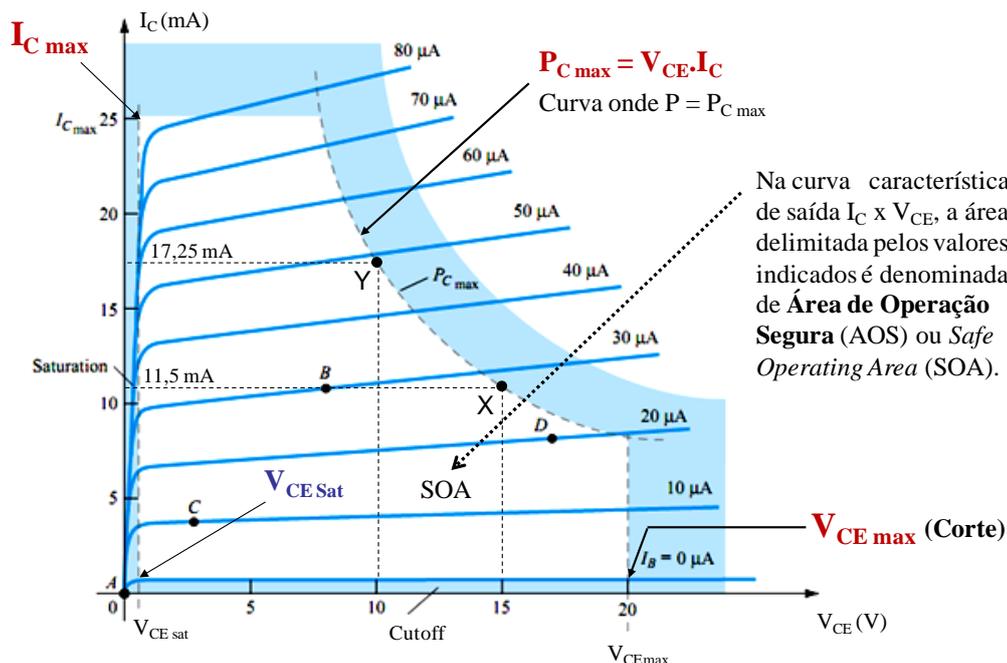


Figura 2.42 – Regiões de operação do TJB (Boylestad e Nashelsky, 2004).

A respeito da área limitada pela curva de potência e pelos valores limites de corrente de coletor e de tensão entre coletor e emissor, esta recebe o nome de **ÁREA DE OPERAÇÃO SEGURA**. Qualquer ponto de operação do TJB dentro desta área garante o componente operando em boas condições.

Exemplo 40

Com base no gráfico da Figura 2.42 pode ser efetuado um cálculo da potência dissipada no TJB para os pontos X e Y, através da equação (2.14). Com valores de corrente de coletor obtidos por leitura aproximada:

Ponto X: $P_{C\max} = V_{CE\max} \cdot I_{C\max} \rightarrow V_{CE} = 15\text{ V}$ e $I_C = 11,5\text{ mA}$.

$$P_{C\max} = 15\text{ V} \times 11,5\text{ mA} = 172,5\text{ mW}.$$

Efetue o cálculo para o ponto Y e verifique: $P_Y = \text{_____} \times \text{_____} = \text{_____ mW}$.

A Tabela 2.2 mostra valores nominais para alguns tipos de transistores. Através da equação (14) encontra-se o valor de $P_{C\max}$ (W).

Tabela 2.2 – Parâmetros Nominais de alguns transistores (MARQUES, JÚNIOR e CRUZ, 1996).

Tipo	Polaridade	$V_{CE\max}$ (V)	$I_{C\max}$ (mA)	$P_{CE\max}$ (W)
BC548	npn	45	100	4,5
2N2222	npn	30	800	24
TIP31A	npn	60	3000	180
2N3055	npn	80	15000	1200

2.6 – Teste do Transistor

Etapas: 1) identificação dos terminais e 2) verificação do dispositivo (bom estado ou com defeito).

2.6.1 – Identificação dos Terminais

Tendo em mãos o TJB, pode-se efetuar o teste pelo multímetro digital – veja a Figura 2.43a. Pode ser utilizado também um multímetro analógico (Figura 2.43b), mas os procedimentos são um pouco diferentes.

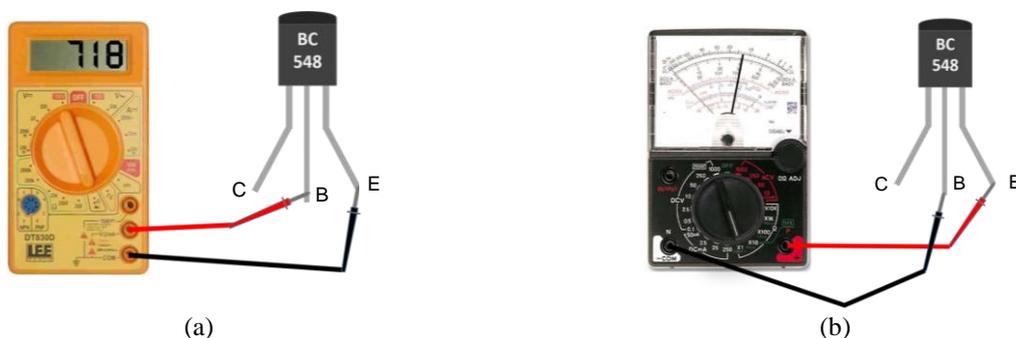


Figura 2.43 – Teste de um TJB utilizando: (a) multímetro digital e (b) multímetro analógico.

Fonte: <http://www.vandertronic.com/index.php/teste-estatico-em-transistores-bipolares/>

Pelo teste do TJB com o multímetro, identifica-se o tipo de estrutura, *npn* ou *pnp* (ver a Figura 2.44) e também o ganho β (parâmetro h_{FE}).

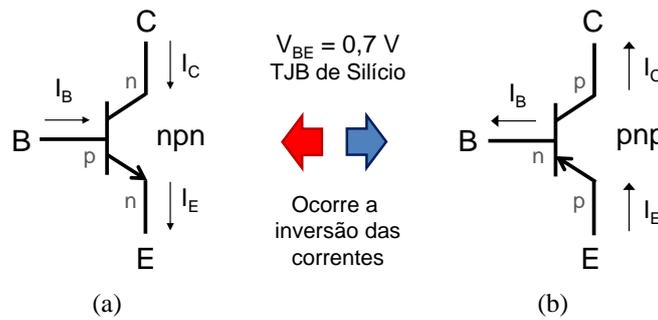
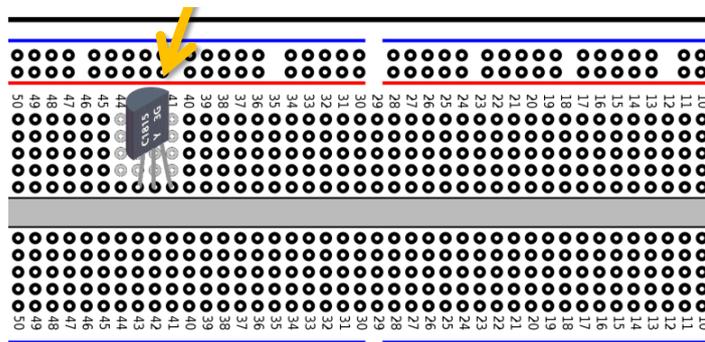


Figura 2.44 – Símbolos do TJB para as configurações npn e pnp.

Teste do TJB - procedimentos

Para facilitar o manuseio do TJB durante as medições com o multímetro, recomenda-se fixá-lo em um *protoboard*, como mostra a Figura 2.45.



Fonte: criação do autor.

Figura 2.45 – TJB sob teste: modo de fixação em um protoboard.

No multímetro digital deve ser selecionada a escala de testes de semicondutores (aquela que possui um diodo desenhado), como mostra a Figura 2.46b.



Fonte: criação do autor.

Figura 2.46 – (a) Esquema de teste de um TJB com um multímetro digital.
(b) Escala de teste para encontrar a tensão direta (V_F) das junções PN do TJB.

Os transistores podem ser testados utilizando-se o mesmo procedimento para os diodos, medindo-se as junções base-coletor (V_{BC}) e base-emissor (V_{BE}). O primeiro passo é encontrar a base (B) do TJB. A partir daí se identifica os dois diodos do componente.

Se, com a ponta vermelha (+) em um terminal e a ponta preta (-) em um dos outros dois, se mediu um valor próximo de + 0,7 V, já se encontrou um diodo do TJB (ver a Figura 2.47, modelo de um TJB npn com dois diodos – duas junções PN).

Mudando a ponta (-) do multímetro para o outro terminal, encontra-se o outro diodo, com uma tensão também próxima de + 0,7 V. Neste caso o TJB será do tipo **nnp** (Figura 2.47a). A base então está no pino onde foi fixada a ponta vermelha (+).

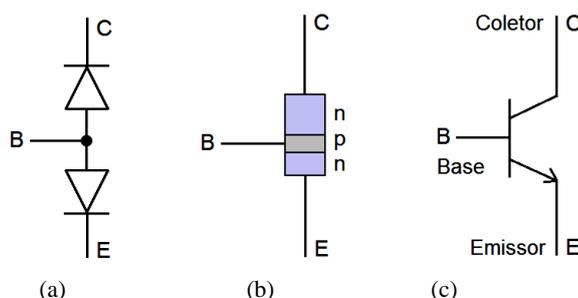


Figura 2.47 – TJB npn. (a) Diodos ligados em anodo-comum. (b) Estrutura de um TJB npn. (c) Símbolo.

O próximo passo é identificar, continuando do TJB npn, os terminais E e C. Como se sabe da construção do TJB, o emissor é mais dopado, portanto, possui mais portadores livres. Logo, a sua junção com a base terá um potencial de depleção ligeiramente maior que a da junção base-coletor, BC. Então tem-se: $V_{BE} > V_{BC}$ (Figura 2.48). Com estas medições identificam-se os terminais emissor (E) e coletor (C) do transistor bipolar.

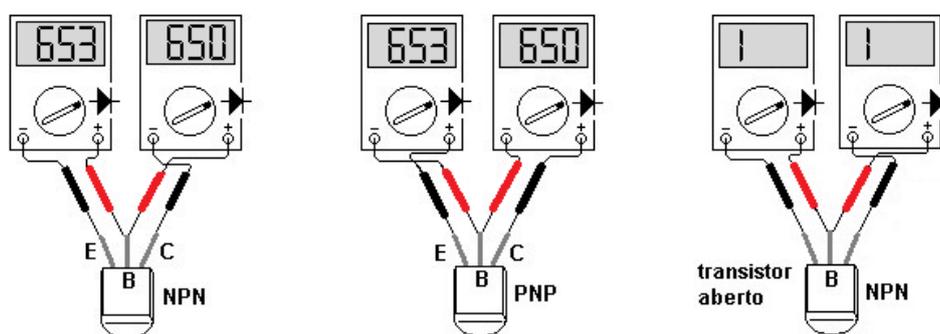


Figura 2.48 – Medidas das tensões base-emissor e base-coletor do TJB com o multímetro digital. Fonte: http://www.burgoseletronica.net/instrumento_multimetrodig/transistormitterdigital.jpg.

A análise do TJB pnp segue a mesma metodologia. Para a verificação da situação do componente (em bom estado ou danificado), se as junções (diodos) apresentarem um potencial em torno de 0,7 V indica bom estado.

DIAGNÓSTICO: *se for marcado um valor baixo, igual ou próximo a 0 V, existe um "curto" ou se não houver indicação no display, o transistor está "aberto" (indicação 1, ou OL, overload).*

2.6.2 – Identificação do tipo do Transistor (npn ou pnp) com o ohmímetro

Se, utilizando a escala de resistências, com a ponta de prova (+) do multímetro na base e a ponta de prova (-) no emissor, houver indicação de baixa resistência: o TJB é do tipo npn (junção pn diretamente polarizada, Figura 2.49a). Uma leitura de alta resistência entre a base e o outro terminal indica uma junção pn reversamente polarizada (identificação dos terminais base e coletor, Figura 2.49b).

É evidente que este método só pode ser utilizado se já conhecidos os terminais do TJB, restando determinar se o mesmo é npn ou pnp.

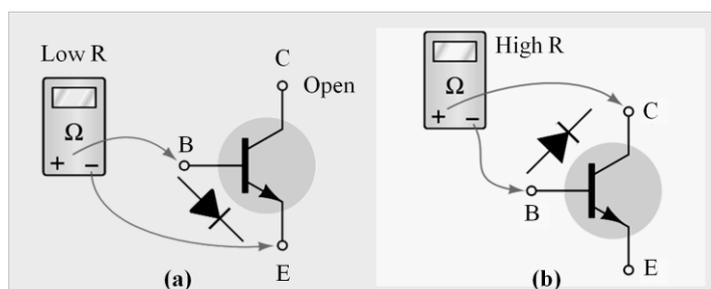


Figura 2.49 – Medição da tensão de (a) R_{BE} e (b) R_{BC} no transistor npn (BOYLESTAD e NASHELSKY, 2004).

2.6.3 – Medição do ganho de corrente (h_{FE})

Alguns multímetros possuem soquetes ou *slots* onde é possível encaixar os terminais do transistor. Para isto basta posicionar a sua chave rotativa em h_{FE} (ciente do tipo de transistor, *nnp* ou *pnnp*) e conectar os seus terminais, emissor, base e coletor aos pontos do *slot* do multímetro (como ilustra a Figura 2.50).

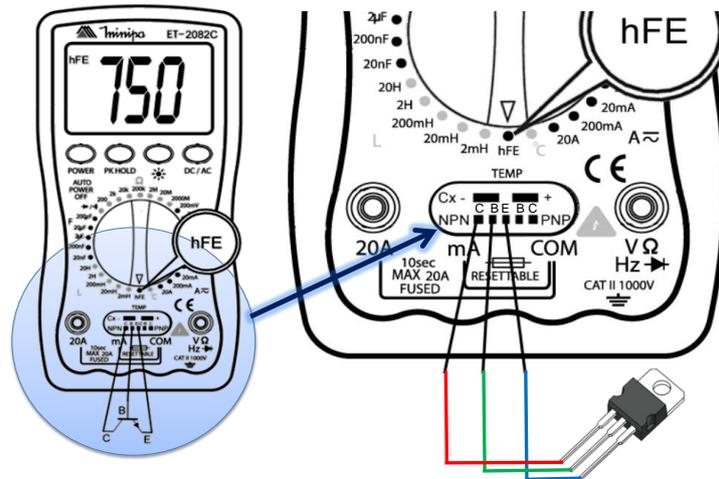


Figura 2.50 – Esquema de um multímetro com slots para medição do parâmetro h_{FE} do TJB.
Fonte: catálogo de fabricante. Multímetro Digital ET-2082C Minipa®.

2.7 – Polarização do TJB – configurações básicas e análise de estabilidade

O que significa polarizar um transistor? Significa fazê-lo operar em um ponto fixo em CC dentro de suas curvas características, através do cálculo das correntes e tensões mais adequadas ao seu circuito. A polarização do TJB é também conhecida como *polarização DC*.

A análise ou projeto de um amplificador transistorizado, por exemplo, exige o conhecimento dos sinais e respostas DC e AC do sistema. Os parâmetros DC influenciam na resposta AC e vice-versa.

Para o projetista, é preciso definir bem o ponto de operação (ponto Q, quiescente) do transistor, ou seja, se o transistor vai operar na região *ativa*, de *corte* ou de *saturação* – Figura 2.51 –, respeitando os seus valores nominais.

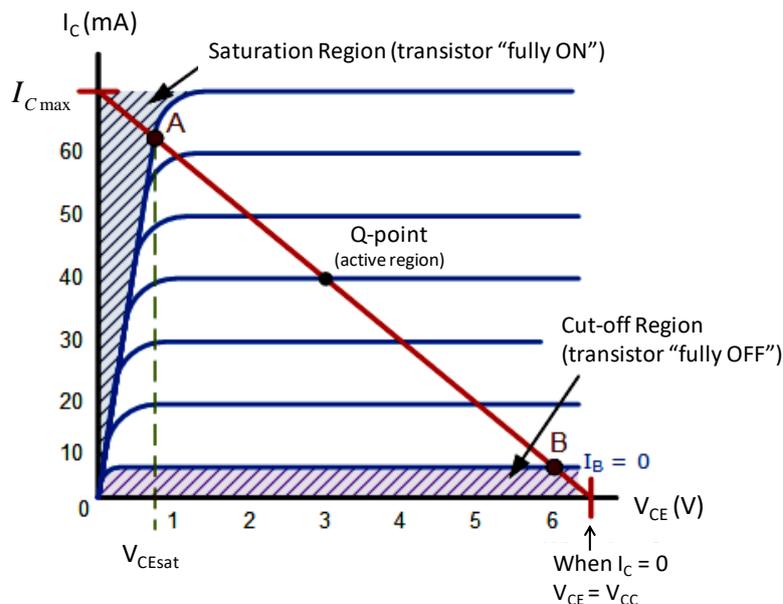


Figura 2.51 – Curvas características de saída do TJB.

A polarização correta do TJB é importante também devido às influências sobre o ganho de corrente (β) do transistor, advindas de: variação de temperatura, tolerâncias de fabricação, tipo de configuração do circuito etc. O objetivo é atingir uma estabilidade para o tipo de configuração DC adotada, a fim de que o TJB fique insensível a variações paramétricas (tolerância e temperatura) e do ganho β .

Por que o ganho de corrente (β) pode apresentar variações? Citando pelos menos dois motivos:

- 1) variações devido às tolerâncias de fabricação. Exemplo: a folha de dados de um TJB 2N3904 fornece um h_{FE} variando de 100 a 300 para $I_C = 10 \text{ mA}$;
- 2) influência da temperatura (Figura 2.52): quanto maior a temperatura da junção de um TJB, maior é o ganho de corrente.

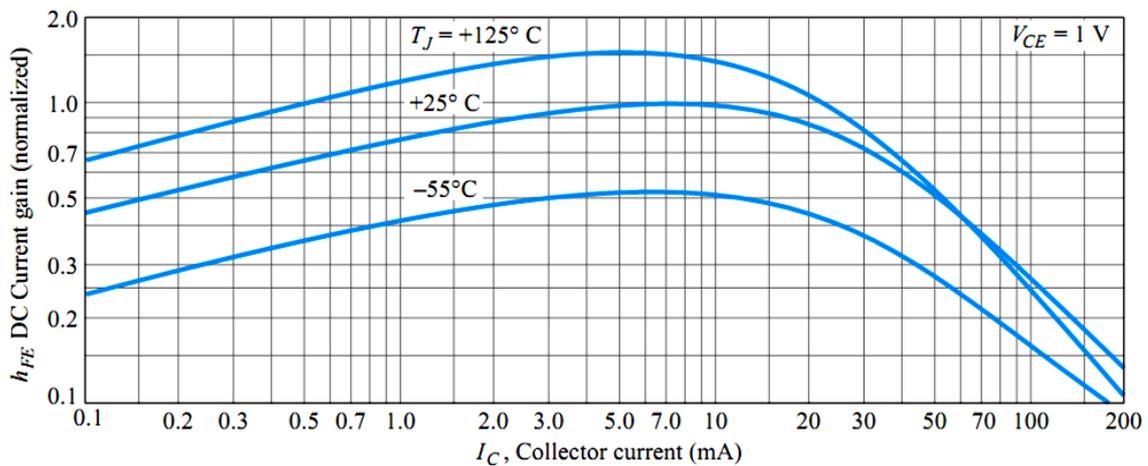


Figura 2.52 – Curvas h_{FE} em função da temperatura e de I_C no TJB 2N3904 (BOYLESTAD e NASHELSKY, 2004)

As equações básicas para o projeto do ponto quiescente de operação do TJB são:

$$V_{BE} = 0,7 \text{ V} \Big|_{\text{TJB de Silício}} \quad (2.15)$$

$$I_C = \beta \cdot I_B \quad (2.16)$$

$$I_C = \alpha \cdot I_E \quad (2.17)$$

$$I_E = (\beta + 1)I_B \cong I_C \quad (2.18)$$

2.7.1 – Polarização fixa pela base (corrente I_B constante)

A Figura 2.53a mostra um circuito com polarização fixa pela base. As equações desenvolvidas para este circuito são válidas igualmente para um transistor pnp.

Na Figura 2.53b tem-se o mesmo circuito isolado dos sinais AC, para a análise DC somente. Os capacitores C_1 e C_2 foram substituídos por circuitos abertos e a fonte V_{CC} foi separada em duas, uma para o circuito de entrada e outra para o circuito de saída.

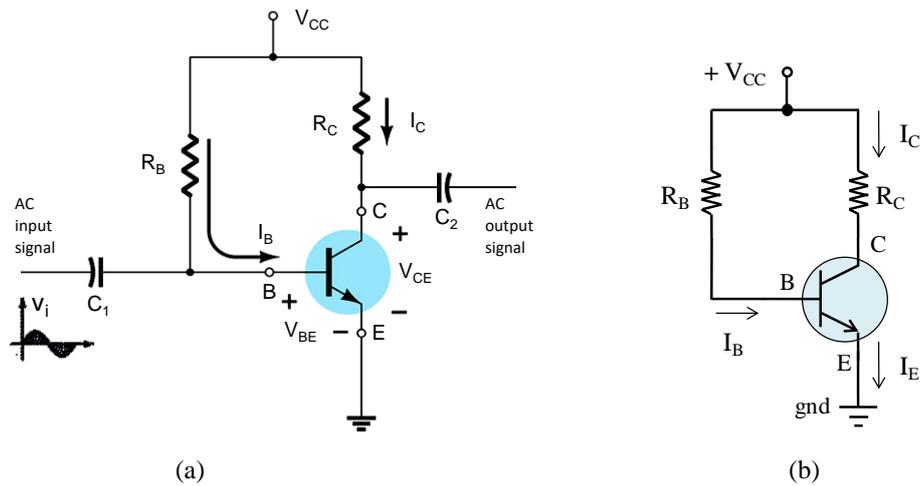
- Malha de entrada: polarização direta base-emissor

Aplicando-se a LKT (Lei de Kirchhoff das Tensões) para a malha de entrada da Figura 2.53b:

$$+ V_{CC} - I_B R_B - V_{BE} = 0$$

Isolando-se a corrente de base, obtém-se (2.19):

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad (2.19)$$



Fonte: BOYLESTAD E NASHELSKY, 2004.
 Figura 2.53 – (a) TJB com polarização fixa: sinais AC e DC. (b) Circuito equivalente DC de (a).

- Malha de saída: malha coletor-emissor

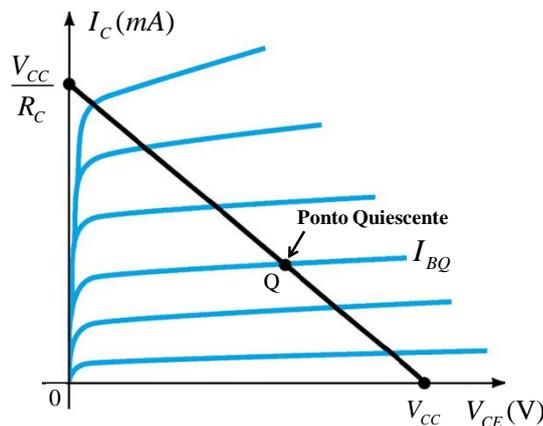
Através do ganho de corrente β se obtém a relação $I_C = \beta I_B$.
 Percorrendo, pela LKT, a malha de saída no sentido de $+V_{CC}$ em direção ao terra, tem-se:

$$+V_{CC} - I_C R_C - V_{CE} = 0$$

Isolando-se a tensão coletor-emissor, obtém-se (2.20):

$$V_{CE} = V_{CC} - I_C R_C \tag{2.20}$$

O ponto quiescente do transistor com polarização fixa pela base é identificado na Figura 2.54, localizado na reta de carga do dispositivo.



Fonte: BOYLESTAD E NASHELSKY, 2004.
 Figura 2.54 – Ponto quiescente do TJB – curva $I_C \times V_{CE}$.

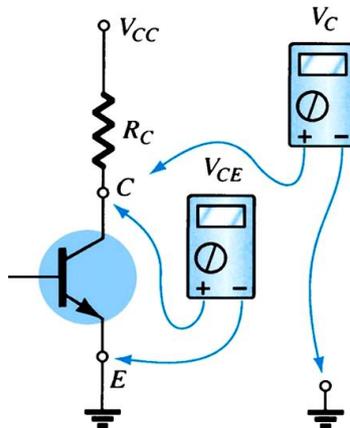
As equações para este ponto são dadas por:

$$I_{BQ} = \frac{V_{CC} - V_{BE}}{R_B} \tag{2.21}$$

$$I_{CQ} = \beta \cdot I_{BQ} \tag{2.22}$$

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot R_C \quad (2.23)$$

A Figura 2.55 mostra como medir as tensões de coletor e a de coletor-emissor.



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.55 – Como medir as tensões V_{CE} e V_C .

III Exemplo 41 – Seja o circuito de polarização fixa do TJB apresentado na Figura 2.55. Determinar:

a) As correntes quiescentes de base e de coletor.

$$I_{BQ} = \frac{(12 - 0,7)V}{240 \text{ k}\Omega} = 47,08 \mu\text{A}$$

$$I_{CQ} = \beta \cdot I_{BQ} = 50 \cdot 47,08 \times 10^{-6} = 2,35 \text{ mA}$$

b) A tensão quiescente de saída, V_{CEQ} .

De posse da corrente de coletor,

$$V_{CEQ} = 12 - 2,35 \text{ mA} \cdot 2,2 \text{ k}\Omega = 6,83 \text{ V}.$$

c) As tensões V_B , V_C e V_{BC} .

$$V_B = V_{BE} = 0,7 \text{ V e } V_C = V_{CE} = 6,83 \text{ V} \rightarrow V_{BC} = V_B - V_C = 0,7 - 6,83 = -6,13 \text{ V}.$$

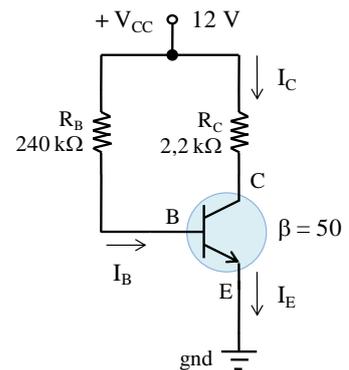


Figura 2.56 – Esquema de um TJB com polarização fixa.

EF 27 (MARQUES, JÚNIOR e CRUZ, 1996) – Um TJB é alimentado por uma fonte contínua de 12 V. Encontrar os resistores de polarização R_B e R_C (polarização fixa pela base) para o ponto quiescente: $(V_{CC}/2; 15 \text{ mA})$ e $V_{BEQ} = 0,7 \text{ V}$. Observação: $\beta = 200$.

Resp.: R_C (comercial) = 470 Ω , 1/4 W. R_B (comercial) = 150 k Ω , 1/8 W.

A respeito do uso de valores comerciais para os resistores calculados no EF 27, MARQUES *et al.* (1996) esclarecem que

(...) impõe-se um pequeno deslocamento no ponto quiescente. Porém este erro não é relevante, dado que todos os parâmetros do transistor são, também, valores estimados pelos fabricantes, sem contar a tolerância dos resistores de polarização.

2.7.2 – Saturação do transistor e reta de carga

O termo *saturação* é aplicável a qualquer sistema onde os níveis tenham alcançado seus valores máximos. Para o transistor, a saturação indica que a sua corrente é máxima e o mesmo opera como uma chave fechada, idealmente.

Assim, para um TJB operando na configuração EC, tem-se, aproximadamente:

$$V_{CE} = 0 \text{ V}$$

$$I_C = I_{C \text{ Max}} = I_{C \text{ sat}}$$

Esta situação é apresentada na Figura 2.57. O modelo do TJB como chave fechada é ilustrado na Figura 2.58a, onde a resistência entre coletor e emissor é nula (idealmente).

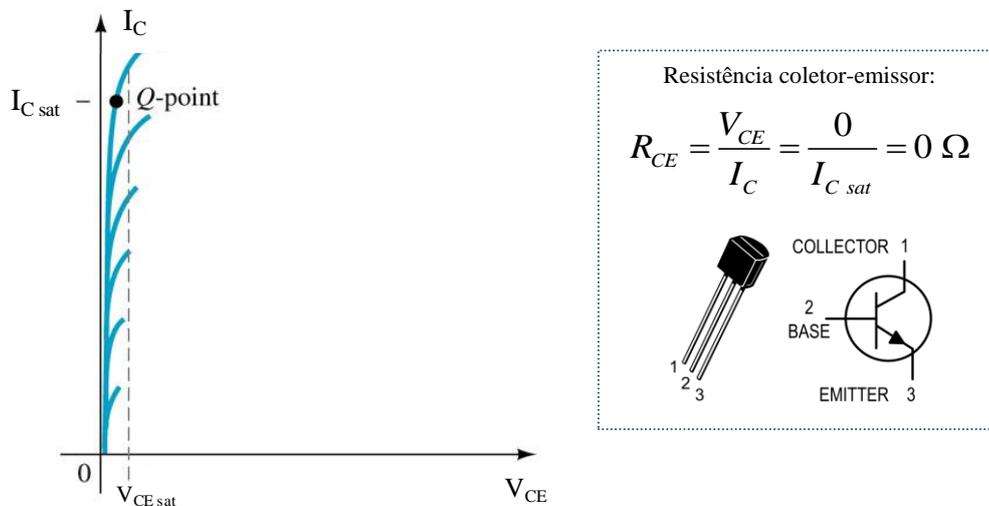


Figura 2.57 – Região de saturação do TJB (BOYLESTAD e NASHELSKY, 2004).

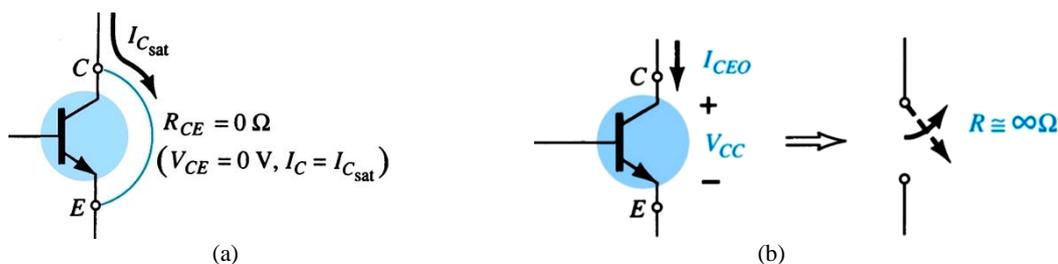


Figura 2.58 – (a) TJB (ON): chave fechada. (b) TJB (OFF): chave aberta (Boylestad e Nashelsky, 2004).

O termo *corte*, (Figura 2.58b) indica o TJB operando como uma chave aberta, onde os parâmetros ideais de coletor são: $R_{CE} \rightarrow \infty$ e, portanto, $I_C = 0$ (corrente I_{CEO}).

Para o TJB como chave fechada (ON), a sua corrente máxima é obtida da equação (2.24):

$$V_{CE} = V_{CC} - I_C \cdot R_C \quad \rightarrow \quad \text{Com } V_{CE} = 0 \quad \rightarrow \quad 0 = V_{CC} - I_C \cdot R_C$$

$$I_{C \text{ sat}} = \frac{V_{CC}}{R_C} \Big|_{V_{CE}=0 \text{ V}} \quad (2.24)$$

Para o TJB como chave aberta (OFF), tem-se $I_C = 0$.

Ocorre então a máxima tensão sobre o componente, dada por $V_{CE\text{ corte}}$.

$$V_{CE} = V_{CC} - I_C R_C \rightarrow V_{CE} = V_{CC} - (0) \times R_C$$

$$V_{CE\text{ corte}} = V_{CC} \Big|_{I_C=0\text{ mA}} \quad (2.25)$$

Os parâmetros $I_{C\text{ sat}}$ e $V_{CE\text{ corte}}$ definem uma reta no gráfico $I_C \times V_{CE}$, denominada de **RETA DE CARGA** (*load line*). A Figura 2.59 mostra a Reta de Carga do TJB, com as regiões de saturação e de corte em destaque.

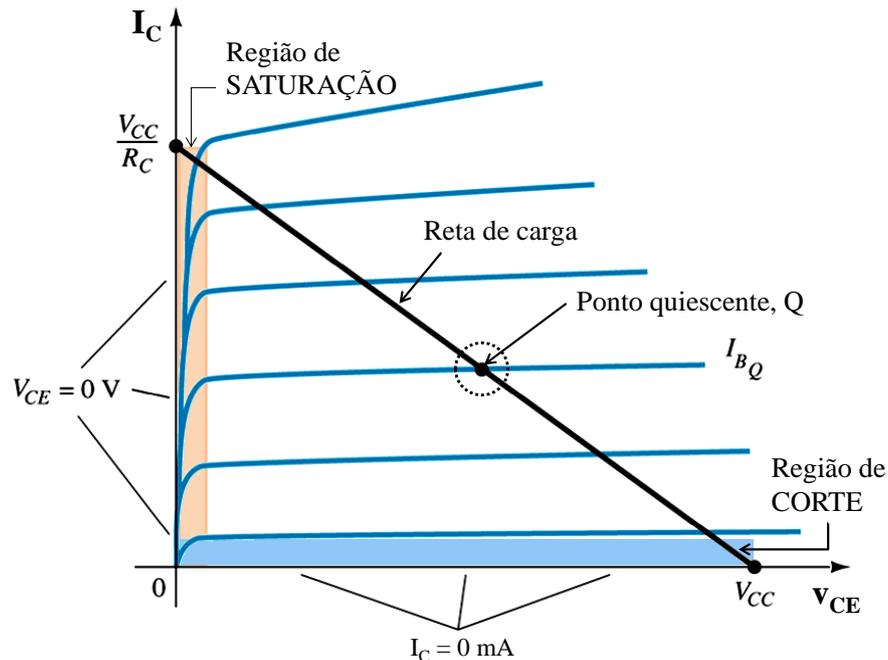


Figura 2.59 – Reta de carga do TJB (BOYLESTAD e NASHELSKY, 2004).

► É evidente que o valor de $I_{C(\text{sat})}$ não deve ultrapassar o valor máximo de I_C do fabricante. Para o **TJB BC547**:

$I_{C\text{ max}} = 100\text{ mA}$ e $V_{CE(\text{sat})} = 200\text{ mV}$ (valor típico).

O seu *datasheet* está disponível em:

<http://www.clubedaeletronica.com.br/Datasheet/Transistores/BC547.pdf>



Exemplo 42

Para um TJB em polarização fixa pela base e tendo os valores indicados pela reta de carga da Figura 2.60, pede-se encontrar V_{CC} , R_C e R_B .

Solução:

Tensão da fonte: com o TJB em corte,

$$V_{CE\text{ corte}} = V_{CC} \Big|_{I_C=0\text{ mA}} = 20\text{ V}$$

Para o ponto de saturação:

$$I_{C\text{ sat}} = \frac{V_{CC}}{R_C} \Big|_{V_{CE}=0\text{ V}} \rightarrow R_C = \frac{V_{CC}}{I_{C\text{ sat}}} = \frac{20}{10\text{ mA}} = 2\text{ k}\Omega$$

Resistor R_B (com $I_B = 25 \mu A$):

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \rightarrow R_B = \frac{V_{CC} - V_{BE}}{I_B} = \frac{20 - 0,7}{25 \mu A} = 772 \text{ k}\Omega$$

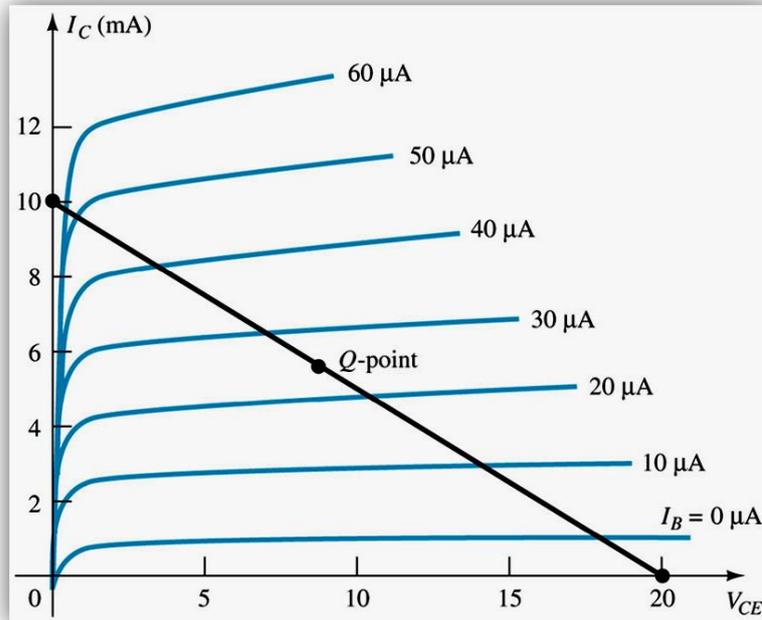


Figura 2.60 – Retas de carga de um TJB – Exemplo 42 (BOYLESTAD e NASHELSKY, 2004).

EF 28 – Um dado transistor, com $\beta = 250$ e com polarização DC fixa pela base apresenta:

1) as fontes V_{BB} (malha base-emissor) e V_{CC} (malha coletor-emissor), fixadas em 5 V e em 12 Volts, respectivamente;

2) os componentes passivos $R_B = 470 \text{ k}\Omega$ e $R_C = 1 \text{ k}\Omega$.

a) Calcular o ponto quiescente do circuito (ponto de operação, I_{CQ} e V_{CEQ}).

b) Desenhar no gráfico da Figura 2.61 a reta de carga e localizar aí o ponto quiescente do item (a).

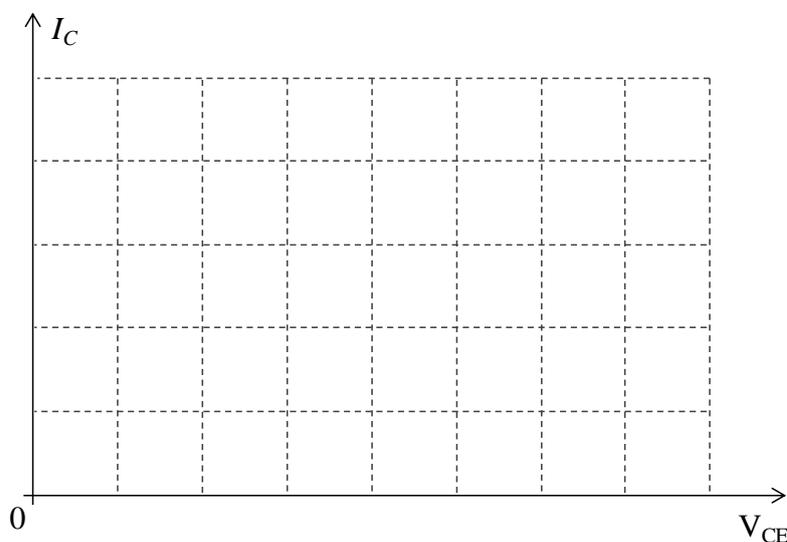


Figura 2.61 – Curva $I_C \times V_{CE}$ do TJB do EF 28.

2.7.3 – Deslocando o ponto de operação na reta de carga

Existem três modos de se deslocar o ponto quiescente do TJB:

- 1) Alteração somente da corrente de base ou da fonte V_{BB} (Figura 2.62);
- 2) Fazendo alteração somente no resistor R_C , o que muda o valor de I_{Cmax} (Figura 2.63a) e
- 3) Ajustando somente o valor da fonte CC (Figura 2.63b).

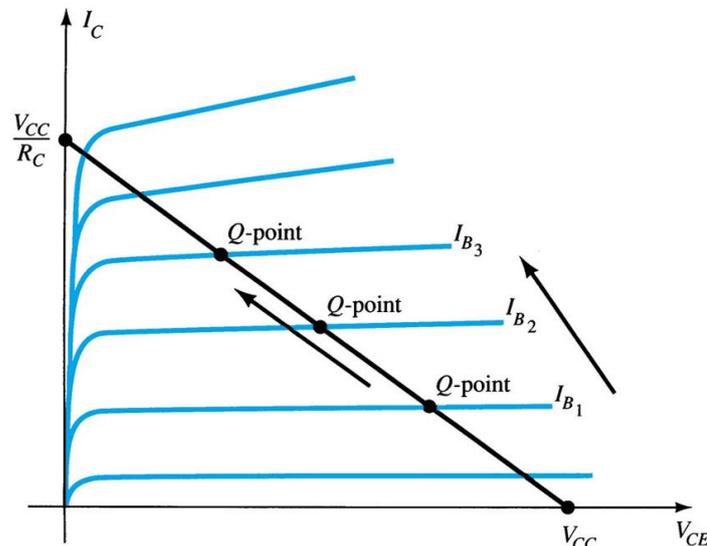
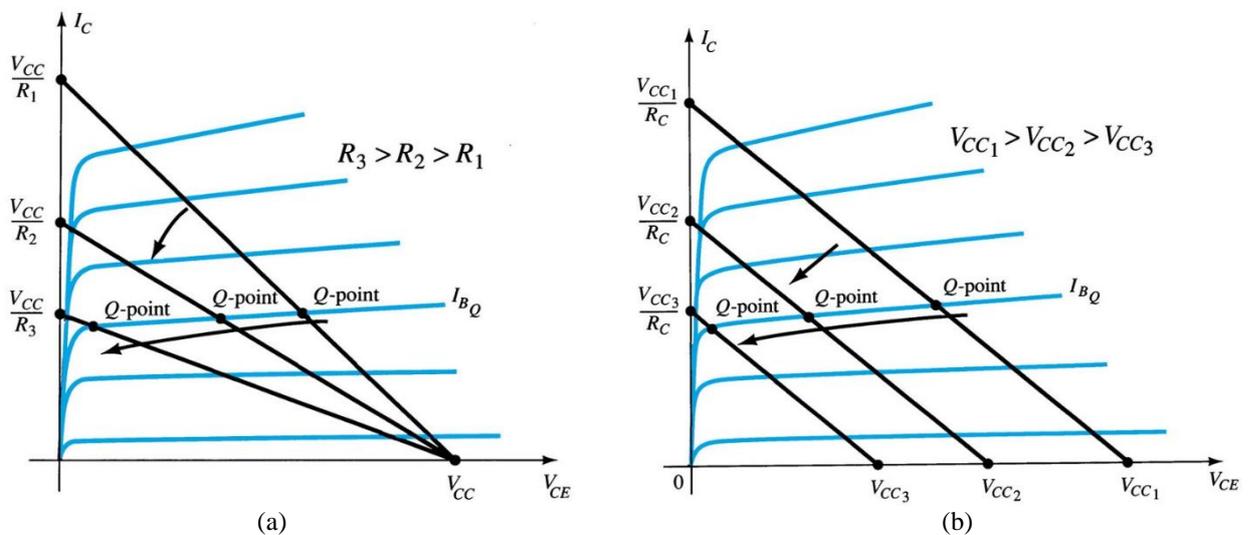


Figura 2.62 – Alteração do valor de I_B - malha de entrada (BOYLESTAD e NASHELSKY, 2004).

Para obter diferentes níveis de I_B , pode ser utilizado no circuito de polarização um potenciômetro (para uma variação contínua nas curvas de I_B) ou então valores discretos de resistores.

Outro modo é variar a fonte V_{CC} . Estas possibilidades estão descritas em (2.26).

$$\Delta I_B = \frac{V_{CC} - V_{BE}}{\Delta R_B} \Big|_{V_{BE} \text{ constante}} \quad \text{ou} \quad \Delta I_B = \frac{\Delta V_{CC} - V_{BE}}{R_B} \Big|_{V_{BE} \text{ constante}} \quad (2.26)$$



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.63 – (a) Deslocamento do ponto Q através do ajuste de R_C (com V_{CC} e I_B fixos).
(b) Deslocamento do ponto Q, através do ajuste de V_{CC} , com R_C e I_B fixos.

2.7.4 – Polarização estável do emissor

Como visto no item anterior, o ponto quiescente ou de operação de um TJB pode ser deslocado ao longo da reta de carga, através de alterações de parâmetros do circuito (tensão de alimentação e resistores).

Outro tipo de alteração no ponto quiescente ocorre devido a variações no ganho do transistor (β), o que pode ocorrer devido à: temperatura de operação e variações paramétricas (erros de tolerância e diferenças de um transistor para outro equivalente, com relação ao fabricante).

A polarização estável de emissor apresenta o acréscimo de um resistor R_E conectado entre o emissor do TJB e o terra, como visto na Figura 2.64. Tal procedimento melhora a estabilidade do ponto Q, ou seja, torna-o menos sensível às variações de β , como será demonstrado mais adiante.

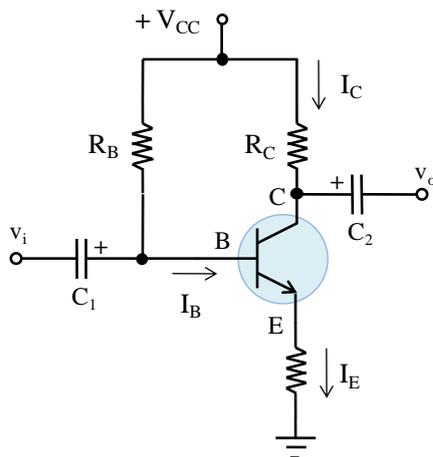


Figura 2.64 – Circuito de polarização do TJB com resistor de emissor.

- Malha Base-Emissor:

O circuito de polarização estável de emissor da Figura 2.65a (equivalente DC) tem a malha de entrada redesenhada na Figura 2.65b.

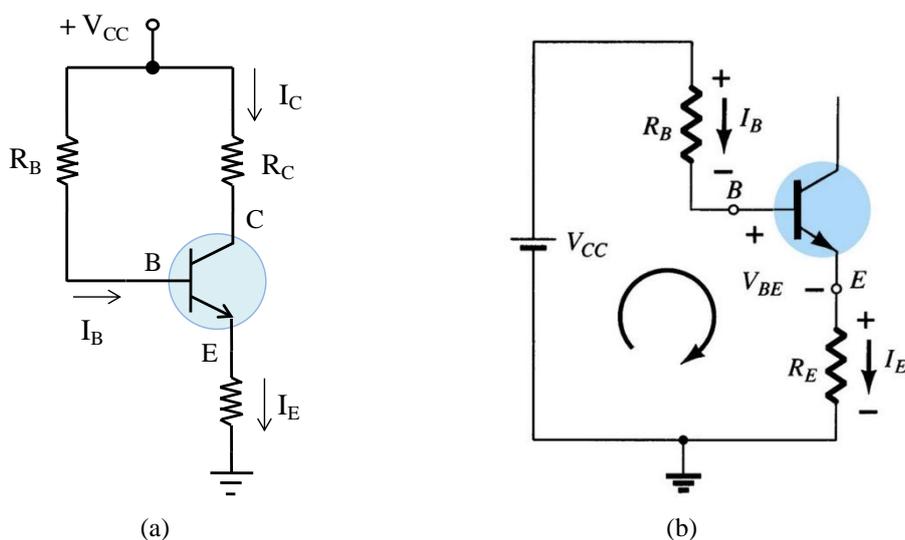


Figura 2.65 – (a) Circuito equivalente DC do circuito da Figura 2.64.

(b) Circuito equivalente para a malha de entrada, base-emissor (BOYLESTAD e NASHELSKY, 2004).

Aplicando a LKT no sentido horário para a Figura 2.65b, obtém-se (2.27):

$$+V_{CC} - I_B R_B - V_{BE} - I_E R_E = 0 \quad (2.27)$$

Da relação entre as correntes do TJB: $I_E = I_C + I_B = \beta I_B + I_B \rightarrow I_E = (\beta + 1)I_B$

Substituindo-se I_E na equação (2.27), obtém-se: $+V_{CC} - I_B R_B - V_{BE} - (\beta + 1)I_B R_E = 0$

Isolando-se o valor da corrente de base, encontra-se (2.28):

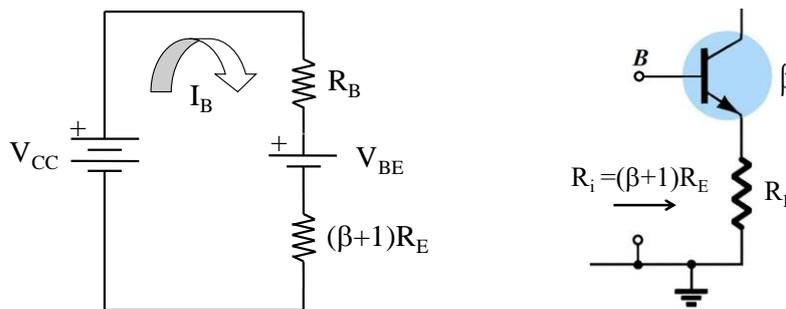
$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} \quad (2.28)$$

Comparado a equação (2.28) com a equação (2.21), I_B para o circuito de polarização fixa, vê-se que o único termo diferente é o que aparece no denominador, $(\beta + 1)R_E$. Este termo é denominado de resistência refletida ao circuito de entrada.

Impedância R_E refletida: R_i

O resistor de emissor do TJB, que também faz parte da malha de saída coletor-emissor, é *refletido* para o circuito de entrada por um fator $(\beta + 1)$, de acordo com a equação (2.29) e a Figura 2.66.

$$R_i = (\beta + 1)R_E \quad (2.29)$$



Fonte: BOYLESTAD E NASHESKY, 2004.

Figura 2.66 – (a) Circuito que representa a equação (25). (b) Valor da impedância refletida.

Malha de saída (coletor-emissor)

Aplicando-se a LKT (ver circuito da Figura 2.67), percorrendo a malha no sentido horário, tem-se:

$$\sum v = 0 \rightarrow I_E R_E + V_{CE} + I_C R_C - V_{CC} = 0$$

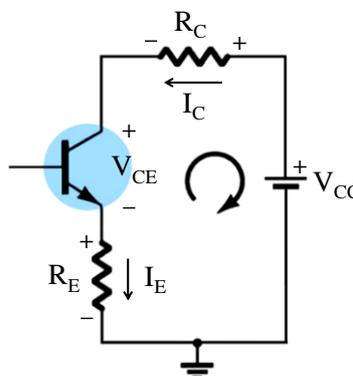


Figura 2.67 – Circuito da malha de saída, coletor-emissor (BOYLESTAD e NASHESKY, 2004).

Considerando-se $I_C \cong I_E$ e agrupando os termos, obtém-se a tensão quiescente V_{CE} :

$$V_{CE} = V_{CC} - I_C \cdot (R_C + R_E) \quad (2.30)$$

Como nesta configuração o emissor não é aterrado,

$$V_E = I_E R_E \quad (2.31)$$

A tensão de coletor pode ser determinada de duas maneiras:

(1) a partir de $V_{CE} = V_C - V_E$

$$V_C = V_{CE} + V_E \quad (2.32)$$

(2) pela LKT, a partir da fonte até o coletor.

$$V_C = V_{CC} - I_C R_C \quad (2.33)$$



Exemplo 43 – Seja o TJB da Figura 2.68, com polarização estável de emissor.

- Encontrar o ponto de operação para $\beta = 50$.
- Calcular as tensões V_C , V_E , V_B e V_{BC} .

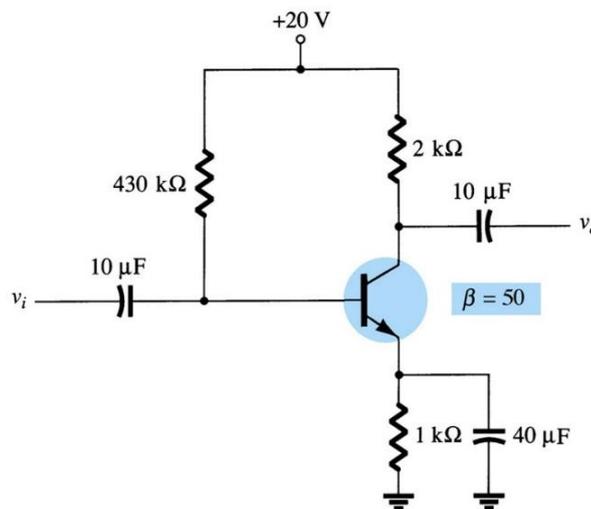


Figura 2.68 – Exemplo 43 (BOYLESTAD e NASHELSKY, 2004).

► Solução:

a) Ponto quiescente:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20 - 0,7}{430k + (50 + 1)1k} = 40,1 \mu\text{A}.$$

$$I_C = \beta \cdot I_B = 50 \times 40,1 \mu\text{A} = 2,01 \text{ mA}.$$

$$V_{CE} = V_{CC} - I_C \cdot (R_C + R_E) \rightarrow V_{CE} = 20 - 2,01\text{m} \cdot (2k + 1k) = 13,97 \text{ V}.$$

b) Tensões V_C , V_E , V_B e V_{BC} .

$$V_C = V_{CC} - I_C \cdot (R_C) \rightarrow V_C = 20 - 2,01\text{m} \cdot (2k) = 15,98 \text{ V}.$$

$$V_E = V_C - V_{CE} \rightarrow V_E = 15,98 - 13,97 = 2,01\text{V}.$$

$$\text{De outro modo, } V_E = I_E \cdot R_E \cong I_C \cdot R_E = 2,01 \text{ mA} \times 1\text{k}\Omega = 2,01\text{V}.$$

$$V_B = V_{BE} + V_E \rightarrow V_B = 0,7 + 2,01 = 2,71 \text{ V}.$$

$$V_{BC} = V_B - V_C \rightarrow V_{BC} = 2,71 - 15,98 = -13,27 \text{ V}.$$

2.7.5 – Polarização por Divisor de Tensão

A Figura 2.69a mostra a topologia do circuito, onde R_1 e R_2 fixam a tensão na base do TJB.

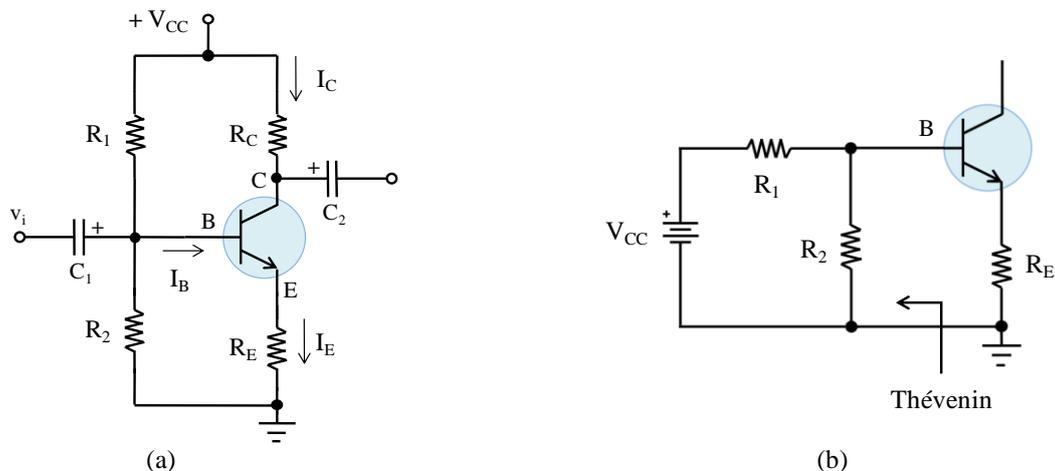


Figura 2.69 – (a) Polarização por divisor de tensão. (b) Circuito equivalente de Thévenin da malha base-emissor.

Para o modelamento dos circuitos de entrada e saída desta configuração, serão utilizados os seguintes métodos:

- *Análise Exata*, que pode ser aplicado a qualquer divisor de tensão e
- *Análise Aproximada*, que só pode ser utilizado sob certas condições.

- MÉTODO DE ANÁLISE EXATA

O circuito de entrada da Figura 2.69a pode ser redesenhado como mostra a Figura 2.69b, para a análise DC, constituindo um circuito equivalente de Thévenin.

Os parâmetros R_{Th} e V_{Th} são determinados com base nos esquemas da Figura 2.70.



Figura 2.70 – (a) R_{Th} do circuito da Figura 2.69b. (b) Tensão V_{Th} (BOYLESTAD e NASHELSKY, 2004).

- *Resistência R_{Th} e tensão V_{Th}* : com base na Figura 2.69b, a resistência R_{Th} é vista dos terminais da base com a fonte V_{CC} desativada, circuito da Figura 2.70a. R_{Th} é o paralelo de R_1 e R_2 , determinado por (2.34).

$$R_{Th} = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (2.34)$$

Do teorema de Thévenin, a tensão V_{Th} é a tensão de circuito aberto vista dos terminais de interesse. No presente caso, V_{Th} é a tensão nos terminais da base, igual a V_{R2} (32), Figura 2.70b.

O circuito equivalente de Thévenin é então obtido, como mostra a Figura 2.71c.

$$V_{Th} = V_{R2} = \frac{V_{CC}}{R_1 + R_2} \cdot R_2 \quad (2.35)$$

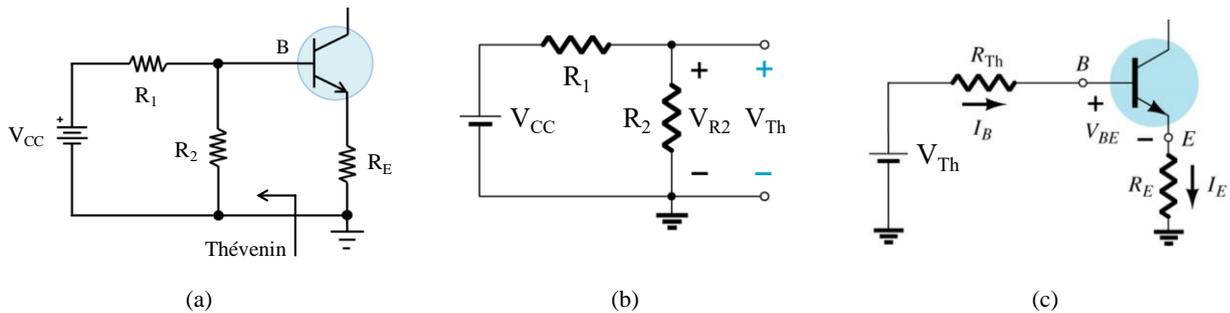


Figura 2.71 – Determinação da Tensão de Thévenin. (a) Malha base-emissor. (b) Tensão V_{Th} (determinação). (c) Circuito de Thévenin da malha base-emissor (BOYLESTAD e NASHELSKY, 2004).

Através da LKT, obtém-se na malha base-emissor: $V_{Th} - I_B \cdot R_{Th} - V_{BE} - I_E \cdot R_E = 0$

Substituindo-se $I_E = (\beta + 1) \cdot I_B$ em (2.33) e solucionando para I_B , tem-se:

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta + 1) \cdot R_E} \quad (2.36)$$

- Determinação do ponto quiescente:

Conhecida a corrente I_B , os outros parâmetros do circuito são facilmente determinados (I_C e V_{CE}).

$$I_{CQ} = \beta \cdot I_{BQ} \quad e \quad V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E).$$



III Exemplo 44 - Seja um TJB, com polarização por divisor de tensão (Figura 2.69a). Os parâmetros do circuito são: $V_{CC} = 22 \text{ V}$, $R_1 = 39 \text{ k}\Omega$, $R_2 = 3,9 \text{ k}\Omega$, $R_C = 10 \text{ k}\Omega$, $R_E = 1,5 \text{ k}\Omega$ e $\beta = 140$.

a) Calcular os parâmetros de Thévenin do circuito e I_{BQ} .

$R_{Th} = R_1 \parallel R_2 = \frac{(39k) \times (3,9k)}{39k + 3,9k} = 3,55 \text{ k}\Omega$	$V_{Th} = R_1 \parallel R_2 = \frac{R_2 \times V_{CC}}{R_1 + R_2} = \frac{3,9k \times 22}{39k + 3,9k} = 2 \text{ V}$
--	--

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta + 1) \cdot R_E} = \frac{2 - 0,7}{3,55k + (140 + 1) \cdot 1,5k} = 6,05 \text{ }\mu\text{A}.$$

b) Calcular os valores de I_{CQ} e V_{CEQ} .

$$I_{CQ} = \beta \cdot I_{BQ} = 140 \times 6,05 \text{ }\mu\text{A} = 0,85 \text{ mA}.$$

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E) = 22 - 0,85 \text{ mA} \cdot (10k + 1,5k) = 12,22 \text{ V}.$$

- c) Plotar a reta de carga deste circuito, indicando o ponto quiescente.
Ver o gráfico a seguir, Figura 2.72.

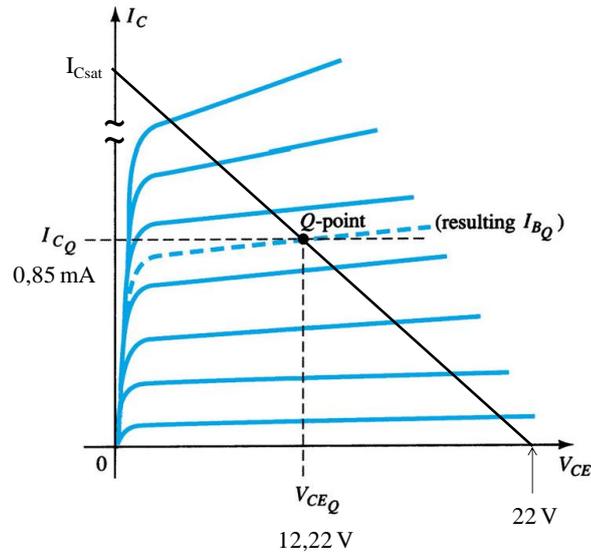
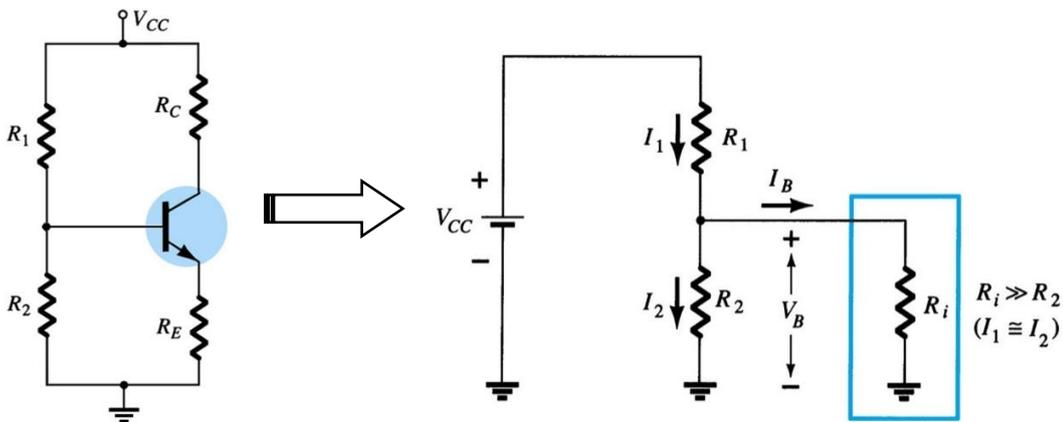


Figura 2.72 – Reta de carga para o TJB do Exemplo 44 (BOYLESTAD e NASHELSKY, 2004).

- MÉTODO DE ANÁLISE APROXIMADA

O circuito de entrada da configuração por divisor de tensão pode ser redesenhado como mostra a Figura 2.73, para a análise DC, onde R_i é a resistência R_E , refletida à malha de entrada.



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.73 – Malha de entrada do circuito de polarização por divisor de tensão (método aproximado).

O uso deste método impõe uma condição: o resistor R_i deverá ser muito maior do que R_2 , a fim de que se tenha: $I_B \rightarrow 0$ e $I_2 \rightarrow I_1$ (o que permite utilizar a regra do divisor de tensão para determinar V_B). Assim, a tensão na base será encontrada por (2.37).

$$V_B = \frac{V_{cc}}{R_1 + R_2} \cdot R_2 \quad (2.37)$$

Tendo $R_i = (\beta + 1) \cdot R_E \cong \beta R_E$, a condição que determina a validade do método aproximado é:

$$\beta R_E \geq 10 R_2 \quad (2.38)$$

Satisfeita a condição (2.38), este método pode ser aplicado com um alto grau de precisão. Uma vez determinado V_B , o valor de V_E será dado por:

$$V_E = V_B - V_{BE} \quad (2.39)$$

Correntes I_E e I_C : $I_E = \frac{V_E}{R_E}$ e $I_{CQ} \cong I_E$

Tensão V_{CEQ} : $V_{CE} = V_{CC} - I_C \cdot (R_C + R_E)$



Exemplo 45 – Utilizando o método de análise aproximada, repita os cálculos do ponto quiescente para o circuito do exemplo 44.

① Condição para uso da análise aproximada:

$$\beta \cdot R_E \geq 10 \cdot R_2$$

$$(140) \cdot (1,5 \text{ k}) \geq 10 \cdot (3,9 \text{ k})$$

$$210 \text{ k}\Omega \geq 39 \text{ k}\Omega$$

② Tensão de base, por divisor de tensão: $V_B = \frac{V_{cc}}{R_1 + R_2} \cdot R_2 = \frac{22}{39 \text{ k} + 3,9 \text{ k}} \cdot 3,9 \text{ k} = 2 \text{ V}$

③ Tensão do emissor: $V_E = V_B - V_{BE} = 2 \text{ V} - 0,7 \text{ V} = 1,3 \text{ V}$.

④ Ponto quiescente, (I_{CQ} , V_{CEQ}): $I_{CQ} \cong I_E = \frac{V_E}{R_E} = \frac{1,3 \text{ V}}{1,5 \text{ k}\Omega} = 0,867 \text{ mA}$.

$$\begin{aligned} V_{CE} &= V_{CC} - I_C \cdot (R_C + R_E) \\ &= 22 - (0,867 \text{ mA}) \cdot (10 \text{ k} + 1,5 \text{ k}) \\ &= 22 - 9,97 = 12,03 \text{ V} \end{aligned}$$

2.7.6 – Estabilidade do ponto quiescente com relação ao tipo de polarização do TJB

A estabilidade do ponto quiescente pode ser alterada através da variação do ganho de corrente, como vimos anteriormente (influência de temperatura e variações paramétricas). Será verificada esta estabilidade nos circuitos de polarização até aqui estudados. Existem muitas topologias, mas estas são as mais utilizadas, sendo a mais estável a polarização por divisor de tensão.

As variações percentuais em I_C e em V_{CE} são encontradas por (2.40) e (2.41).

$$\Delta I_{C_Q\%} = \left| \frac{I_{C_Q f} - I_{C_Q i}}{I_{C_Q i}} \right| \times 100 \quad (2.40)$$

$$\Delta V_{CE_Q\%} = \left| \frac{V_{CE_Q f} - V_{CE_Q i}}{V_{CE_Q i}} \right| \times 100 \quad (2.41)$$

2.7.6.1 – Polarização Fixa pela Base

Este tipo de polarização é bastante vulnerável com relação à alterações de temperatura e de tolerância, inerentes ao ganho β .

A Tabela 2.3 apresenta na primeira linha os dados do exemplo 41, para $\beta = 50$. Na 2ª linha, estes dados são calculados para $\beta = 100$. Houve redução na tensão coletor-emissor e aumento da corrente de coletor. Verifique com cálculos os dados da 2ª linha ($\beta = 100$).

Tabela 2.3 – Alterações no ponto quiescente do TJB com a variação do ganho β .

β	I_B (μA)	I_C (mA)	V_{CE} (V)	ΔI_B %	ΔI_C %	ΔV_{CE} %
50	47,08	2,35	6,83	X	\uparrow 100 %	\downarrow 76 %
100	47,08	4,71	1,64			



Exemplo 46 – Seja a Figura 2.74, que mostra os resultados de simulação de um circuito de polarização fixa para um TJB. Foram utilizados dois transistores diferentes.

- A variação em β nesta simulação foi por temperatura ou paramétrica?
- Com base nos valores de I_C e V_{CE} apresentados na Figura 2.74a e na Figura 2.74b, qual é o valor de β e a variação percentual do ponto quiescente para cada caso?

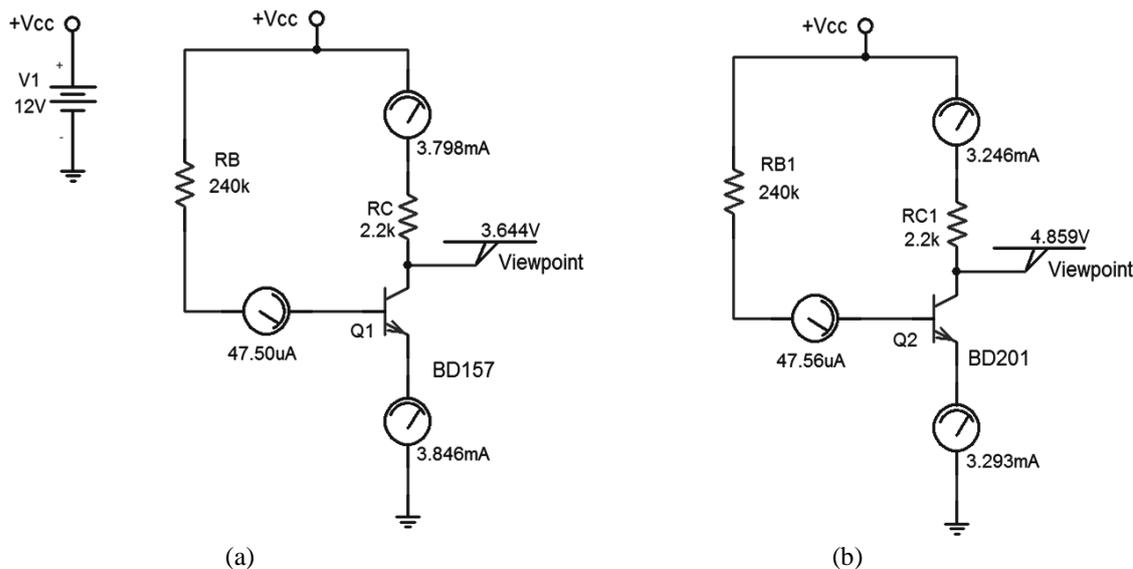


Figura 2.74 – Variação nos parâmetros de corrente e tensão para dois TJBs diferentes.

2.7.6.2 – Polarização estável de emissor

Com o acréscimo de R_E , o circuito de polarização do TJB em EC ganha uma *melhoria na estabilidade*. Assim, mesmo ocorrendo modificações nas condições externas (temperatura, Beta do TJB), as correntes e tensões DC permanecem próximas aos valores previamente estabelecidos.



Exemplo 47 – Repetir os cálculos do ponto quiescente para o circuito do exemplo 43, adotando agora um TJB com um ganho igual a 100. Colocar os resultados em uma tabela.

Solução: após efetuar os cálculos para os valores de interesse, se obtém a Tabela 2.4.

Tabela 2.4 – Variação no ponto de operação do TJB.

β	I_B (μA)	I_C (mA)	V_{CE} (V)
50	40,1	2,01	13,97
100	36,3	3,63	9,11

Fonte: BOYLESTAD E NASHELSKY, 2004.

Da análise desta tabela conclui-se que, com o aumento de 100 % em I_B :

- a corrente de coletor aumenta cerca de 81 %;
- a tensão V_{CE} diminui aproximadamente 35 %:

$$\Delta V_{CE\%} = \left| \frac{V_{CE\%f} - V_{CE\%i}}{V_{CE\%i}} \right| \times 100 = \left| \frac{9,11 - 13,97}{13,97} \right| \times 100 = 34,79\%$$

Polarização por Divisor de Tensão

O circuito de polarização do TJB por divisor de tensão melhora a estabilidade do ponto Q em relação às configurações anteriormente estudadas (polarização fixa e polarização estável do emissor), propiciando o aumento da estabilidade térmica e da imunidade a dispersões paramétricas de β .



III Exemplo 48 – Pelo método de análise aproximada, encontre a variação percentual no ponto quiescente para um TJB polarizado por divisor de tensão, circuito do exemplo 44. Considerar a variação em β de 140 para 70.

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta + 1) \cdot R_E} = \frac{2 - 0,7}{3,55k + (70 + 1) \cdot 1,5k} = 11,81 \mu A.$$

Solução:

$$I_{CQ} = \beta \cdot I_{BQ} = 70 \times 11,81 \mu A = 0,83 \text{ mA}.$$

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E) = 22 - 0,83 \text{ mA} \cdot (10k + 1,5k) = 12,46 \text{ V}.$$

Com os novos valores do ponto quiescente, preenche-se a 2ª linha da Tabela 2.5 e a seguir se efetua o cálculo de sua variação percentual, que é muito pequena. Isto comprova a sua grande estabilidade. Este tipo de polarização se mostrou muito estável.

Tabela 2.5 – Alterações no ponto quiescente do TJB com a variação do ganho β : pol. por divisor de tensão.

β	I_B (μA)	I_C (mA)	V_{CE} (V)	ΔI_B %	ΔI_C %	ΔV_{CE} %
140	6,05	0,85	12,22	↑ 48,77 %	↓ 2,41 %	↑ 1,93 %
70	11,81	0,83	12,46			

A ideia da estabilidade pode então ser assim resumida:

- mesmo ocorrendo modificações nas condições externas (temperatura, Beta do TJB), as correntes e tensões DC permanecem próximas aos valores previamente estabelecidos;
- isto garante a operação do transistor em uma região projetada (saturação, corte ou região ativa);
- para o TJB operando na região ativa (onde ocorre uma operação de amplificação de sinais) esta estabilidade é uma situação muito desejada, principalmente em aplicações de áudio. Isto garante um sinal de saída do amplificador sem distorções.

2.7.7 – Polarização de transistores *pnp*

A polarização do transistor *pnp* é o oposto do *nnp* (lógica negativa), mas o padrão de determinação dos parâmetros é o mesmo. Na Figura 2.76 nota-se a inversão no sentido de circulação das correntes.

Malha de entrada: pela LKT, $\Sigma V = 0$.

$$-I_E \cdot R_E + V_{BE} - I_B \cdot R_B - (-V_{CC}) = 0$$

$$I_B = \frac{V_{CC} + V_{BE}}{R_B + (\beta + 1) \cdot R_E}$$

Malha de saída:

$$-I_E \cdot R_E + V_{CE} - I_C \cdot R_C + V_{CC} = 0$$

$$V_{CE} = -V_{CC} + I_C \cdot (R_C + R_E)$$

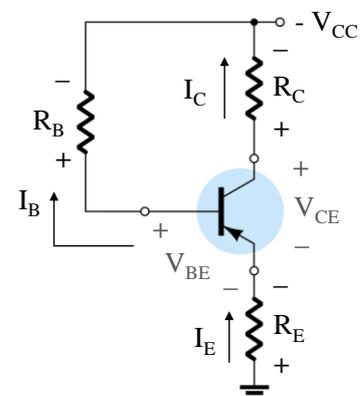


Figura 2.75 – Polarização de um TJB *pnp*.

2.8 – Transistores como chave – projeto

Um transistor pode trabalhar como chave eletrônica. Para isto é preciso efetuar a sua polarização de forma apropriada: corte ou saturação. Operando como chave o TJB possui diversas aplicações, desde o chaveamento de uma carga conectada a uma fonte CA, através dos contatos de um relé, até o emprego em circuitos digitais.

Operando na região de saturação e de corte, o TJB é um elemento de controle ON-OFF (liga-desliga), conduzindo corrente ou não (MARQUES, JÚNIOR e CRUZ, 1996). Quando saturado o TJB conduz uma corrente máxima (veja a Figura 2.76), especificada em catálogo como corrente máxima de coletor.

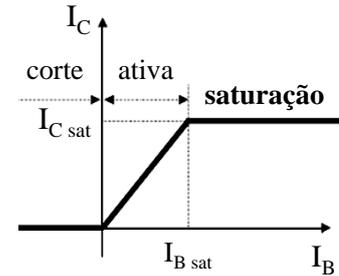


Figura 2.76 – O transistor como chave (SANTOS, 2012).

2.8.1 – Circuitos de chaveamento com TJB

Através de um projeto apropriado, o TJB pode ser utilizado como chave em diversas aplicações. O circuito da Figura 2.77 representa um INVERSOR, onde o ponto Q chaveia do corte para a saturação, ao longo da reta de carga, como mostra a Figura 2.78.

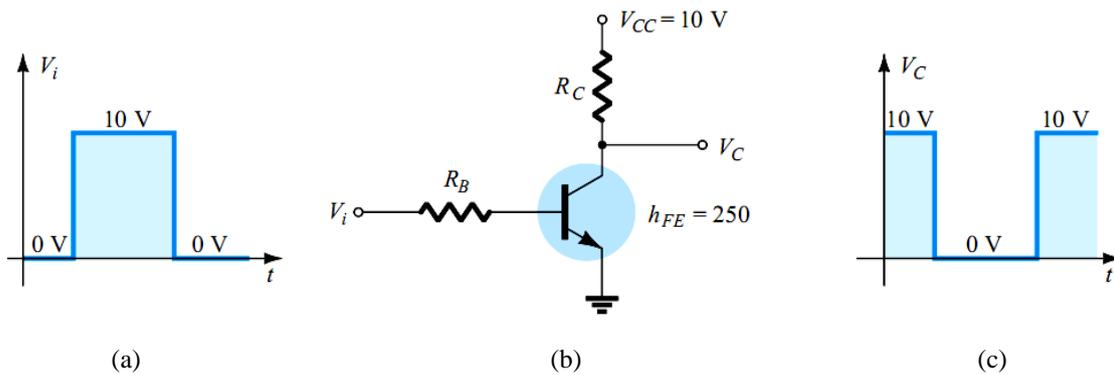
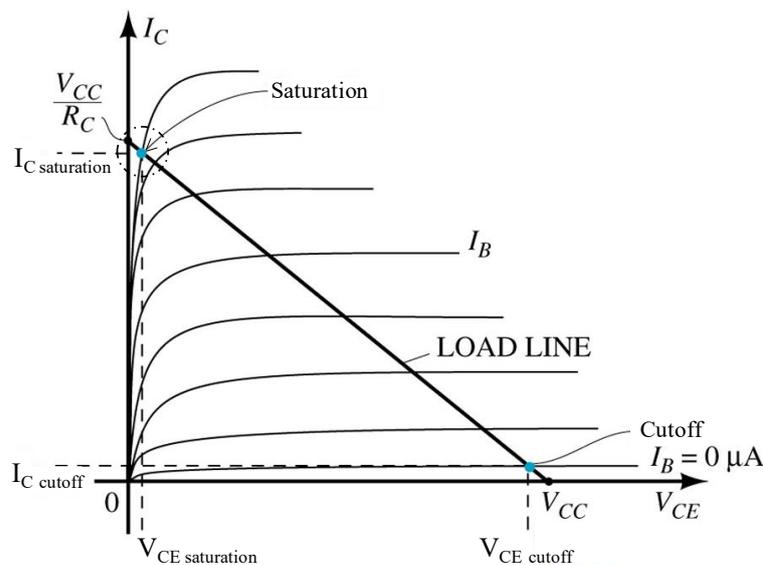


Figura 2.77 – Circuito de chaveamento do TJB (Boylestad e Nashelsky, 2004).



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.78 – Reta de carga do TJB: operação em saturação e em corte.

Condições de projeto:

Nível de saturação do TJB: $I_{C_{sat}} = \frac{V_{CC}}{R_C}$

O valor de I_B na região ativa, um pouco abaixo do valor de $I_{C_{sat}}$ é: $I_{B_{max}} \cong I_{C_{sat}} / \beta$.

Para garantir o nível de saturação, a seguinte situação é suficiente:

Para o pior caso de temperatura e corrente, a maioria dos transistores de silício de pequeno sinal apresenta um beta maior que 10. Daí, uma regra prática de projeto sustenta que se adote a regra de 10:1 para circuitos de chaveamento com TJBs, ou seja, tem-se $I_B > (I_C / 10)$ – equação (2.42).

$$I_B > \frac{I_{C_{sat}}}{\beta} \tag{2.42}$$

Portanto, para garantir o valor máximo de I_B , o valor de β deve ser mínimo (disponível nos datasheets como ganho de corrente DC $h_{FE \min}$).



Exemplo 49 – Determinar R_B e R_C para o TJB inversor da Figura 2.79, sendo dado $I_{C_{sat}} = 10 \text{ mA}$ e o sinal de entrada $v_i(t)$ uma onda quadrada, variando de 0 a 10 V_p (Figura 2.80).

Para a saturação, aplica-se $I_{C_{sat}} = \frac{V_{CC}}{R_C}$

$$10 \text{ mA} = \frac{10}{R_C} \rightarrow R_C = 1 \text{ k}\Omega$$

$$I_{B_{sat}} = \frac{I_{C_{sat}}}{\beta_{dc}} = \frac{10 \text{ mA}}{250} = 40 \mu\text{A}$$

Escolhendo $\beta = 60$ para assegurar a saturação, encontra-se o valor de R_B através de:

$$I_B = \frac{V_i - V_{BE}}{R_B} \rightarrow R_B = \frac{V_i - V_{BE}}{I_B} = \frac{10 - 0,7}{60 \times 10^{-6}} = 155 \text{ k}\Omega$$

Para $R_B = 150 \text{ ohms}$ (valor comercial),

$$I_B = \frac{V_i - V_{BE}}{R_B} = \frac{10 - 0,7}{150 \text{ k}} = 62 \mu\text{A}$$

Deve-se verificar se a condição $I_B > \frac{I_{C_{sat}}}{\beta_{dc}}$ é satisfeita

para se assegurar a saturação do TJB.

$$\text{Prova: } \begin{cases} 62 \mu\text{A} > \frac{I_{C_{sat}}}{\beta_{dc}} \rightarrow 62 \mu\text{A} > \frac{10 \text{ mA}}{250} \\ 62 \mu\text{A} > 40 \mu\text{A} \end{cases}$$

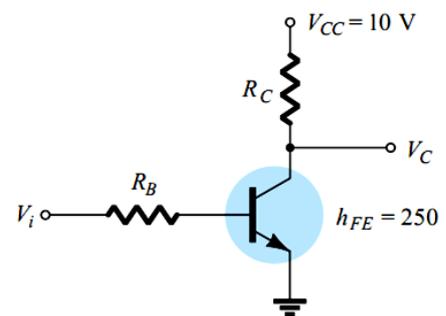
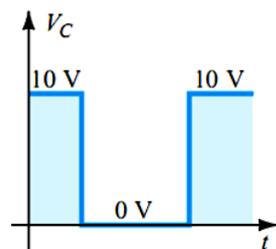
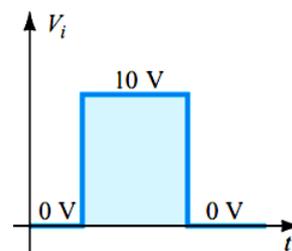


Figura 2.79 – Exemplo 49.



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.80 – Sinais de $v_i(t)$ e $v_c(t)$.



Exemplo 50 – Seja um TJB operando como chave, comandando um relé eletrônico 12 V, como mostra o circuito da Figura 2.81. Com sinal de corrente na base suficiente para saturar o TJB, este é fechado e a bobina do relé é alimentada em +12 V (alimentação do relé, que pode ser também de 6 V, um valor bem usual). *Operação:* ver a Figura 2.82.

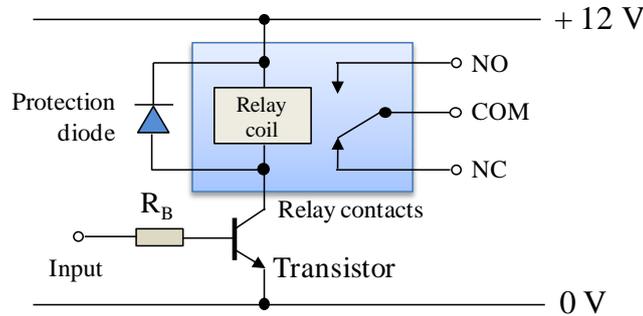


Figura 2.81 – Chaveamento de um relé eletrônico via TJB.

Com $V_{AB} = 0 \text{ V}$, o TJB corta e $I_C = 0 \text{ mA}$. O relé não opera e L_2 é ativada através do contato NF, indicando este estado.

Com $V_{AB} = +5 \text{ V}$, o TJB satura e $I_C = I_{C \text{ Sat}}$. O relé então opera e L_1 é ativada através do contato NA e o circuito de potência é fechado (fonte CA e, 127 V e lâmpada).

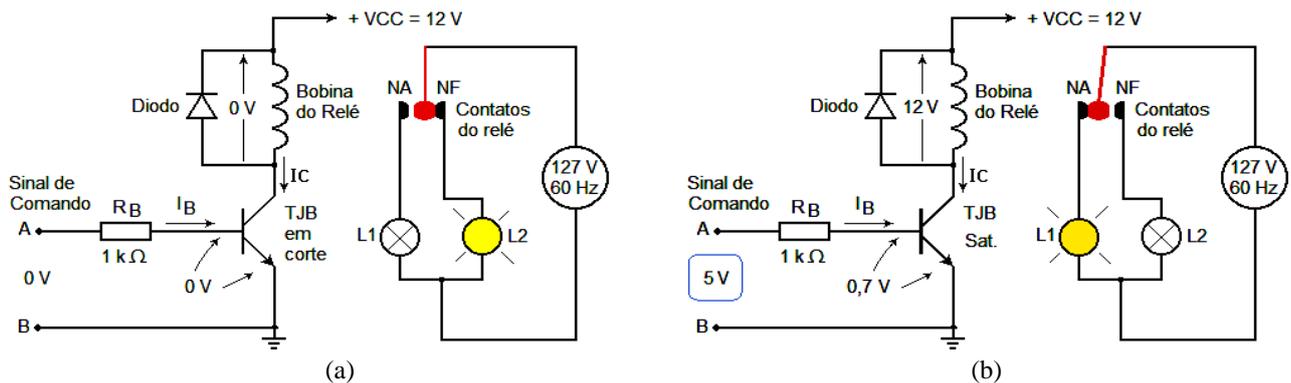


Figura 2.82 – Operação do Relé acionado por TJB. (a) TJB no corte. (b) TJB saturado.



Exemplo 51 (MARQUES, JÚNIOR e CRUZ, 1996) – No circuito da Figura 2.83, o LED é acionado quando a chave está na posição ON e desacionado quando a mesma está na posição OFF. Para o cálculo dos resistores de polarização do TJB na região de SATURAÇÃO (chave S_1 na posição ON) é preciso o conhecimento dos parâmetros nominais do transistor e do LED.

Parâmetros do TJB BC 548:

$$\begin{aligned} V_{BE \text{ Sat}} &= 0,7 \text{ V} & V_{CE \text{ Sat}} &= 0,3 \text{ V} & \beta_{\text{Sat}} &= 20 \\ I_{C \text{ max}} &= 200 \text{ mA} & V_{CE \text{ max}} &= 80 \text{ V} \end{aligned}$$

Parâmetros do LED: $V_D = 1,5 \text{ V}$ e $I_D = 25 \text{ mA}$.

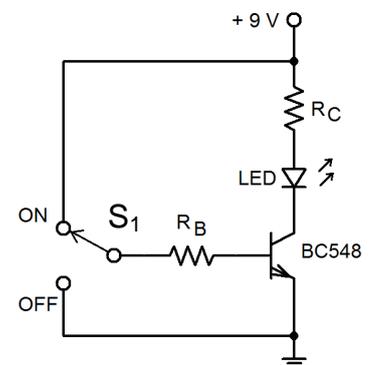


Figura 2.83.

Para dimensionar os componentes do TJB operando como chave aplica-se a LKT nas malhas de entrada e de saída. Para a malha de saída, leva-se em conta que a corrente de saturação de coletor está limitada à máxima corrente do diodo, ou seja, $I_{C \text{ sat}} = I_D$.

Cálculo dos resistores de coletor (R_C) e de base (R_B):

$$V_{RC} = V_{CC} - V_{CE\ sat} - V_D \rightarrow R_C I_{C\ sat} = V_{CC} - V_{CE\ sat} - V_D$$

$$R_C = \frac{V_{CC} - V_{CE\ sat} - V_D}{I_{C\ sat}} = \frac{9 - 0,3 - 1,5}{25\ \text{mA}} = 288\ \Omega$$

Valor comercial sugerido: 270 Ω .

$$\begin{aligned} \text{Potência dissipada em } R_C: P_{RC} &= R_C \cdot (I_{C\ sat})^2 \\ &= 270 \times (0,025)^2 = 168,75\ \text{mW (aprox. 1/4 de W)}. \end{aligned}$$

Para a malha de entrada:

$$I_{B\ sat} = I_{C\ sat} / \beta_{Sat} = \frac{25\ \text{mA}}{20} = 1,25\ \text{mA}$$

$$V_{R_B} = V_i - V_{BE\ sat} \rightarrow R_B = \frac{V_i - V_{BE\ sat}}{I_{B\ sat}} = \frac{9 - 0,7}{1,25\ \text{mA}} = 6,64\ \text{k}\Omega$$

Valor comercial sugerido: 6k8 Ω .

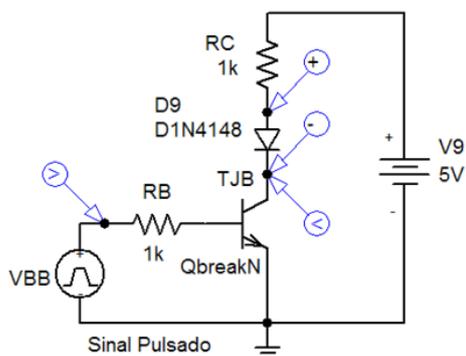
Potência dissipada em R_B :

$$\begin{aligned} P_{R_B} &= R_B \cdot (I_{B\ sat})^2 \\ &= 6800 \times (1,25 \times 10^{-3})^2 \\ &= 10,63\ \text{mW (aproximadamente 1/8 de W)}. \end{aligned}$$

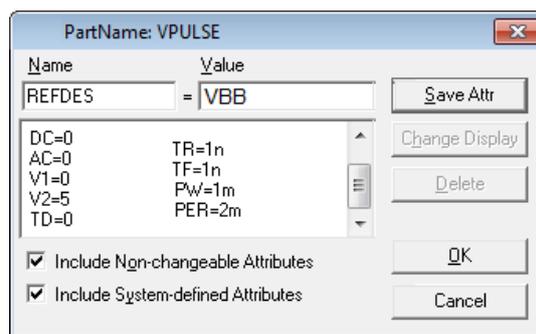
Finalizando este exemplo, com a chave S_1 na posição OFF a entrada é ligada ao terra e então tem-se a situação de corte ($I_B = 0$). Daí o TJB não satura e o LED é apagado.



Exemplo 52 – O circuito da Figura 2.84a foi simulado no *software* PSpice®, onde foi utilizado para o TJB o modelo QbreakN (npn). Para o diodo foi utilizado o modelo D1N4148 (diodo rápido). Os parâmetros da fonte de entrada (v_{BB} , modelo VPULSE) são mostrados na janela apresentada na Figura 2.84b (PartName: VPULSE). O sinal v_{BB} é uma onda quadrada de 500 Hz.



(a)



(b)

Figura 2.84 – Circuito de um TJB operando como chave, simulado no PSpice.

A Figura 2.85 apresenta o circuito com diferentes sinais de entrada: sem sinal (corte), com um sinal contínuo de 5 V (saturação) e com um sinal de onda quadrada (inversor), respectivamente.

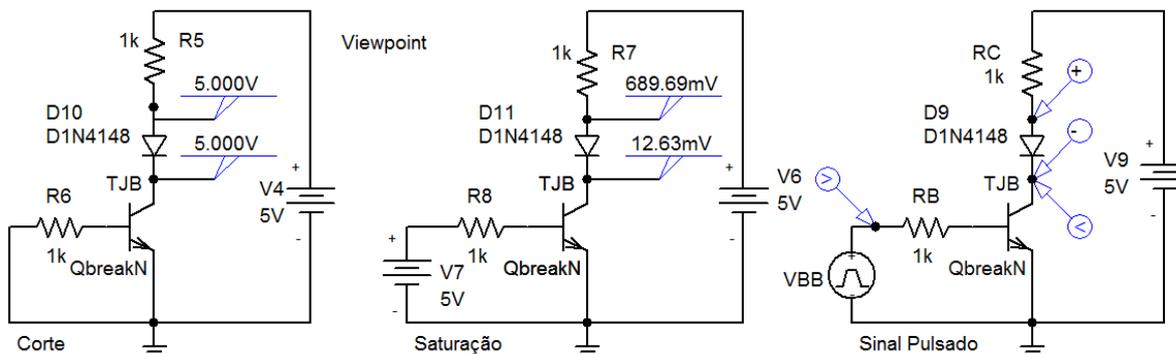


Figura 2.85 – Etapas de funcionamento, de acordo com o sinal de entrada aplicado.

Na Figura 2.86 estão as formas de onda de entrada, no diodo e de saída (tensão no coletor do TJB).

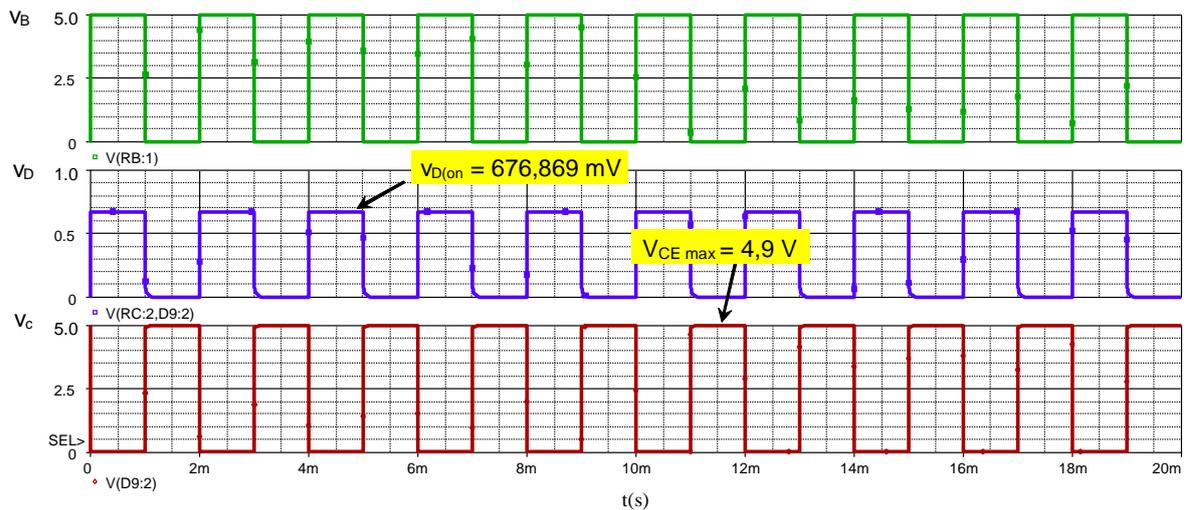
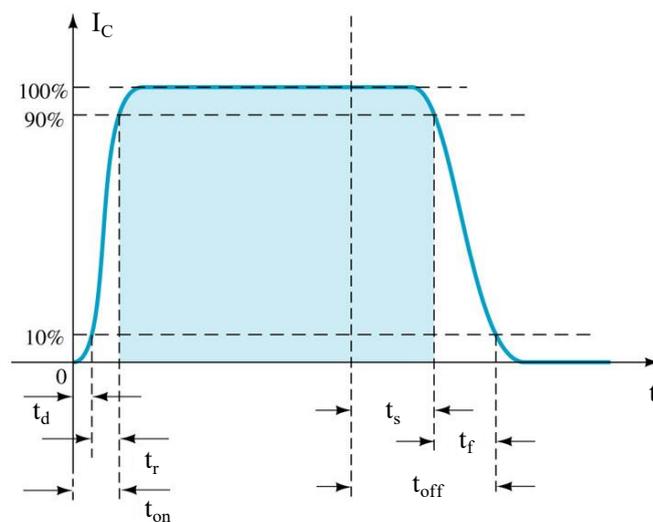


Figura 2.86 – Formas de onda do circuito da Figura 2.85.

2.8.2 – Intervalos de Tempo no Chaveamento de TJBs

Os parâmetros de tempo envolvidos em um sinal de chaveamento de um TJB (Figura 2.87) são:

t_r = tempo de subida, ou <i>rise time</i> .	t_f = tempo de descida, ou <i>fall time</i> .
$t_{on} = t_d + t_r$ (onde t_d é o tempo de atraso)	$t_{off} = t_s + t_f$ (onde t_s é o tempo de armazenamento)



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.87 – Intervalos de tempo de um pulso em um TJB utilizado em circuitos de chaveamento.

Os transistores apresentam estes tempos de subida e descida devido às capacitâncias presentes entre as suas junções (base/emissor e base/coletor), responsáveis pelos atrasos nas transições entre nível alto e nível baixo.

Os transistores que operam em alta frequência são denominados de chaveamento, pois apresentam uma grande velocidade de comutação (de nível baixo para nível alto e vice-versa).

PERDAS de comutação no transistor

Um aspecto interessante a ser considerado na operação de um transistor como chave se relaciona com as perdas que ocorrem durante o chaveamento, que pode ser dividida em (MEHL, 2011):

- 1) dissipação de ligação (*turn-on loss*);
- 2) dissipação de condução (*conduction loss*) e
- 3) dissipação de desligamento (*turn-off loss*).

Estas perdas podem ser vistas por etapa na Figura 2.88. Em (a) são apresentadas as formas de onda de corrente e de tensão no interruptor e em (b) a forma de onda da potência dissipada.

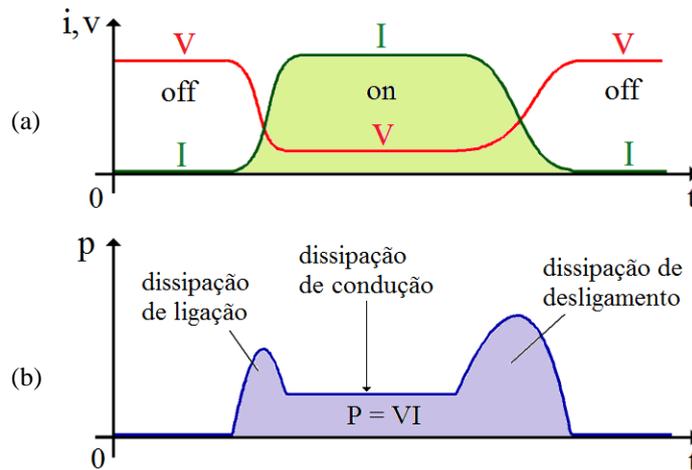


Figura 2.88 (MEHL, 2011) – (a) Formas de onda de corrente e de tensão em um transistor operando como interruptor eletrônico. (b) Potência dissipada - produto $v \times i$ nas comutações do TJB.

No estado desligado (OFF):

a corrente é nula \rightarrow a potência é nula, visto que $p(t) = v(t) \times i(t)$.

No estado ligado (ON):

- 1) assim que ocorre o sinal de comando, a corrente na chave cresce de zero até um valor determinado, e a tensão na mesma diminui. Assim acontece um “pico” no produto $v(t) \times i(t)$, denominado de dissipação de ligação (*turn-on loss*).
- 2) a dissipação de condução (*conduction loss*)
- 3) dissipação de desligamento (*turn-off loss*).

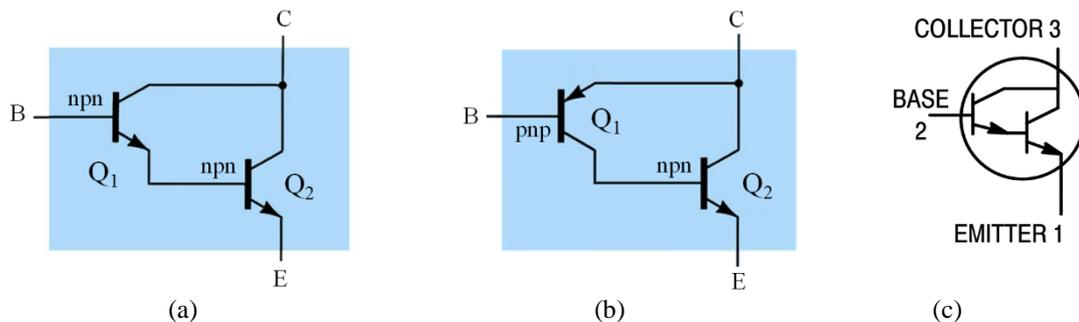
2.9 – APLICAÇÕES BÁSICAS DO TJB

2.9.1 – Conexão Darlington e em par realimentado

O transistor Darlington é um dispositivo semicondutor que combina dois transistores bipolares no mesmo encapsulamento (às vezes denominado par Darlington). Esta conexão pode ser formada por dois transistores do mesmo tipo – Figura 2.89a (tipo *nnp*) ou de tipos diferentes, *pnp* e *nnp*, Figura 2.89b.

É utilizada basicamente em aplicações onde é necessário o controle de correntes elevadas, a partir de correntes de entrada pequenas (no caso, a corrente de base).

Para o caso onde a conexão é feita com um transistor *pnp* e o outro *nnp*, tem-se a conexão **par realimentado**, como ilustra a Figura 2.88b. Quando a conexão dos dois transistores é integrada, o símbolo da mesma é visto na Figura 2.89c.



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.89 – Conexão Darlington: configuração interna e símbolo (para o dispositivo integrado).

☞ **EF 29** – O ganho resultante da conexão Darlington é obtido pela análise matemática do seu esquema, visto na Figura 2.90. Este ganho é dado por $\beta_D = \beta^2$.

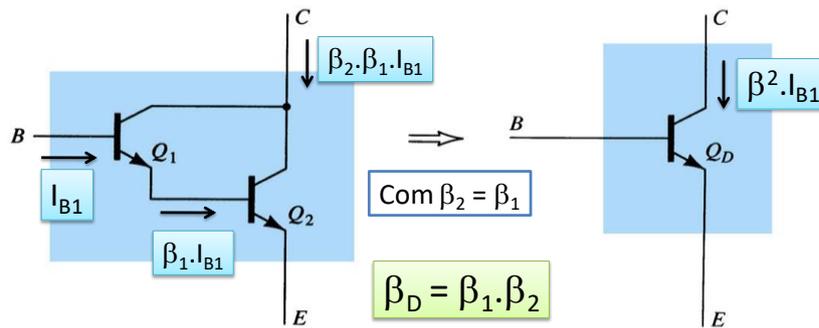


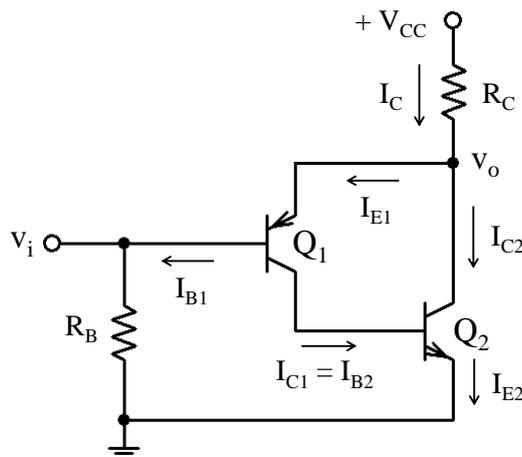
Figura 2.90 – Obtendo o ganho resultante da conexão Darlington (Boylestad e Nashelsky, 2004).



Exemplo 53 – Polarização de uma conexão par realimentado (Figura 2.89b). Encontre as expressões das correntes de base e de coletor para cada transistor. Mostrar que a corrente de coletor da conexão é igual à soma das correntes de coletor de cada transistor.

Malha base-emissor: Figura 2.91.

$$V_{CC} - I_C R_C - V_{EB1} - I_{B1} R_B = 0 \quad \rightarrow \quad V_{CC} - \beta_1 \beta_2 I_{B1} R_C - V_{EB1} - I_{B1} R_B = 0$$



Fonte: BOYLESTAD E NASHELSKY, 2004.

Figura 2.91 – Polarização da conexão Darlington (par realimentado).

Corrente de base:

$$I_{B1} = \frac{V_{CC} - V_{EB1}}{R_B + \beta_1 \beta_2 R_C}$$

Corrente de coletor em Q_1 e em Q_2 : $I_{C1} = \beta_1 I_{B1} = I_{B2}$ e $I_{C2} = \beta_2 I_{B2} = I_{E2}$.
A corrente de emissor de Q_1 é aproximadamente igual a I_{C1} .

Logo, a corrente de coletor da conexão par realimentado é dada por:

$$I_C = I_{E1} + I_{C2} \cong I_{C1} + I_{C2}.$$



III Exemplo 54 – Mostrar que o ganho de corrente da conexão Darlington, mostrada na Figura 2.92, é dada por $I_C = \beta_D \cdot I_B$, onde $\beta_D = \beta_1 \beta_2$.

A corrente de coletor da conexão mostrada é a soma das correntes de coletor dos transistores individuais, I_{C1} e I_{C2} . Tendo:

$$(1) I_{C1} = \beta_1 \cdot I_B, \quad (2) I_{C2} = \beta_2 \cdot I_{B2} \quad \text{e} \quad (3) I_{B2} = I_{C1}$$

$$\begin{aligned} I_C &= I_{C2} + I_{C1} = \beta_2 \cdot I_{B2} + \beta_1 \cdot I_B = \beta_2 \cdot I_{C1} + \beta_1 \cdot I_B \\ &= \beta_2 \cdot (\beta_1 \cdot I_B) + \beta_1 \cdot I_B \\ &= \beta_1 \cdot I_B \cdot (\beta_2 + 1) \end{aligned}$$

$$I_C = \beta_1 \cdot \beta_2 \cdot I_B$$

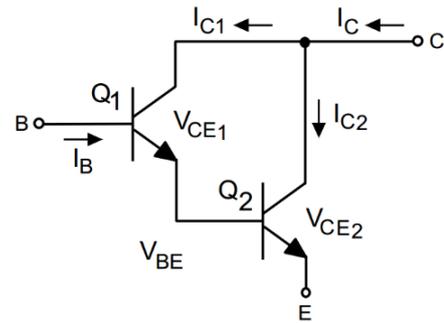


Figura 2.92 – Conexão Darlington.

2.9.2 – O Uso do TJB como fonte de corrente

2.9.2.1 – Fonte de corrente constante

Sejam os circuitos da Figura 2.93, topologias (a) e (b), polarizados com tensões positivas nas malhas de entrada (+ V_{BB}) e de saída (+ V_{CC}).

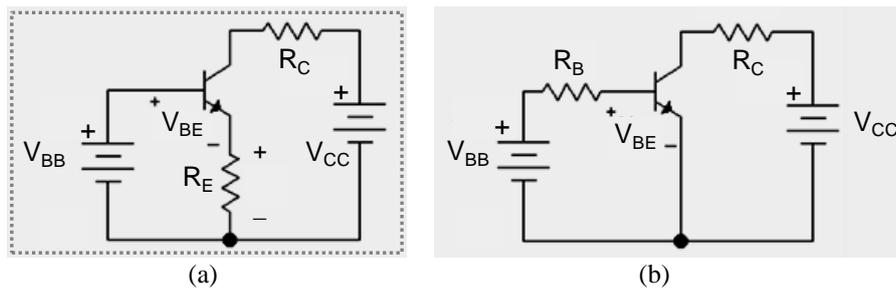


Figura 2.93 – TJB como (a) fonte de corrente constante e (b) como chave.

O circuito da Figura 2.93a apresenta uma corrente de emissor fixa – fonte de corrente constante. No circuito da Figura 2.93b a ação do TJB é diferente, visto que este opera como chave, com a corrente de base fixa por R_B e V_{BB} , em um nível que garante uma saturação forte. Além disso, em um TJB como chave, o emissor sempre é aterrado, o que garante a tensão V_{CE} próxima de zero – transistor ligado.

► Fonte de corrente constante (Figura 2.93a) – equação da corrente de emissor

Ao longo da malha de entrada tem-se: $V_{BB} - V_{BE} - I_E R_E = 0$.

Daí obtém-se (2.43):

$$I_E = \frac{V_{BB} - V_{BE}}{R_E} \quad (2.43)$$

Num circuito real, apenas V_{BE} irá sofrer uma variação com a temperatura (bem pequena).

* Assim, $I_E \cong$ constante (independe de β) – veja novamente a equação (2.43).

* Quanto maior R_E , mais estável serão I_C e I_E !

Ainda do circuito da Figura 2.93a: a tensão de emissor (V_E) é dada por: $V_E = V_{BB} - V_{BE}$.

* O valor de V_{BE} é fixo em 0,7 V. Daí, a tensão V_E segue as variações da fonte V_{BB} .

Por exemplo, se V_{BB} variar de 1 para 9 V $\rightarrow V_E$ varia de 0,3 para 8,3 V. Tal ação é denominada de *bootstrapping* (amarração), ou seja, um transistor operando como fonte de corrente apresenta a tensão de emissor amarrada à tensão de entrada (a diferença entre estes sinais será sempre de 0,7 V).

2.9.3 – Ponte H – Acionamento de motor DC e inversor em ponte

Este circuito, visto na Figura 5, tem como principal aplicação o acionamento de motores DC. É construído com quatro "chaves" ou interruptores (S_1 a S_4), os quais podem ser transistores ou MOSFETs, por exemplo. O nome *ponte H* se justifica pelo formato que assume o circuito, as chaves juntamente com a carga conectada aos terminais A e B.

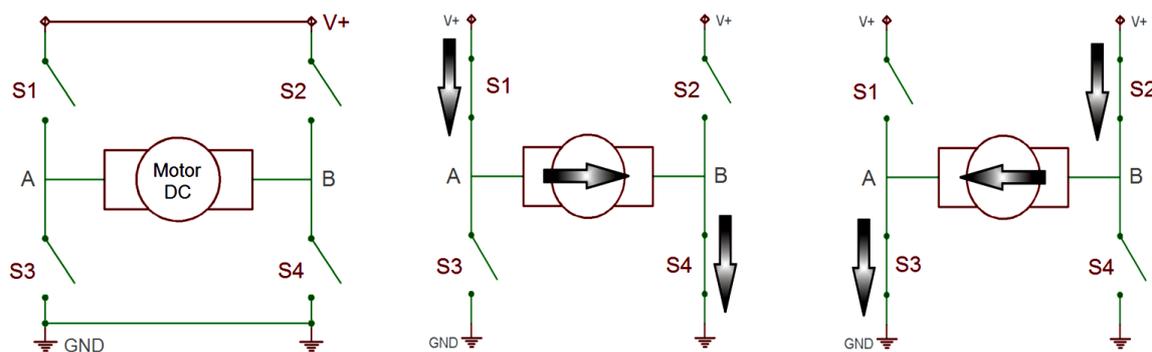


Figura 2.94 – (a) Aspecto de uma ponte H e (b) operação em dois sentidos de rotação (PATSKO, 2006).

Estas chaves são acionadas de forma alternada (S_1 e S_4 ou S_2 e S_3), de modo que o motor gira no sentido horário, com somente S_1 e S_4 ligadas, ou no sentido anti-horário, onde somente S_2 e S_3 estão ligadas (PATSKO, 2006). Logo, para cada par de chaves ligadas o motor gira em um sentido.

As chaves S_1 e S_3 bem como as chaves S_2 e S_4 não podem ser acionadas simultaneamente, pois se provoca curto-circuito no barramento de tensão contínua.

A ponte H pode ser implementada com qualquer tipo de dispositivo semicondutor que opere como uma chave liga-desliga: transistores, relés, MOSFETs etc. Estes dispositivos podem ser comandados por um microcontrolador. A Figura 2.95 mostra um exemplo de circuito de ponte H com transistores, que pode ser simulado no *software* Proteus.

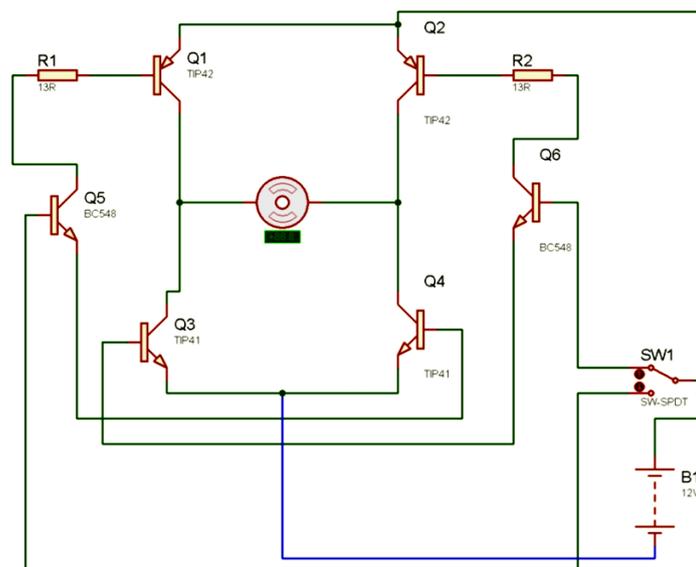


Figura 2.95 – Ponte H com transistores (esquema no *software* PROTEUS).

A Figura 2.96a mostra outro esquema para o acionamento de uma ponte H, com o uso de transistores de junção bipolar: dois PNP e dois NPN (PATSKO, 2006). Na Figura 2.96b é apresentado o projeto da placa de circuito impresso (PCB, *printed circuit board*) para este esquema.

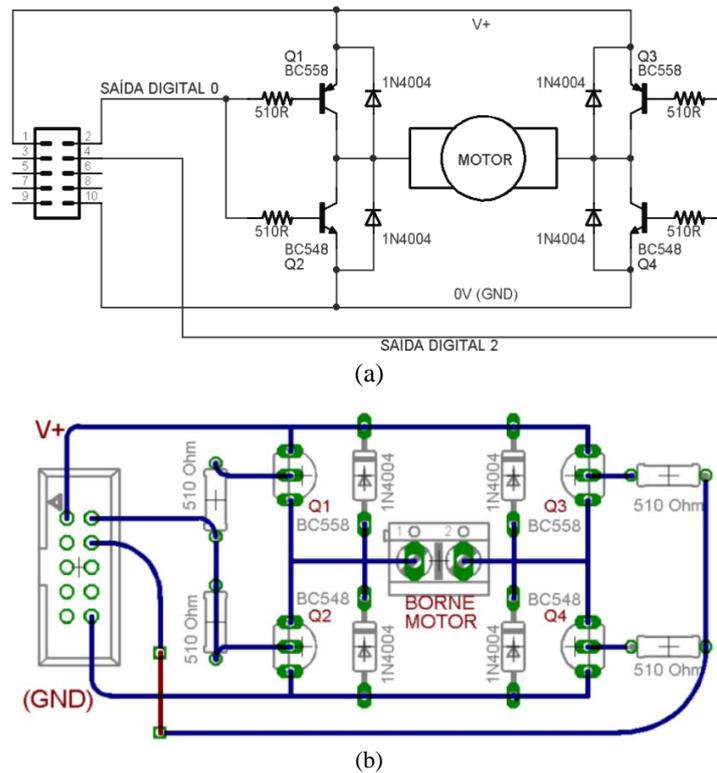


Figura 2.96 – (a) Esquema para acionamento de uma ponte H. (b) PCB correspondente ao esquema de (a).

Uma observação importante: é necessário utilizar circuitos digitais, pois os sinais de saída dos microcontroladores não são suficientes para acionar o motor. Os sinais digitais são entregues à base de cada transistor, que amplifica os sinais de corrente a um nível suficiente para alimentar o motor DC.

Segundo PATSKO,

No caso dos transistores npn, a condução da corrente se dará do coletor para o emissor, enquanto que nos transistores pnp, a corrente será conduzida do emissor para o coletor.

Os transistores npn (do qual o modelo BC548 é um exemplo) conduzem a corrente quando há um nível lógico alto na base. Os transistores pnp (por exemplo o BC558) conduzem a corrente quando há um nível lógico baixo em sua base.

O uso de transistores também é recomendável devido às características dos sinais das saídas digitais, cujo nível de tensão é de 3,3 V e a corrente máxima é de aproximadamente 20 mA. Para que o microcontrolador seja capaz de acionar o motor, é necessário que esse sinal seja amplificado, até que seja capaz de suprir o consumo do motor.

Como um motor DC comum consome uma corrente de aproximadamente 500 mA, é necessário que o sinal de controle proveniente da saída digital seja capaz de acioná-lo. Para isso, utiliza-se o transistor também como um amplificador. Sabe-se que os modelos BC548 e 558 possuem um ganho de aproximadamente 100 vezes. Com o ganho de 100, a corrente que polarizará a base do transistor será então de 5 mA. Daí, deve-se calcular então o valor do resistor em sua base (PATSKO, 2006).

Cálculo do resistor do circuito da base de cada transistor.

$$(3,3 - 0,7)V = R \times 0,005A$$

$$R = \frac{(3,3 - 0,7)}{0,005} = 520 \Omega$$

Foi adotado o valor comercial de 510 ohms.

Na Figura 2.97 é visto um esquema de uma ponte H acionada por um microcontrolador Atmel AVR/Plataforma Arduino.

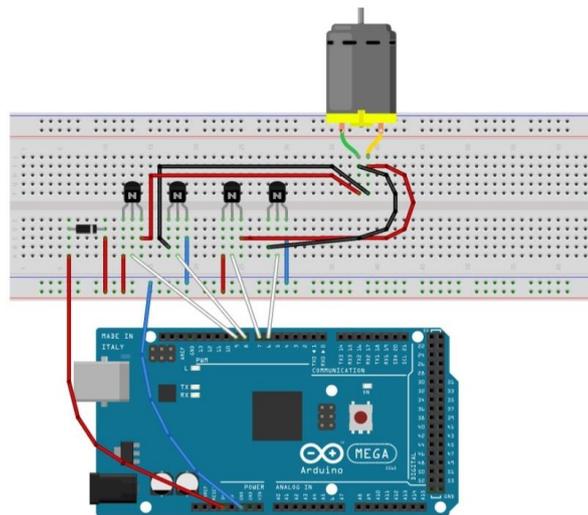
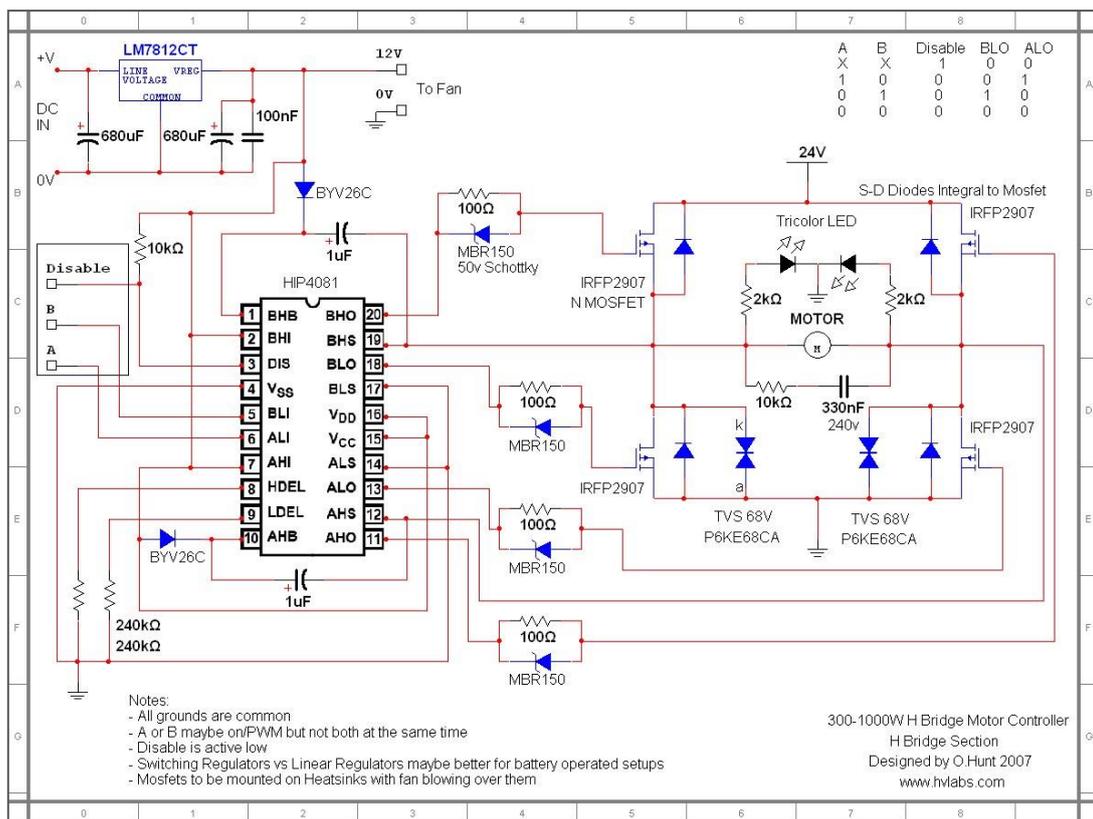


Figura 2.97 – Acionamento de uma ponte H com o microcontrolador Arduino.
 Fonte: <http://fritzing.org/projects/reverse-dc-motor-with-4-transistors>.

Para o acionamento de motores elétricos com demanda de maior corrente, utiliza-se como chave o transistor de potência ou o MOSFET de potência (um exemplo de esquema para esta finalidade é visto na Figura 2.98).



Disponível em <http://www.hvllabs.com/hbridge.html>.

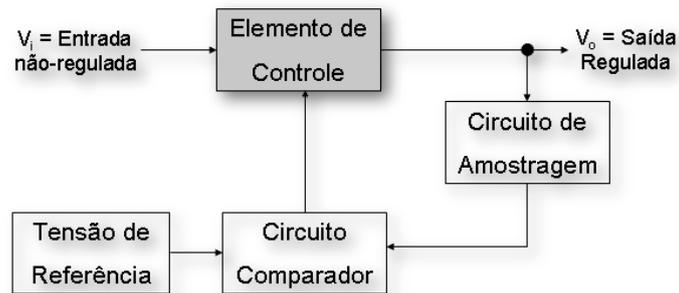
Figura 2.98 – Esquema de acionamento de uma ponte H com o uso de MOSFETs de potência.

2.9.4 – Regulação de tensão por transistor

O objetivo de se utilizar um circuito regulador de tensão é fornecer uma tensão de saída DC regulada ou fixa em um certo valor definido, mesmo com a variação da tensão de entrada ou da carga conectada aos seus terminais (BOYLESTAD e NASHELSKY, 2004). Há dois tipos de reguladores de tensão a transistor: **série** e **paralelo**.

Na prática, esta regulação só ocorre dentro de uma faixa de valores de corrente na saída (MARQUES, JÚNIOR e CRUZ, 1996).

A Figura 2.99 sintetiza a função de uma regulação de tensão.

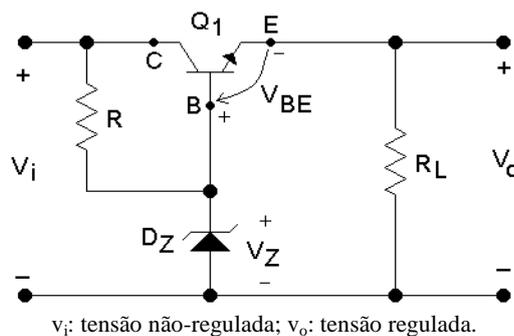


Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 2.99 – Regulação de tensão (diagrama de blocos).

2.9.4.1 – Circuito com TJB regulador tipo série

O regulador de tensão a transistor tipo série tem a sua topologia apresentada na Figura 2.100. Este circuito é uma fonte de tensão CC mais sofisticada, quando comparado às fontes CC que utilizam o diodo zener, item já estudado.



v_i : tensão não-regulada; v_o : tensão regulada.

Figura 2.100 – Circuito regulador do tipo série.

Neste circuito, onde está sendo utilizado um TJB *npn* na configuração BC, são presentes as seguintes características:

- o transistor Q_1 é o elemento de controle;
- R é um resistor limitador de corrente para o diodo zener;
- a tensão V_i pode ser constante ou vir da associação retificador + filtro capacitivo;
- o diodo Zener D_Z fornece a tensão de referência.

Pela análise do circuito, as suas equações fundamentais são:

$$V_o = V_Z - V_{BE} \quad (2.44)$$

$$V_{CE} = V_i - V_o \quad (2.45)$$

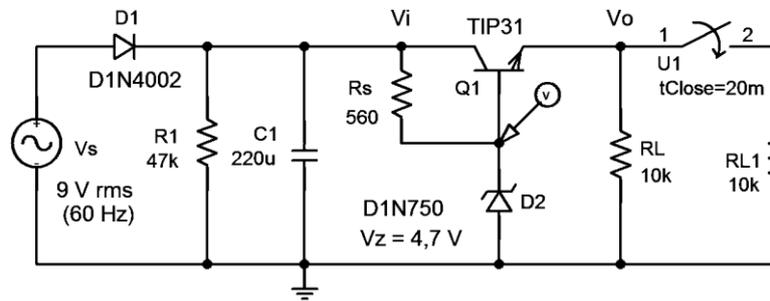
$$I_R = \frac{V_i - V_Z}{R} \quad (2.46)$$

Análise:

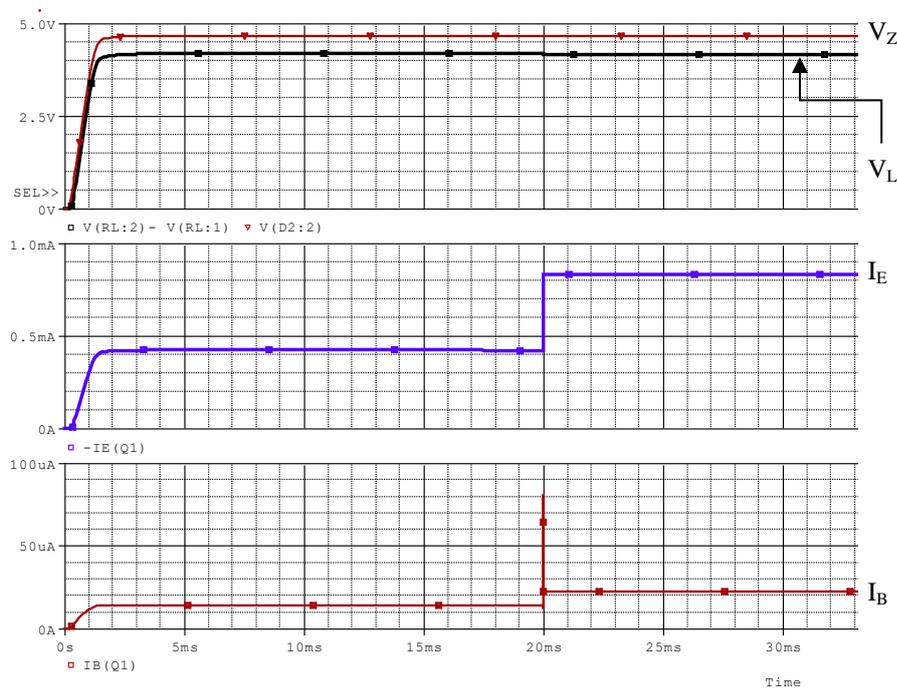
- ▶ Se $V_o \downarrow$ (diminui), então V_{BE} aumenta, pois, pela equação (2.44), a tensão zener é constante, dada por $V_Z = V_o + V_{BE}$.
O TJB conduz mais e V_o volta a crescer.
- ▶ Se $V_o \uparrow$, de modo análogo ocorre o oposto.



Exemplo 55 – Circuito regulador de tensão com TJB, tipo série (simulação no PSpice): Figura 2.101a. São apresentadas na Figura 2.101b as formas de onda da tensão na carga ($0,7\text{ V}$ menor V_Z) e as correntes I_B e I_E do TJB.



(a)



(b)

Figura 2.101 – Regulador de tensão com TJB, tipo série (simulação).



EF 30 – Determinar, para o regulador de tensão tipo série a tensão de saída e a corrente no Zener.

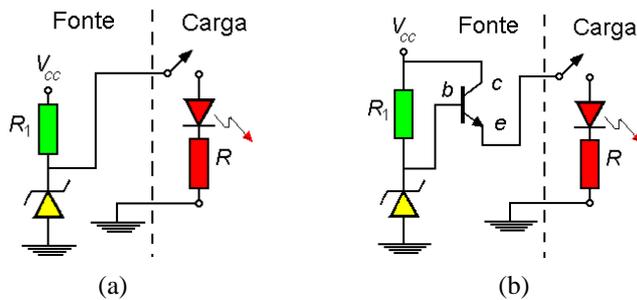
São dados: $V_i = 20\text{ V}$, $R = 220\text{ ohms}$, $V_Z = 12\text{ V}$, $\beta = 50$ e $R_L = 1\text{ k}\Omega$.

Resp.: $V_o = 11,3\text{ V}$; $V_{CE} = 8,7\text{ V}$; $I_R = 36,4\text{ mA}$ e $I_Z = 36\text{ mA}$.



EF 31 – Comparação entre um regulador de tensão com diodo zener e um regulador de tensão com fonte de tensão constante, a transistor (KLEINKE, 2000).

Fonte de tensão 1: Figura 2.102a. Esta figura mostra um tipo de fonte bastante precária, construída somente com um circuito retificador, que fornece a tensão V_{CC} , e o diodo zener, com a sua resistência de proteção R_1 . Para o teste deste tipo de regulador, podem-se utilizar diferentes níveis de tensão (para um diodo zener de $5,1\text{ V}$): 8 V , 10 V , 12 V etc.



Fonte: http://www.ifi.unicamp.br/~kleinke/f540/e_bjt2.htm

Figura 2.102. (a) Regulador de tensão com Zener. (b) Regulador de tensão com zener e transistor.

- *Material sugerido para teste deste circuito (simulação ou teste em bancada):*

$R_1 = 470 \Omega$, (1/2 W); $R = 10 \text{ k}\Omega$, 1 $\text{k}\Omega$ ou 100 Ω (1/2 W); Zener de 5,1 V e diodo LED.

- *Roteiro de testes (construir uma tabela)*

- Com $V_{CC} = 8 \text{ V}$ medir a tensão na saída da fonte (catodo do zener), com a chave aberta e fechada;
- Variar a resistência de carga (R) nos valores sugeridos;
- Repetir a medida da tensão de saída para outros valores de tensão de entrada: 10 V e 12 V.
- Explicar a diferença na tensão medida com a chave aberta ou fechada.

Fonte de tensão 2: Figura 2.102b. Esta figura constitui um regulador de tensão com transistor, onde a referência de tensão é um diodo zener.

- *Material utilizado (sugestão para montagem)*

$R_1 = 470 \Omega$, (1/2 W); $R = 10 \text{ k}\Omega$, 1 $\text{k}\Omega$ ou 100 Ω (1/2 W); diodo Zener de 5,1 V; transistor BD135 e diodo LED (vermelho).

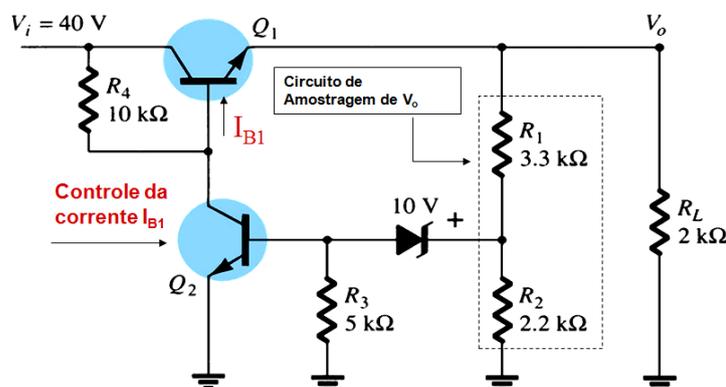
Repetir o roteiro de testes anterior.

- *Comentários*

A junção entre a base e o emissor é uma junção pn. Quando o transistor opera na região ativa, a tensão de emissor é $V_E = V_Z - 0,7 \text{ V}$. Disto decorre que, pelo controle da tensão na base, controla-se o valor da tensão no emissor. A tensão no emissor sobre a resistência irá impor uma corrente no circuito.

2.9.4.2 – Circuito com TJB regulador tipo série aperfeiçoado

Este circuito regulador apresenta melhor performance do que o mostrado anteriormente. A sua topologia é apresentada na Figura 2.103, com a utilização de dois TJBs npn.



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 2.103 – Topologia do circuito regulador de tensão a TJB tipo série aperfeiçoado.

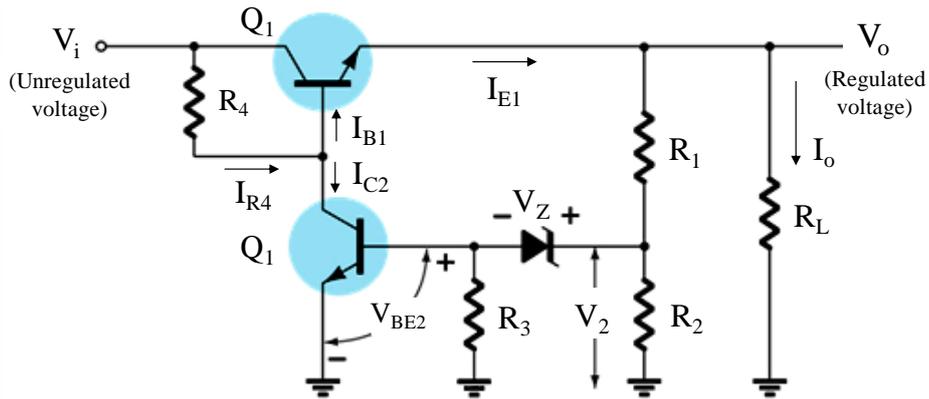
Equacionamento: ver a Figura 2.104, com os sentidos das correntes indicados.

A tensão V_2 fornecida por R_1 e R_2 deve igualar a soma de V_{BE2} e de V_Z , ou seja:

$$V_2 = \frac{R_2 \cdot V_o}{R_1 + R_2} = V_{BE2} + V_Z$$

Isolando o termo V_o (tensão de saída), obtém-se (2.47):

$$V_o = \frac{(R_1 + R_2)}{R_2} \times (V_{BE2} + V_Z) \quad (2.47)$$



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 2.104 – Circuito regulador tipo série aperfeiçoado.

Operação: se V_o aumenta, a tensão V_2 aumenta (pelo divisor de tensão formado por R_1 e R_2). Isto faz com que a tensão V_{BE} do transistor Q_2 aumente também (V_Z é constante), conforme mostra a equação de V_2 (2.48).

$$V_2 = \frac{R_2 \cdot V_o}{R_1 + R_2} = V_{BE2} + V_Z \quad (2.48)$$

Se V_{BE2} aumenta, o TJB Q_2 conduz mais corrente, I_{C2} aumenta e I_{B1} diminui, visto que

$$I_{R4} = I_{C2} + I_{B1} \rightarrow I_{B1} = I_{R4} - I_{C2}$$

Assim, a corrente I_{E1} diminui e também a corrente que passa por R_L , o que reduz a tensão de saída V_o até o seu valor constante pré-definido.

► **Transitório** com diminuição da tensão de saída: por outro lado, se V_o diminui, o processo análogo ocorre, com mais corrente sendo fornecido à R_L , fazendo V_o subir de volta ao seu valor constante.

2.9.4.3 – Circuito com TJB regulador tipo PARALELO

Este circuito, cuja topologia se vê na Figura 2.105, se caracteriza pelo controle de V_o através do desvio da corrente da carga ($V_L = V_o = R_L \cdot I_L$).

Há uma queda de tensão não-regulada em R_s , que depende da corrente I_L . Tensão na carga:

$$V_o = V_L = V_{BE} + V_Z \quad (2.49)$$

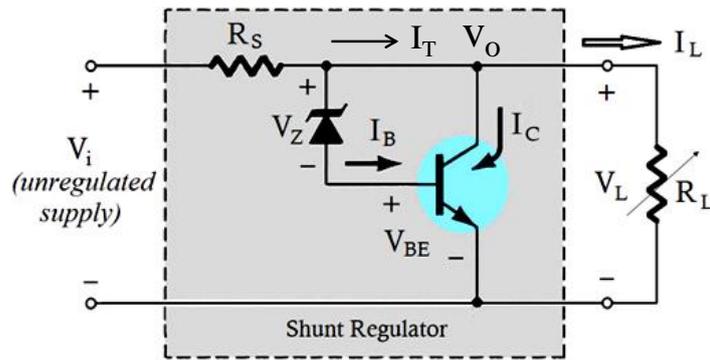


Figura 2.105 – Regulador de tensão tipo paralelo (BOYLESTAD e NASHELSKY, 2004).

Se a tensão V_o aumentar, V_{BE} aumenta, o TJB conduz mais e I_C aumenta, o que desvia uma parte da corrente da carga.

$$\begin{matrix} \uparrow & \uparrow \\ \mathbf{V_o = V_L = V_{BE} + V_Z} \end{matrix}$$

Daí, I_L diminui e V_o volta a cair, retornando ao valor nominal. Se a tensão V_o diminuir, ocorre o oposto, de modo análogo.

Em resumo:

o TJB conduz mais e tendo que $I_T = I_C + I_L \rightarrow$ com o aumento de V_{BE} , I_B aumenta e daí também aumenta a corrente I_C . A corrente I_T é praticamente constante, pois $I_{RS} = I_T + I_B$.

$$I_{RS} = I_T + I_B \overset{0}{\rightarrow} \frac{V_i - (V_Z + V_{BE})}{R_s} = I_T + I_B \overset{0}{\rightarrow}$$



III Exemplo 56 – Para o regulador de tensão tipo paralelo (ver a Figura 2.105), sendo dados $V_i = 22 \text{ V}$, $R_s = 120 \Omega$, $V_Z = 8,2 \text{ V}$, $V_{BE} = 0,7 \text{ V}$ e $R_L = 100 \Omega$, pede-se calcular a tensão regulada e as correntes do circuito.

Solução:

$$\begin{aligned} V_L &= 8,2 \text{ V} + 0,7 \text{ V} = 8,9 \text{ V} \\ I_L &= \frac{V_L}{R_L} = \frac{8,9 \text{ V}}{100 \Omega} = 89 \text{ mA} \\ I_S &= \frac{V_i - V_L}{R_s} = \frac{22 \text{ V} - 8,9 \text{ V}}{120} = 109 \text{ mA} \\ I_C &= I_S - I_L = 109 \text{ mA} - 89 \text{ mA} = 20 \text{ mA} \end{aligned}$$

2.9.4.4 – Circuito com TJB regulador tipo paralelo aperfeiçoado

O circuito da Figura 2.106 mostra um regulador tipo paralelo que apresenta uma performance melhor do que o apresentado pela Figura 2.105. O seu diodo zener fornece uma tensão de referência, de modo que o resistor R_1 apresenta uma variação da tensão de saída.

Quando V_o varia, a corrente desviada pelo TJB Q_1 varia, o que faz voltar V_o para o valor de referência (mantém a tensão de saída constante).

O TJB Q_2 proporciona uma corrente de base maior para o TJB Q_1 do que no caso do circuito da Figura 2.105, o que faz com que o regulador da Figura 2.106 seja capaz de suprir a carga com uma corrente de maior intensidade.

$$\text{Tensão disponível na saída: } V_o = V_{R1} + V_Z = V_{BE1} + V_{BE2} + V_Z.$$

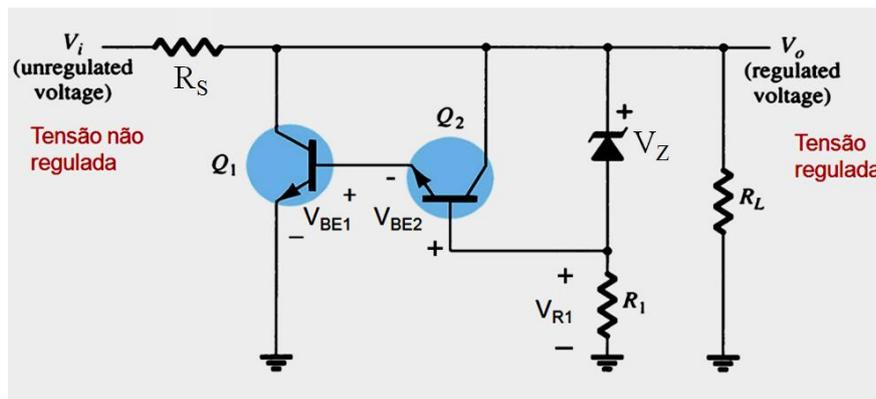
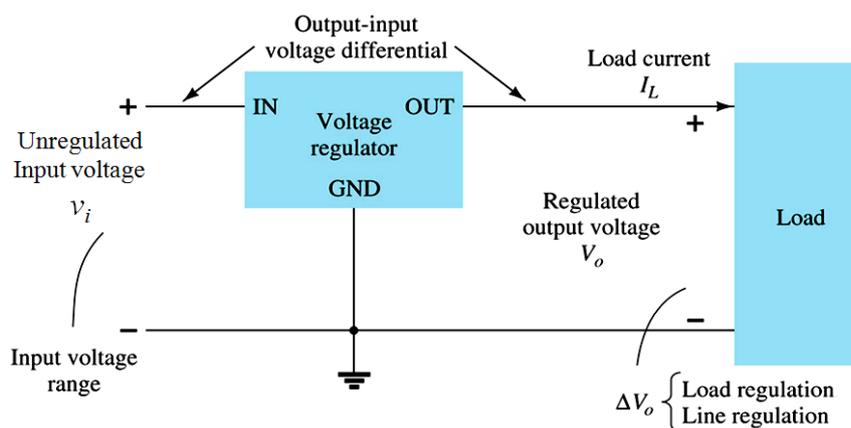


Figura 2.106 – Regulador tipo paralelo aperfeiçoado (BOYLESTAD e NASHELSKY, 2004).

2.9.5 – Regulação de tensão com circuitos integrados

Os CIs reguladores de tensão são amplamente utilizados hoje em dia. Contém, em um só encapsulamento, as funções de fonte de referência, amplificador comparador, dispositivo de controle e a proteção contra sobrecarga (BOYLESTAD e NASHELSKY, 2004). A Figura 2.107 apresenta a estrutura básica de um CI regulador de tensão de três terminais e a sua ligação à carga.



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 2.107 – Regulação de tensão de três terminais (diagrama de blocos).

2.9.5.1 – Reguladores de tensão fixa e variável

a) Circuitos Integrados reguladores das famílias 78XX e 79XX

Estes CIs são de baixo custo e fornecem uma tensão de saída regulada na faixa de 5 a 24 V. Na nomenclatura destes integrados, XX representa a tensão de saída. Os CIs mais comuns são o 7805 (+ 5 V) e o 7812 (+ 12 V). Existem também os CIs 7806, 7809, 7815 e 7824, mas com menor disponibilidade.

Para uma tensão de saída negativa, é indicado o uso de CIs da família 79XX.

A Figura 2.108 mostra a pinagem dos CIs 78XX e 79XX, onde há uma troca de funções nos dois primeiros terminais.

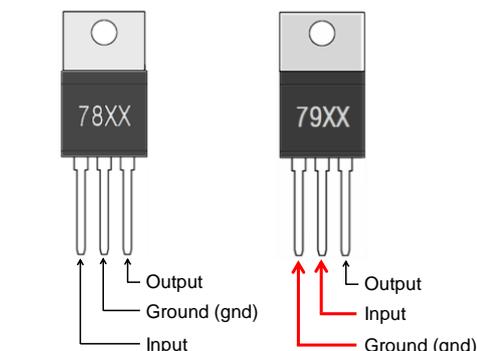


Figura 2.108 – Pinagem dos CIs 78XX e 79XX.

Quanto à corrente de saída, estes CIs fornecem pelo menos 1A, mas alguns fabricantes informam em seus *datasheets* uma corrente máxima de 1,5 A.

A popularidade destes integrados se explica, além de sua eficiência, pela simplicidade de sua ligação, como mostra a Figura 2.109.

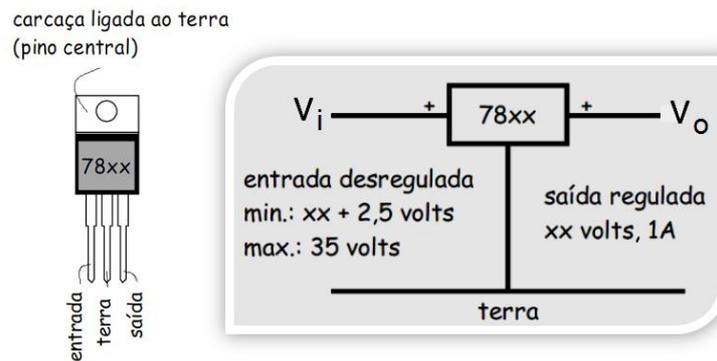


Figura 2.109 – Conexão típica de um CI78XX.

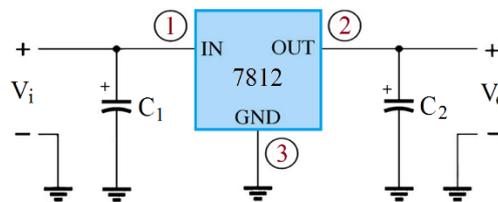
Terminais: *input* (entrada), *common* (comum) e *output* (saída).

Tensão de entrada: deve ser pelo menos 2,5 volts maior que a tensão nominal de saída.

A tensão máxima admitida nos terminais de entrada é de 35 volts.

Características básicas (série 78XX): alto grau de precisão na tensão de saída, limitação de corrente, proteção contra curto-circuito, desligamento automático por excesso de aquecimento e corrente máxima de saída de um Ampère.

O esquema básico de ligação do CI 78XX é mostrado na Figura 2.110. A sua conexão em circuitos retificadores com filtro capacitivo é apresentada na Figura 2.111.



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 2.110 – Conexão de um CI da série 78XX (no esquema, um CI 7812).

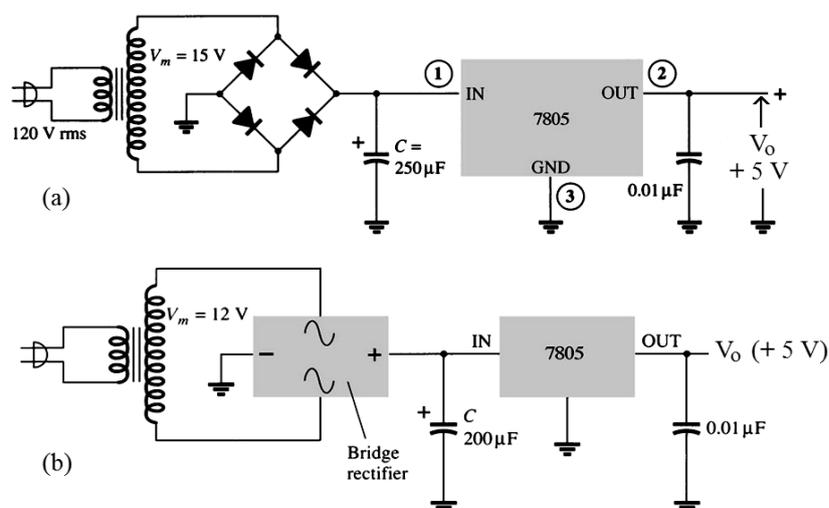


Figura 2.111 – (a) e (b) Fontes de alimentação de + 5 V (BOYLESTAD e NASHELSKY, 2004).

A Tabela 2.6 apresenta a tensão de saída para os reguladores de tensão da série 78XX (saída positiva) e 79XX (saída negativa). A Tabela 2.7 mostra um resumo de suas características técnicas.

Tabela 2.6 – Opções de reguladores nas séries 78XX e 79XX.

Série 78XX	Tensão Saída	Série 79XX	Tensão Saída
7805	+5V	7905	-5V
7852	+5.2V	7952	-5.2V
7806	+6V	7906	-6V
7808	+8V	7908	-8V
7885	+8.5V	7909	-9V
7809	+9V	7912	-12V
7812	+12V	7915	-15V
7815	+15V	7918	-18V
7818	+18V	7920	-20V
7820	+20V	7922	-22V
7824	+24V	7924	-24V

Fonte: SGS Thomson Microelectronics.

Tabela 2.7 – Folha de dados dos CIs 78XX – resumo.

Series 78XX				
Absolute maximum ratings:				
Input voltage		35 V		
Continuous total dissipation		2 W		
Operating free-air temperature range		-65 to 150 °C		
 7812 TO-220				
µA 7812C electrical characteristics				
Parameter	Min.	Typ.	Max.	Unit
Output voltage	11.5	12	12.5	V
Input regulation		3	120	mV
Ripple rejection	55	71		dB
Output regulation		4	100	mV
Output resistance		0.018		Ω
Dropout voltage		2.0		V
Short-circuit output current		350		mA
Peak output current		2.2		A

Fonte: BOYLESTAD e NASHELSKY, 2004.

Exemplo 57 – Aspecto das formas de onda de entrada e de saída de um CI 78XX: Figura 2.112. Observa-se que a tensão de saída não apresenta ondulações (*ripple*), devido à atuação do circuito regulador de tensão. No caso deste exemplo, a saída está regulada em 12 V.

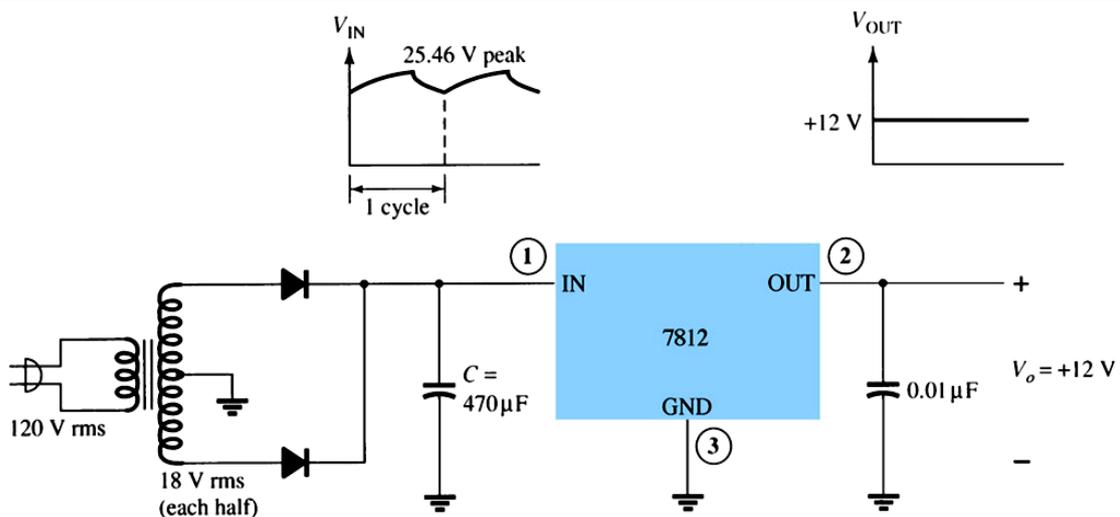


Figura 2.112 – Regulador de tensão 7812, exemplo 57 (BOYLESTAD e NASHELSKY, 2004).



Exemplo 58 – Fonte simétrica com os CIs 78XX e 79XX: Figura 2.113.

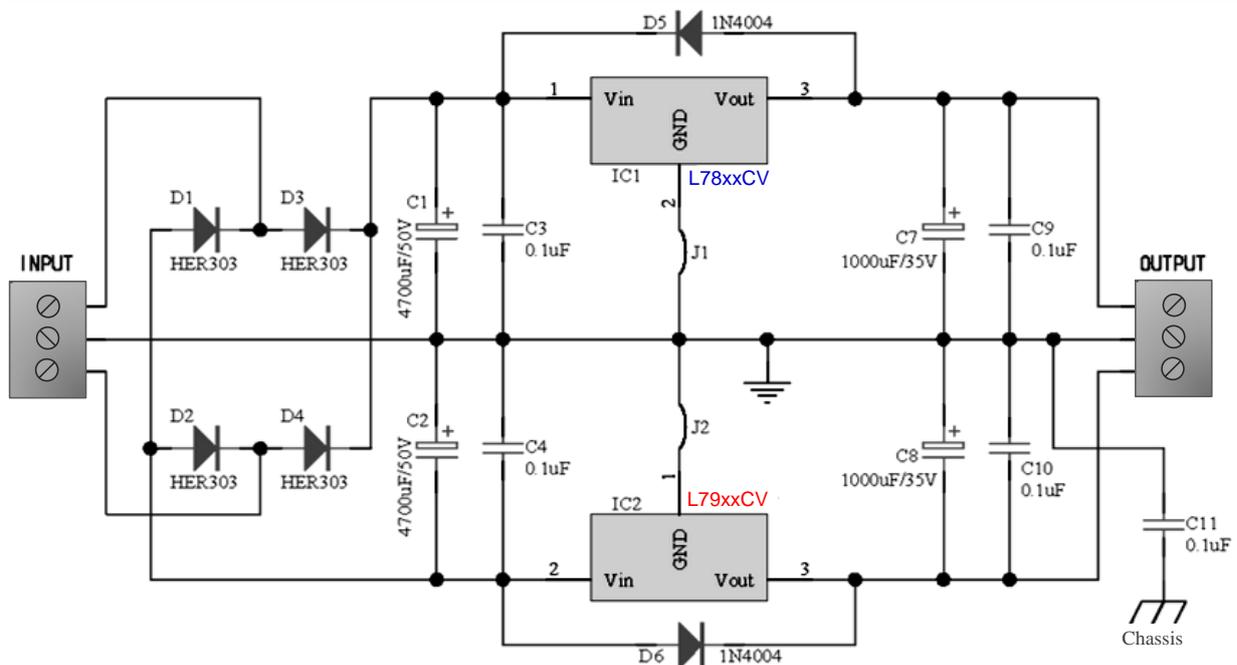


Figura 2.113 – Esquema de uma fonte simétrica, utilizando as séries 78xx e 79xx.
Fonte: <http://i1017.photobucket.com/albums/af292/Sunmansli/PCB/SP-2-PCB-SCH-78xx79xx.png>

b) Circuitos Integrados reguladores de tensão variável – Série LM

Estes CIs permitem o ajuste da tensão de saída para um dado valor, geralmente através de um potenciômetro externo. Os mais conhecidos e utilizados são da série LM.

- Os CIs desta série são reguladores de positivos de tensão.
- Corrente de saída: até 1 A. Para correntes até 3 A: CIs da série LM350.
- Diferença máxima de tensão entre o terminal de entrada e o de saída: 40 V.
- Este CI pode ser empregado em fontes DC variando de 1,2 V até 37 V.

Na Figura 2.114 são mostrados um circuito básico de aplicação e a sua pinagem (o nó de saída do circuito é o pino central do integrado).

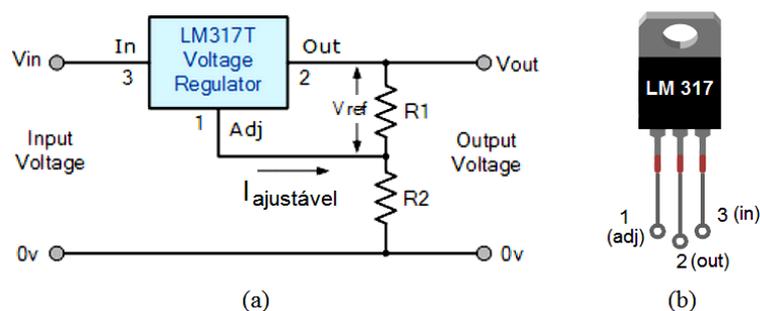


Figura 2.114 – (a) Aplicação básica do CI LM317: regulador de tensão ajustável. (b) Pinagem.
Fonte: <http://www.electronics-tutorials.ws/blog/variable-voltage-power-supply.html>

Os resistores R_1 e R_2 formam um divisor de tensão, determinando a tensão de saída para qualquer valor dentro da faixa de 1,2 a 37 V. O cálculo da tensão de saída por ser obtido por (2.50):

$$V_o = V_{ref} \times \left(1 + \frac{R_2}{R_1} \right) + I_{ajustável} \times R_2 \quad (2.50)$$

Onde $I_{adj} = 100 \mu\text{A}$ e $V_{ref} = 1,25 \text{ V}$ (datasheet do fabricante).

A Figura 2.115 mostra este regulador em PCI, onde o resistor R_2 é ajustável, o que permite obter a variação de v_o em uma determinada faixa.

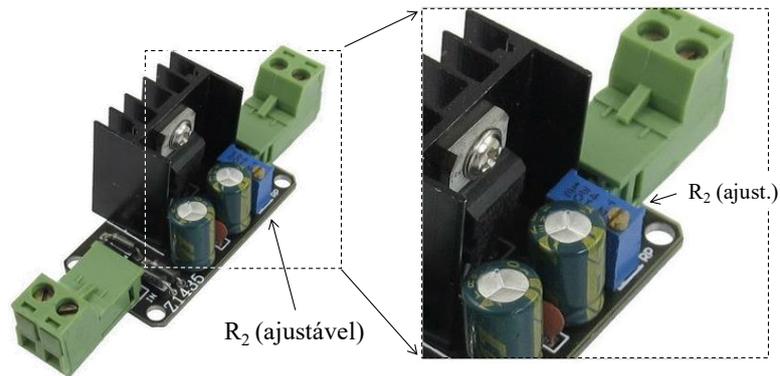


Figura 2.115 – Módulo regulador de tensão com o CI LM317. Detalhe em zoom para o *trimpot* de ajuste.

Exemplo 59 – Simulação no PSpice: regulador de tensão LM317T – Figura 2.116. Para o potenciômetro R_2 ajustado em $2,4 \text{ k}\Omega$, o valor calculado de V_o é de $13,99 \text{ V}$, de acordo com a equação (2.50) – Verifique! Em $t = 20 \text{ ms}$ ocorre um transitório de carga, de 100% (a carga varia de $10 \text{ k}\Omega$ para $5 \text{ k}\Omega$). Observa-se a atuação do regulador neste instante, corrigindo a tensão projetada (corrente $I(U1:out)$).

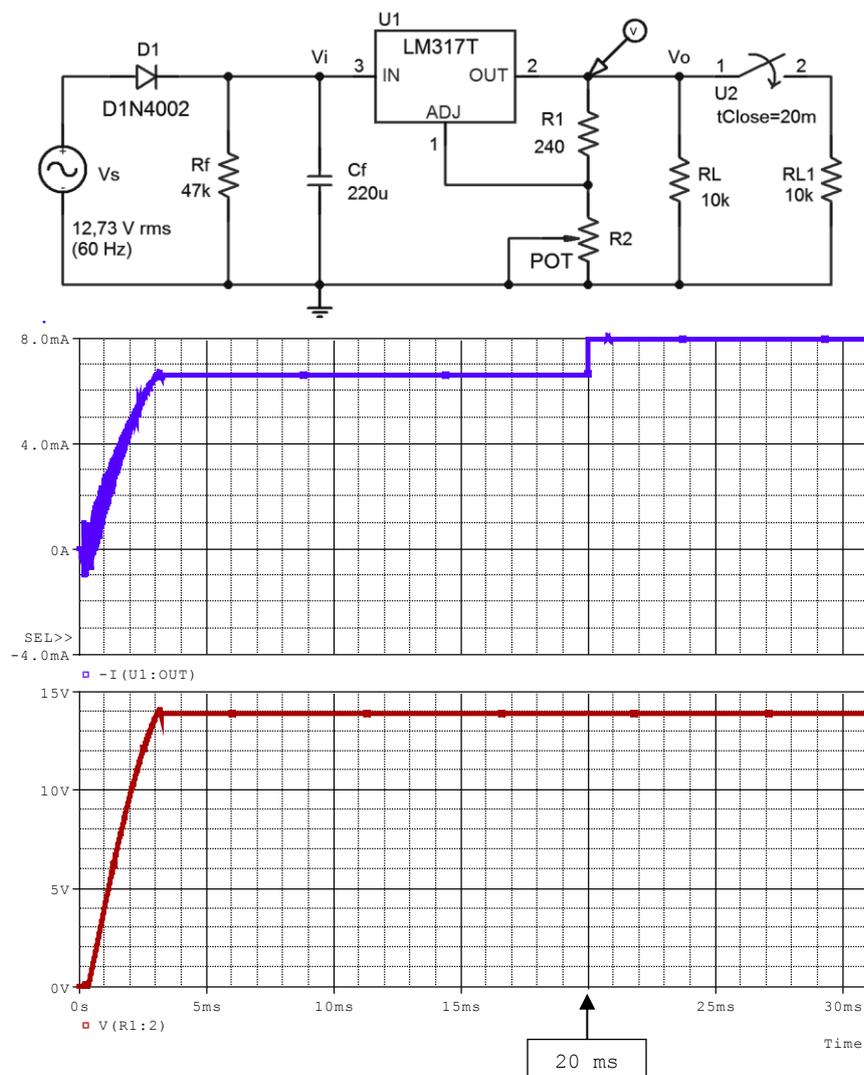


Figura 2.116 – Exemplo 59: simulação através do PSpice.

Exemplo 60 – Seja o circuito de fonte de alimentação regulada com LM317 – Figura 2.117. Em R_1 é desenvolvida uma tensão de referência V_{ref} no valor de 1,25V. O fabricante indica para R_1 um valor de 240 ohms (mas outros valores podem ser usados). O resistor R_2 é calculado de forma a satisfazer a tensão desejada na saída do circuito – equação (2.50).

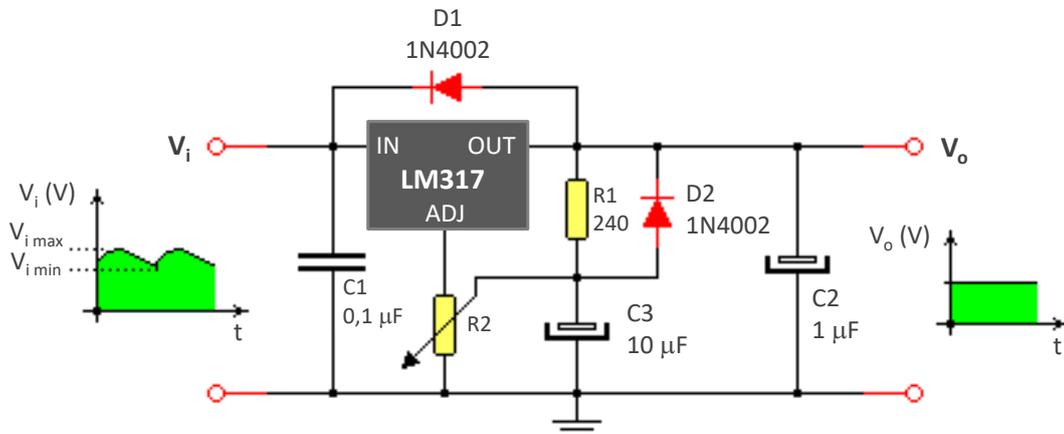


Figura 2.117 – Regulador de tensão com proteção contra curto-circuito.
 Fonte: <http://www.projetostecnologicos.com/Componentes/Reguladores-Tensao/lm317/lm317.html>

Os diodos D_1 e D_2 são diodos de proteção do CI, contra transientes provocados pelos capacitores durante um curto-circuito na saída ou quando se energiza o circuito. Os capacitores C_1 e C_2 são recomendados pelos fabricantes, sendo de preferência com isolantes de tântalo para alimentação em circuitos de alta frequência.

Exemplo 61 – Circuito de fonte de alimentação usando circuito integrado regulador de tensão da família 78xx – Figura 2.118.

(a)

» O esquema de ligação está exibido ao lado. Os capacitores C_1 e C_4 geralmente pertencem à própria fonte de alimentação.

» É recomendável a utilização dos capacitores C_2 e C_3 o mais próximo possível do regulador de tensão para que o desempenho do circuito seja melhorado.

(b)

(c)

Figura 2.118 – Regulador de tensão positiva: (a) circuito. (b) PCB. (c) Aspecto da montagem.
 Fonte: <http://www.toneletronica.xpg.com.br/fonte78xx.htm>



III Exemplo 62 – Fontes de alimentação com múltiplas saídas, usando CIs reguladores de tensão da família 78xx – Figuras 2.119 e 2.120.

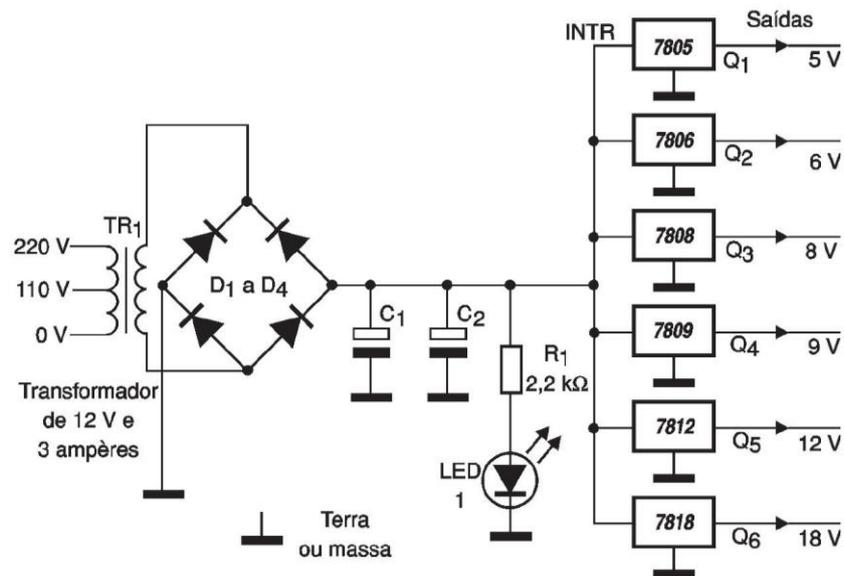


Figura 2.119 – Uma fonte de múltiplas tensões DC através da série 78XX.
Fonte: <http://eletronica-indice.blogspot.com.br/2012/05/fonte-de-multiplas-tensoes.html>

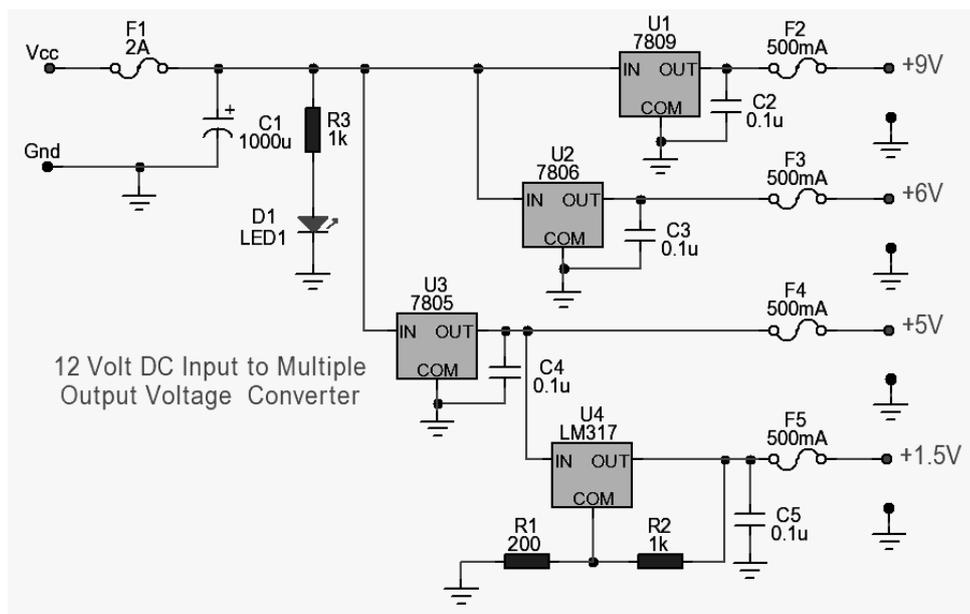
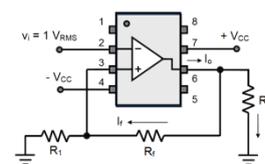


Figura 2.120 – Fonte de múltiplas saídas através dos CIs 78XX e LM317.
Fonte: <http://www.zen22142.zen.co.uk/Circuits/Power/multiconv.htm>



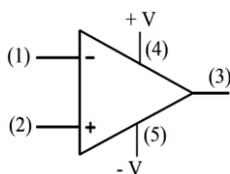
3.1 – AMPLIFICADORES OPERACIONAIS: CONSTITUIÇÃO E CARACTERÍSTICAS

Os amplificadores operacionais (AOPs ou AmpOps ou ainda *OpAmps*) são dispositivos em circuitos integrados (CI) com aplicações em diversas áreas da eletrônica, em circuitos lineares e não lineares, filtros, áudio e TV, controle de processos e outros (ALBUQUERQUE e SEABRA, 2012).

Inicialmente foram utilizados em computadores analógicos para efetuar operações matemáticas (somadas, subtrações, integrais e derivadas). O seu símbolo e a identificação de seus terminais são vistos na Figura 3.1.



(a)



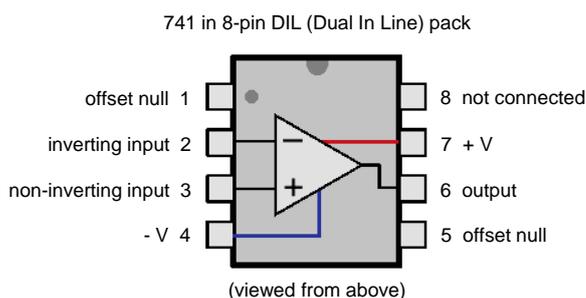
(b)

- 1 – Entrada inversora
- 2 – Entrada não-inversora
- 3 – Saída
- 4 – Alimentação (+): 3 a 18 V, tipicamente.
- 5 – Alimentação (+): - 3 a - 18 V, tipicamente.

(c)

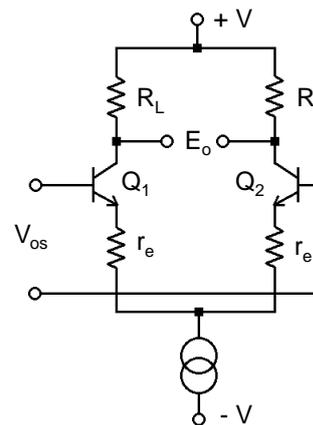
Figura 3.1 – (a) Aspecto do AOP 741. (b) e (c) Terminais: pinagem e funções.

Na realidade o AOP possui pelo menos 8 terminais ou 8 pinos. A Figura 3.2a mostra a pinagem do AOP μ A 741, válida também para o AOP LF 351. Os pinos 1 e 5 são destinados ao balanceamento do AOP (ajuste da tensão de OFFSET, que é uma tensão de erro que aparece na saída, mesmo na ausência de sinais nas entradas (+) e (-), ou seja, $V_2 = V_3 = 0$), como mostra a Figura 3.2b. Nesta figura, com os transistores Q_1 e Q_2 idealmente iguais, $V_{BE1} = V_{BE2}$ e $\beta_1 = \beta_2$, daí a tensão em cada coletor é a mesma e E_o (tensão de saída) é nula. Isto na realidade não ocorre e se deve ao fato de os transistores do estágio diferencial de entrada do AOP não serem idênticos, o que provoca um desbalanceamento interno.



(a)

Fonte: www.st-andrews.ac.uk/~www_pa/Scots_Guide/datasheets/Opamps/741.html



(b)

Figura 3.2 – (a) Pinos e funções do AOP 741. (b) Etapa diferencial do AOP 741 (pinos 2 e 3).

Assim, na prática isto não é possível, ou seja, $V_{BE1} \neq V_{BE2}$ e $\beta_1 \neq \beta_2$. Logo, com a mesma tensão presente nas bases de Q_1 e Q_2 , existem correntes diferentes nos seus respectivos coletores, provocando a tensão de erro, E_o . Tal tensão deve ser corrigida em aplicações onde o AOP amplifica tensões muito pequenas (circuitos de instrumentação, por exemplo).

A Figura 3.3 mostra o ajuste da tensão de OFF-SET, através de um potenciômetro ligado aos pinos 1 e 5, para o AOP 741.

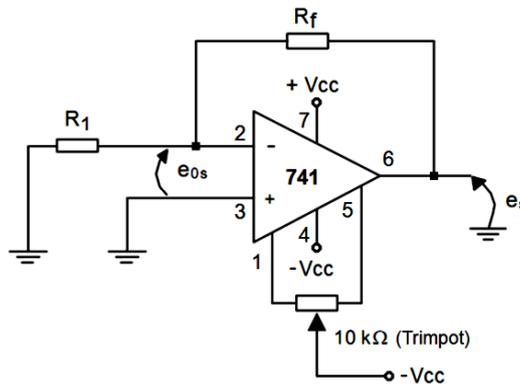


Figura 3.3 – Tensão de Off-set (ajuste).

3.1.1 - Características do amplificador operacional

Um AOP é um amplificador com ganho muito elevado. Possui dois terminais de entrada, um designado por terminal inversor (-) e o outro por terminal não inversor (+), como mostra a Figura 3.4.

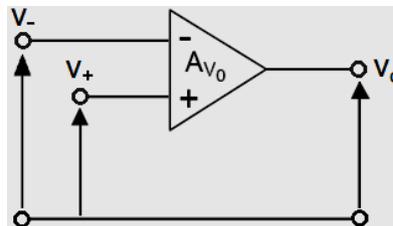


Figura 3.4 – Ganho de malha aberta, A_{v0} .

A tensão de saída, dada por (3.1), é a diferença entre as entradas (+) e (-), multiplicado pelo ganho em malha aberta (A_{v0}).

$$v_o = (v_+ - v_-) \cdot A_{v0} \quad (3.1)$$

O ganho de malha aberta (A_{v0}) apresenta um valor de 1×10^5 (AOP 741). Para uma d.d.p. entre as entradas inversora e não-inversoras de 2 V, a tensão de saída seria:

$$v_o = (v_+ - v_-) \cdot A_{v0} = 2 \times 100.000 = 2 \times 10^5 \text{ V!}$$

Obviamente, isto não seria possível, pois a máxima tensão em sua saída é dependente e limitada pela sua tensão de alimentação. Na prática, a saída de um AOP apresenta um nível saturado em 90 % do valor de V_{CC} (tensão de alimentação), como visto na Figura 3.5.

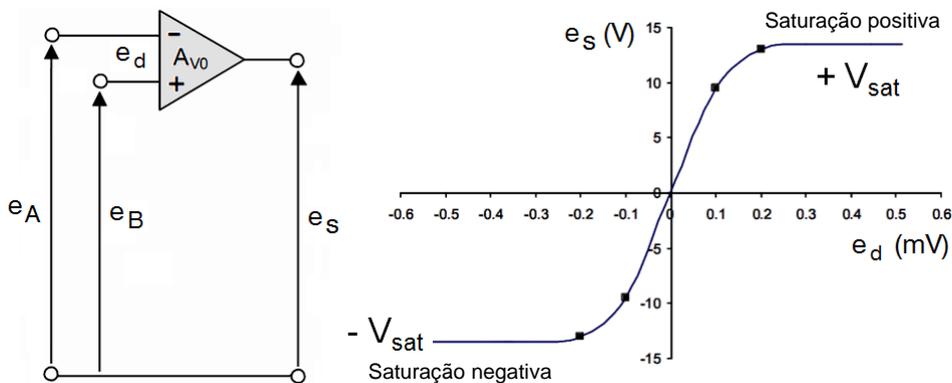


Figura 3.5 – Níveis de saturação de um AOP.

Esta figura é denominada de *curva característica de transferência* do AOP, relacionando a tensão de saída (e_s) com a tensão de entrada ($e_A - e_B$).

☑ *Saturação de tensão em um AOP* → $V_{sat} \cong \pm 90\% \text{ de } V_{CC}$

3.1.1.1 – Tensão de alimentação do AOP

A tensão de alimentação do AOP é simétrica ($+V_{CC}$ e $-V_{CC}$). Para $V_{CC} = 15\text{ V}$, a tensão de saturação é:

$$V_{sat} = \pm 0,90 \times 15 = \pm 13,5\text{ V}$$

Um AOP apresenta uma faixa linear, finita e limitada à tensão de alimentação e às suas características físicas (Figura 3.6).

Se um amplificador operacional é utilizado além da sua faixa de operação, podem ocorrer erros, visto que ele não será capaz de amplificar corretamente o sinal (SANTOS, 2008).

Para o AOP 741, por exemplo, a tensão de alimentação é compreendida entre -18 e $+18\text{ V}$.

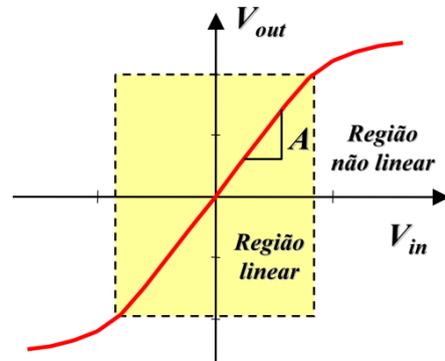


Figura 3.6 – Regiões de operação de um AOP. Fonte: www.pgea.unb.br/~icaro/circuitos2/aula14-FiltrosAtivos.pdf

→ *Como obter uma fonte de tensão simétrica?*

Este tipo de fonte pode ser obtido como mostram as Figuras 3.7, 3.8 e 3.9. Em alguns casos, como na aplicação como comparadores de tensão, somente a tensão positiva é aplicada ao AOP e o terminal de tensão negativa é aterrado. Neste caso obtém-se uma tensão de saída oscilando entre zero e o nível alto (tensão $+V_{Sat}$).

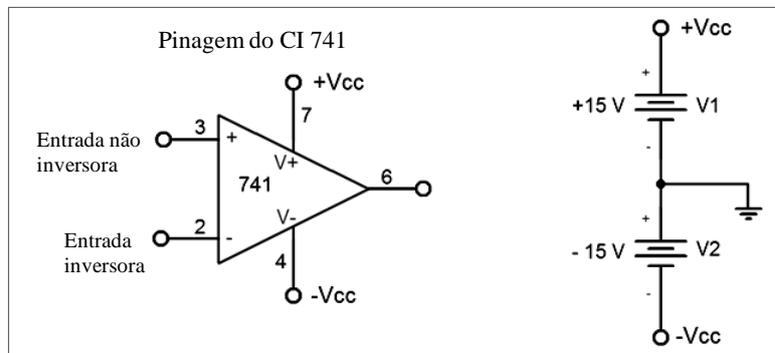


Figura 3.7 – Fonte simétrica para o AOP.

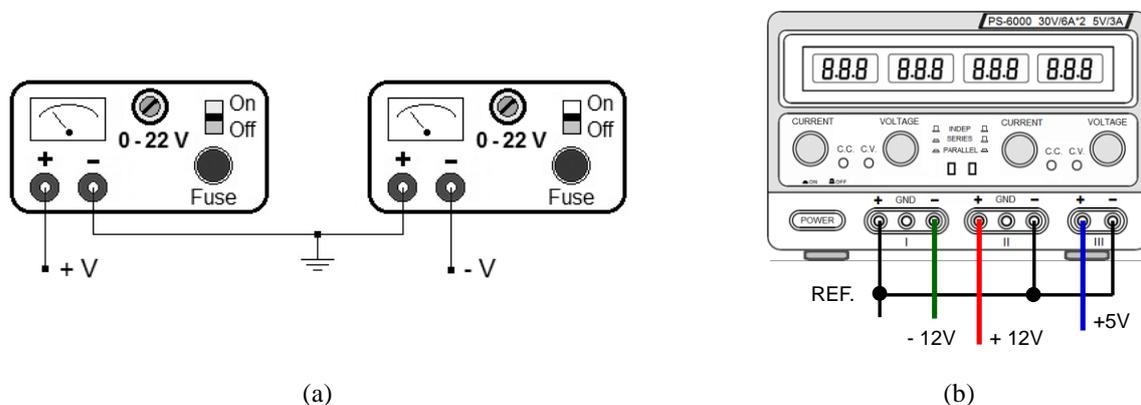


Figura 3.8 – Aspecto da conexão de duas fontes DC – tensão simétrica: (a) fontes analógicas e (b) fontes digitais. Fonte: <http://www.ezuim.com/montag.html>

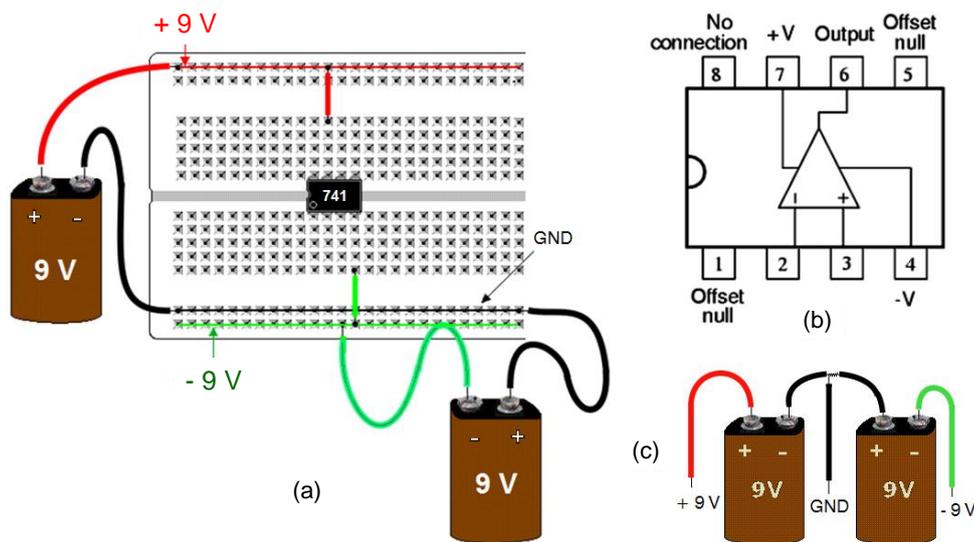


Figura 3.9 – Alimentação do AOP com fonte simétrica. (a) Montagem em *protoboard*. (b) Esquema interno do CI 741 – pinos 4 e 7: alimentação CC. (c) Associação de duas pilhas para montagem da fonte simétrica.

Fonte: [www.eletronica24h.com.br/eletronica24h/Amplificador Operacional e 555/aula01/experiencia01.htm](http://www.eletronica24h.com.br/eletronica24h/Amplificador%20Operacional%20e%20555/aula01/experiencia01.htm)

3.1.1.2 – Esquema simplificado de um AmpOp

O AOP é um circuito integrado (CI), no interior do qual existem uma quantidade bastante grande (mais de 30) componentes, envolvendo transistores, diodos, etc.

► Definição clássica:

O amplificador operacional (AOP) é um amplificador CC multiestágio, com entrada diferencial, cujas características se aproximam de um amplificador ideal.

Uma visão simplificada do que existe no interior do operacional, segundo uma divulgação da *Texas Instruments* é apresentada na Figura 3.10.

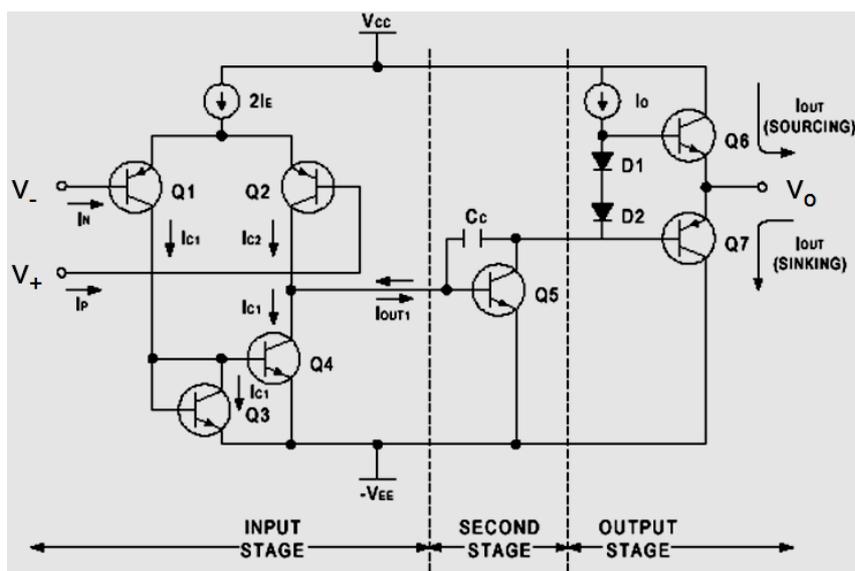


Figura 3.10 – Esquema interno simplificado de um AOP.

Fonte: www.ifi.unicamp.br/~kleinke/f540/e_amp1.htm

Pelo modelo de uma fonte alimentando um amplificador, o qual, por sua vez, alimenta uma carga – Figura 3.11 – é fácil definir os conceitos de impedância de entrada e de saída de um AmpOp.

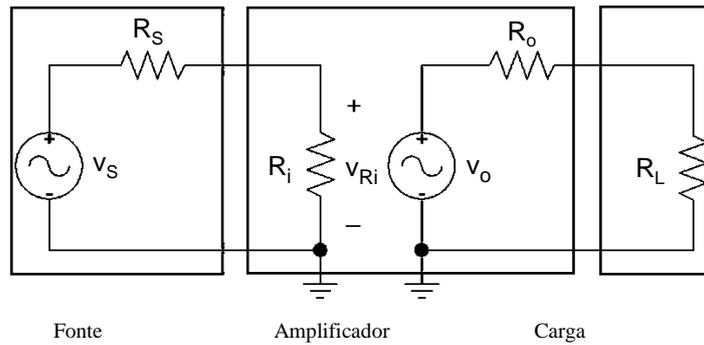


Figura 3.11 – AOP: ligação entre a fonte de alimentação e a carga.

O AOP deve ter uma resistência interna R_i grande o suficiente para que todo o sinal da fonte seja aplicado em R_i e uma resistência de saída R_o nula, para que todo o sinal v_o esteja em R_L . O sinal v_o tem um ganho sobre o sinal v_s .

$$\text{Tensão sobre a impedância de entrada: } V_{Ri} = \frac{R_i \cdot v_s}{R_i + R_s}$$

$$\text{Com a impedância de entrada muito alta: } R_i \rightarrow \infty \Rightarrow V_{Ri} \rightarrow v_s$$

$$\text{Para a malha de saída: } V_{RL} = \frac{R_L \cdot v_o}{R_o + R_L}$$

$$\text{Com } R_o \rightarrow 0 \Rightarrow V_{RL} \rightarrow v_o, \text{ ou seja, toda a tensão amplificada será aplicada à carga.}$$

Assim, o AOP apresenta, idealmente, $R_i \rightarrow \infty$ e $R_o \rightarrow 0$.

Comentários:

- 1) O AOP ideal só amplifica a diferença dos sinais de entrada, nunca amplifica o sinal comum às duas entradas. Portanto podemos dizer que o AOP ideal nunca satura.
- 2) O AOP ideal não consome e nem fornece corrente através de suas entradas, conseqüentemente a impedância das entradas do AOP é infinita ($R_i = \infty$)
- 3) O AOP ideal tem impedância de saída nula ($R_o = 0$). Isto significa que a saída é uma fonte de tensão ideal independente da corrente drenada pela carga acoplada a saída.

Em resumo, as características ideais de um AOP são:

- a) Resistência de entrada infinita;
- b) Resistência de saída nula;
- c) Ganho de tensão infinito (A, ganho de malha aberta);
- d) Resposta de frequência infinita;
- e) Insensibilidade à temperatura (*DRIFT* nulo).

Comentários...

- * Aproximadamente 1/3 dos CI's lineares são AOPs. Isso decorre da sua fácil construção, controle e boa qualidade.
- * Os AmpOp trabalham com tensão contínua e alternada.
- * Existe uma grande variedade de AmpOps. Alguns CIs contêm pelo menos duas unidades em um único *chip* (pastilha), o que reduz bastante o custo de produção – veja, por exemplo, a Figura 3.12, que mostra o AOP LM339 - *QUAD Operational Amplifiers*.

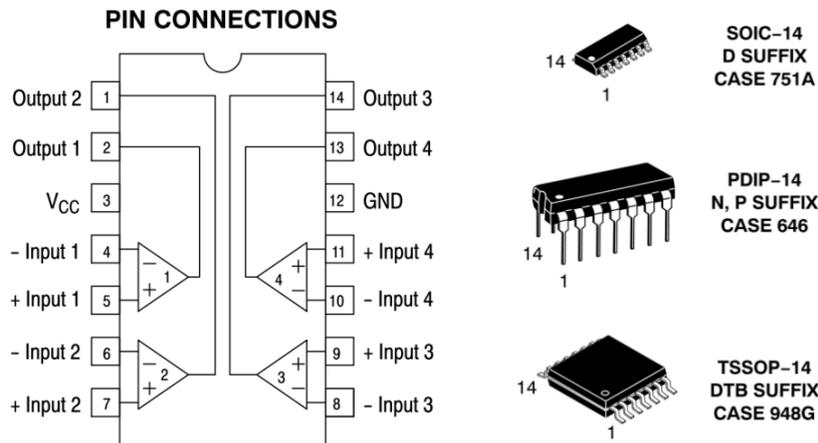


Figura 3.12 – CI LM339. (a) Conexões dos pinos. (b) Encapsulamentos disponíveis.
 Fonte: http://www.onsemi.com/pub_link/Collateral/LM339-D.PDF

AmpOp – Parâmetros de tensão e impedância

Variáveis de saída unilaterais – não influenciam as variáveis de entrada.
 Impedância de entrada infinita ($Z_i > 1 \text{ M}\Omega$).
 Impedância de saída nula ($Z_o < 100 \Omega$).
 Ganho de tensão infinito ($10^5 < A_{vo} < 10^6$) - *Importante!* (define a qualidade do AmpOp).
 A Tabela 3.1 mostra os códigos adotados por diversos fabricantes para o CI 741.

Tabela 3.1 – Códigos para o CI 741 para diversos fabricantes.

Fabricantes	Códigos
Fairchild	$\mu\text{A}741$
National	LM741
Motorola	MC1741
RCA	CA741
Texas	SN741
Signetics	SA741
Siemens	TBA221 (741)

Encapsulamento Dual In Line (DIL)

A Figura 3.13 apresenta o encapsulamento DIL de 8 pinos para um AOP em CI, com 1 operacional e com 2 operacionais.

Typical 8-pin "DIP" opamps integrated circuits

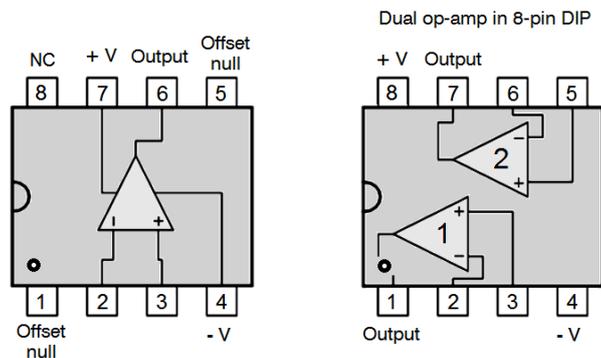


Figura 3.13 – Configuração de 8 pinos com 1 AOP e com 2 AOPs.

3.1.1.3 – Slew-Rate (SR) de um AOP

Pode-se definir “SLEW-RATE” (SR) de um AOP como a máxima variação da tensão de saída por unidade de tempo, dada em V/s. O valor do SR dá a velocidade de resposta do AOP. Quanto maior o fator SR, melhor será o AOP (PERTENCE, 2003). Este parâmetro é definido matematicamente por (3.2).

$$SR = \left. \frac{dv_o(t)}{dt} \right|_{\max} \quad (3.2)$$

Define-se também SR por taxa de subida e taxa de resposta (**Erro! Fonte de referência não encontrada.**).

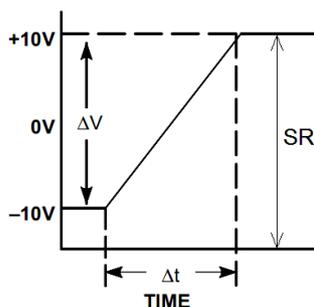


Figura 3.14 – Visualização da taxa SR de um AOP.

Alguns valores típicos são apresentados na Tabela 3.2. Para aplicações em sinais de alta frequência (processamento de sinais e telecomunicações), são utilizados operacionais com taxas bem mais altas de SR, como o LT1363, da *Linear Technology*[®]. O seu valor de SR é de 1000 V/μs, a 25^o C.

Tabela 3.2 – Taxa SR de alguns modelos de AmpOps.

AOP (modelo)	Slew Rate, SR
LM741	0,5 V/μs
LM324	0,6 V/μs
LF 351	13 V/μs
TL081	13 V/μs
LM 318	70 V/μs
LT1220	250 V/μs
LT1357	600 V/μs
LT1363	1000 V/μs

Distorção no Sinal de saída de um AOP

A Figura 3.15 mostra uma distorção no sinal de saída de um AOP, devido à limitação do SR do dispositivo. O sinal de entrada (v_i) é senoidal.



Exemplo 63 – Efetuar o cálculo do SR de um sinal senoidal.

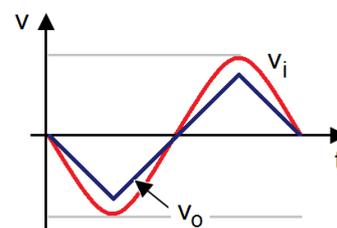


Figura 3.15 – Sinal de saída (v_o) distorcido na saída de um AOP.

Para um sinal senoidal, dado por $v(\omega t) = V_{\max} \sin \omega t$, o SR é calculado na seguinte sequência:

$$v_o(t) = V_{\max} \sin \omega t \rightarrow SR = \left. \frac{dv_o(t)}{dt} \right|_{\max} = \left. \frac{d(V_{\max} \sin \omega t)}{dt} \right|_{\max} = V_{\max} \cdot \omega \cdot \cos \omega t \Big|_{\omega t=0}$$

$$SR = V_{\max} \cdot \omega = 2\pi \cdot f \cdot V_{\max} \quad [V/\mu s]$$



Exemplo 64

Um CI do tipo 741C possui um SR de $0,5 \text{ V}/\mu\text{s}$. O seu sinal de entrada é senoidal. Qual é a máxima frequência de operação para que a tensão de saída seja de 10 V de pico, sem distorção? (MALVINO, 1997).

$$SR = V_{\max} \cdot \omega = 2\pi \cdot f \cdot V_{\max} \quad [V/\mu s] \rightarrow 0,5 \text{ V}/\mu s = 2\pi \cdot f \cdot 10 \rightarrow f = 7,96 \text{ kHz.}$$

Obs.: se o sinal de entrada tiver a frequência aumentada em relação ao valor calculado, o sinal de saída irá se apresentar distorcido, tendendo para um formato triangular.

3.1.1.4 – Curto-circuito virtual e terra virtual

Pelo modelo simplificado do AOP (Figura 3.16), vê-se na sua entrada um alto valor de impedância (R_i), que tende para infinito. Daí as correntes I_{B1} e I_{B2} tendem para zero. Este modelo apresenta uma realimentação negativa, através do resistor R_2 .

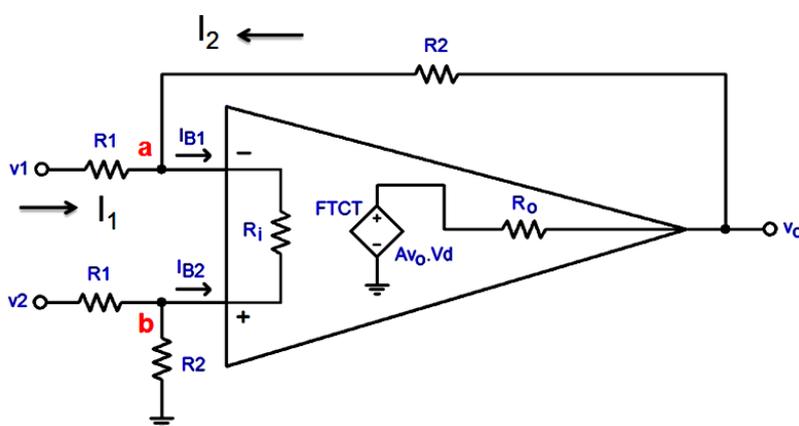


Figura 3.16 – Modelo simplificado do AOP.

As correntes I_{B1} e I_{B2} são denominadas de correntes de polarização das entradas inversora (-) e não-inversora (+), respectivamente, estando relacionadas com os transistores Q_1 e Q_2 do estágio diferencial de entrada do AOP. Nos manuais de fabricantes de AOPs, a média aritmética destas correntes é identificada por “INPUT BIAS CURRENT”, I_B . Para o AOP 741, $I_B \cong 80 \text{ nA}$, para R_i da ordem de $2 \text{ M}\Omega$.

O modelo apresentado na Figura 3.16 inclui uma fonte de tensão controlada, dada por $A_{v_o} \cdot v_d$, onde v_d é a tensão diferencial de entrada. Esta fonte é dada por:

$$v_{FTCT} = (v_+ - v_-) \cdot A_{v_o} \quad (3.3)$$

Determinando a tensão nos terminais de entrada, $v_{ab} = v_d$

Pela LKC, no nó **a** do circuito da Figura 3.16: $I_1 + I_2 = 0$ (desprezando-se a corrente I_{B1}). Escrevendo a LKC em termos das tensões de nó (desprezando-se a impedância de saída R_o , que idealmente tende para zero):

$$I_1 + I_2 = 0 \Rightarrow \frac{V_1 - V_a}{R_1} + \frac{A_{v_o} \cdot V_d - V_a}{R_2} = 0$$

Tendo $V_d = V_b - V_a$ e substituindo na expressão anterior obtém-se:

$$V_b = \frac{V_a \cdot (A_{v_o} \cdot R_1 + R_o + R_1 + R_2) - V_1 (R_o + R_2)}{A_{v_o} \cdot R_1}$$

Sabendo que idealmente o ganho A_{vo} tende para infinito, calcula-se o valor da tensão v_b para esta situação, equação (3.4):

$$V_b = \frac{V_a \cdot (A_{vo} \cdot R_1)}{A_{vo} \cdot R_1} \Bigg|_{A_{vo} \rightarrow \infty} = V_a \quad (3.4)$$

A situação descrita por (3.4) é denominada de “**curto-circuito virtual**”.

► **TERRA VIRTUAL:** estando a entrada não inversora aterrada ($v_b = 0$), tem-se a situação de “terra virtual” (caso particular do curto-circuito virtual).

3.2 – AMPLIFICADORES INVERSOR, NÃO INVERSOR, SOMADOR E SUBTRATOR

Circuitos lineares básicos com o AOP

Um AOP é linear quando opera como amplificador. A análise será feita considerando o AOP ideal, aplicando-se teoremas já conhecidos na teoria de circuitos elétricos, como Leis de Kirchhoff, Teorema de Thevenin e Norton, dentre outros.

3.2.1 – O AOP Inversor

Como o próprio nome já diz, o AOP inversor é aquele onde ocorre inversão de fase (180 graus) no sinal de saída em relação ao de entrada. A Figura 3.17 mostra a sua topologia. O sinal de entrada é aplicado ao terminal inversor (-) do AOP, via resistor R_1 .

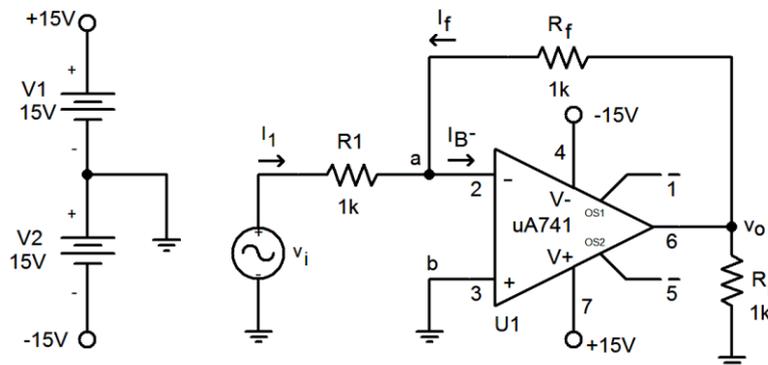


Figura 3.17 – AOP inversor de tensão.

Para o nó **a** do circuito, aplica-se a LKC. Considerando-se o AOP em análise como ideal tem-se $I_{B^-} = 0$ e $v_a = v_b = 0$ (**terra virtual**). Daí, isolando os termos de interesse obtém-se (3.5), o ganho de tensão desta topologia.

$$I_1 + I_f = I_{B^-} \rightarrow \frac{v_i - v_a}{R_1} + \frac{v_o - v_a}{R_f} = 0$$

$$\frac{v_i}{R_1} + \frac{v_o}{R_f} = 0 \rightarrow \frac{v_i}{R_1} = -\frac{v_o}{R_f}$$

$$A_{vf} = \frac{v_o}{v_i} = -\frac{R_f}{R_1} \quad (3.5)$$



Exemplo 65

O sinal de saída do AOP da Figura 3.18 é uma senóide de $10 V_{rms}$. Qual é o valor de pico do sinal de entrada, para $R_2 = 10 R_1$?

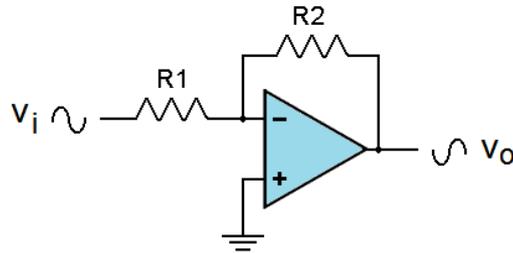


Figura 3.18 – AOP inversor do Exemplo 65.

Solução:

$$A_{vf} = \frac{v_o}{v_i} = -\frac{R_2}{R_1}$$

$$v_i = \left| -\frac{R_1 \cdot v_o}{R_2} \right| = \frac{R_1 \cdot 10\sqrt{2}}{10R_1} = 1 V_p$$

3.2.2 – O AOP não-inversor

O circuito do AOP na configuração não-inversora é apresentado na Figura 3.19. O cálculo do ganho de tensão em malha fechada (A_{vf}) é muito simples.

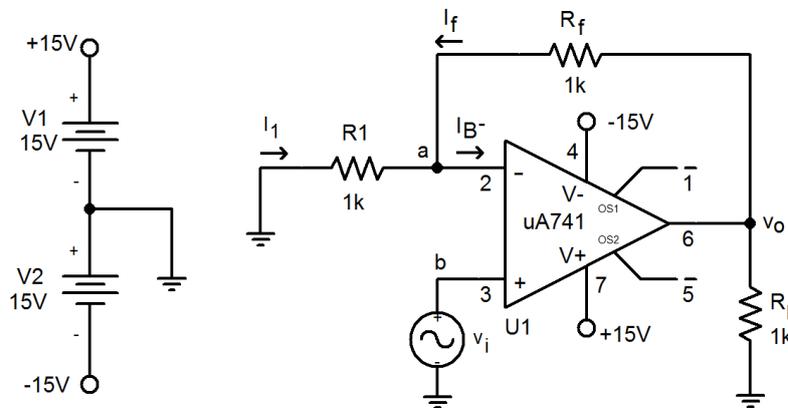


Figura 3.19 – AOP não-inversor (topologia).

Aplicando-se a LKC (nó **a** do circuito):

$$I_1 + I_f = I_{B^-} \rightarrow \frac{0 - v_a}{R_1} + \frac{v_o - v_a}{R_f} = 0$$

$v_a = v_i$ (pelo **curto-circuito virtual**, já que $Z_i \rightarrow \infty$).

Logo:

$$A_{vf} = \frac{v_o}{v_i} = 1 + \frac{R_f}{R_1} \quad (3.6)$$

3.2.3 – O AOP como Buffer (seguidor de tensão)

Se, no circuito do AOP não-inversor $R_1 = \infty$ e $R_f = 0$ (curto-circuito), obtém-se a seguinte configuração (veja a Figura 3.20):

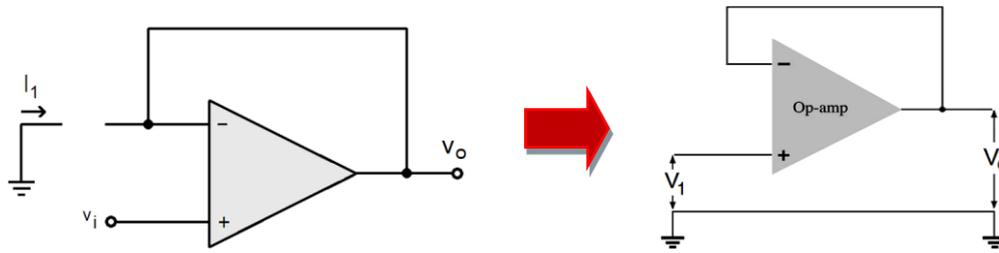


Figura 3.20 – AOP seguidor de tensão (*buffer*).

Ganho de tensão:

$$A_{vf} = \frac{v_o}{v_i} = 1 + \frac{0}{\infty} \Rightarrow A_{vf} = 1$$

Este circuito apresenta ganho unitário, uma impedância de entrada muito alta e uma impedância de saída muito baixa. Suas principais aplicações são: 1) isolador de estágios, 2) reforçador de corrente e 3) casador de impedância.



Exemplo 66 – Simulação do AOP *Buffer* no PSpice.

O circuito *buffer* é mostrado na Figura 3.21a. As formas de onda estão na Figura 3.21b.

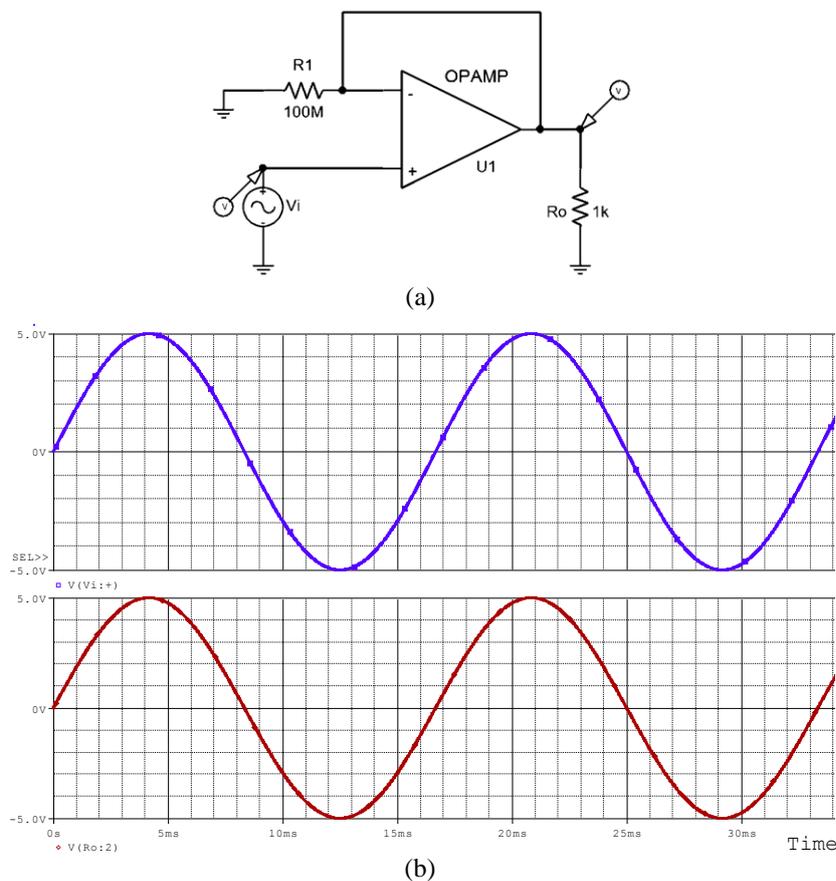


Figura 3.21 – (a) AOP Buffer: esquema do circuito.(b) AOP Buffer (simulação no PSpice): formas de onda.

3.2.4 – O AOP Somador

O AOP somador apresenta interessantes aplicações, como:

- misturador de sinais (*mixer*): som de uma guitarra com o som do microfone em um estúdio;
- operador matemático (soma de sinais analógicos);
- ferramenta para a instrumentação de sinais e conversor digital-analógico.

a) AOP Somador Inversor

A Figura 3.22 apresenta a topologia de um AOP somador inversor de 3 entradas. O ganho do circuito é definido pela relação entre o resistor de realimentação R_f e o resistor de cada entrada.

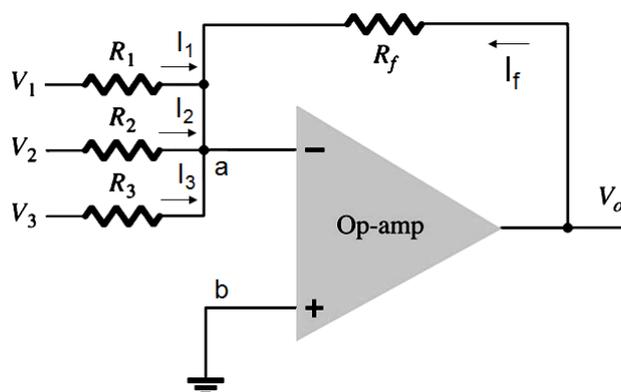


Figura 3.22 – AOP somador inversor de 3 entradas (BOYLESTAD e NASHELSKY, 2004).

Aplicando-se a LKC no ponto **a** e tendo $v_a = 0$ V:

$$I_1 + I_2 + I_3 + I_f = I_{B^-} = 0 \rightarrow \frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} + \frac{v_0}{R_f} = 0$$

Obtém-se:

$$v_o = -R_f \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} \right) \quad (3.7)$$

b) AOP somador não-inversor

Obter um AOP somador não-inversor é simples. A primeira solução seria colocar um AOP inversor de ganho unitário após a saída do AOP Somador mostrado na figura anterior (esquema da Figura 3.23). Assim, a soma resultante seria obtida sem a inversão dos sinais.

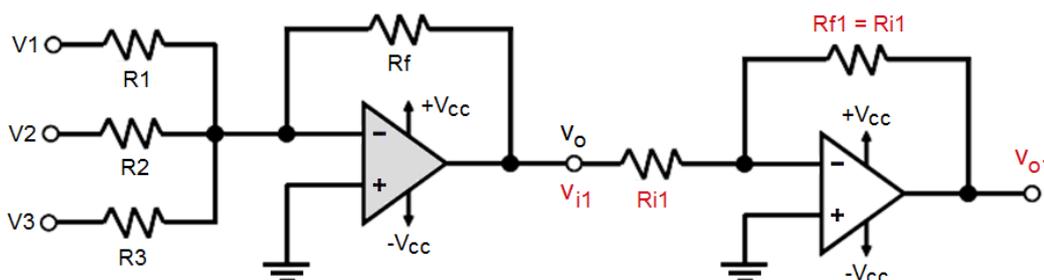


Figura 3.23 – AOP somador não inversor com 2 blocos de operacionais.

O resultado da associação em bloco dos 2 operacionais é, com $R_{f1} = R_{i1}$:

$$v_{o1} = -\left(\frac{R_{f1}}{R_{i1}}\right) \cdot v_o = -(1) \cdot \left[-R_f \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}\right)\right] = R_f \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}\right)$$

2ª Opção: circuito da Figura 3.24 (WENDLING, 2010).

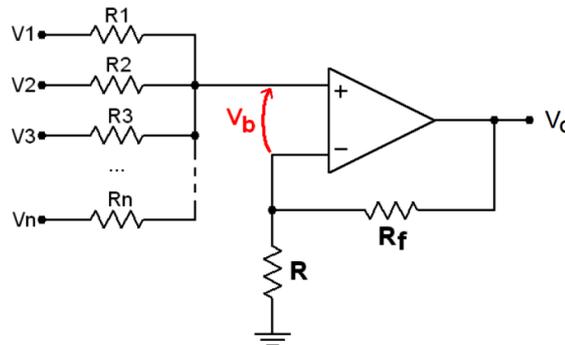


Figura 3.24 – AOP Somador não-inversor para n entradas.

A tensão de saída desta configuração é dada por (3.8).

$$v_o = \left(1 + \frac{R_f}{R_1}\right) \cdot v_b \quad \therefore \quad v_b = \frac{\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} + \dots + \frac{v_n}{R_n}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} + \dots + \frac{1}{R_n}}$$

$$v_o = \left(1 + \frac{R_f}{R_1}\right) \cdot \left(\frac{\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} + \dots + \frac{v_n}{R_n}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} + \dots + \frac{1}{R_n}}\right) \quad (3.8)$$

► EF 32 – Calcular a tensão de saída do circuito da Figura 3.22, para as seguintes situações:

- todos os resistores são iguais e $V_1 = 1 \text{ V}$, $V_2 = 2,5 \text{ V}$ e $V_3 = 1,5 \text{ V}$.
- $R_1 = R_2 = R_3 = 3R_f$ e as tensões são as mesmas do item (a).

► EF 33 – Projetar um AOP somador de três entradas, as quais são conectadas à sua entrada não inversora, conforme mostra o circuito da Figura 3.25.

Dados: $v_1 = 10 \text{ sen } 377t \text{ [V]}$; $v_2 = 2,5 \text{ sen } 377t \text{ [V]}$ e $V_3 = 5 \text{ V}$. $R_1 = R_2 = R_3 = 2R_f$ e $R = R_f$.

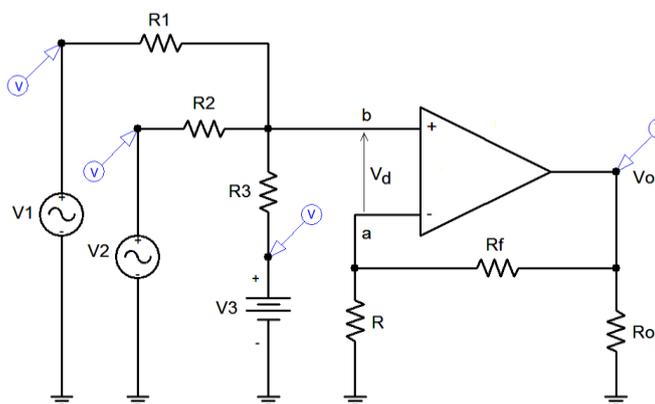


Figura 3.25 – AOP somador não-inversor.

► EF 34 – *Conversor Digital-Analógico de 4 bits*. Seja o Conversor D/A, montado a partir de um AOP, como mostra a Figura 3.26 (1º. estágio, de R₁ até a saída no resistor R₆).

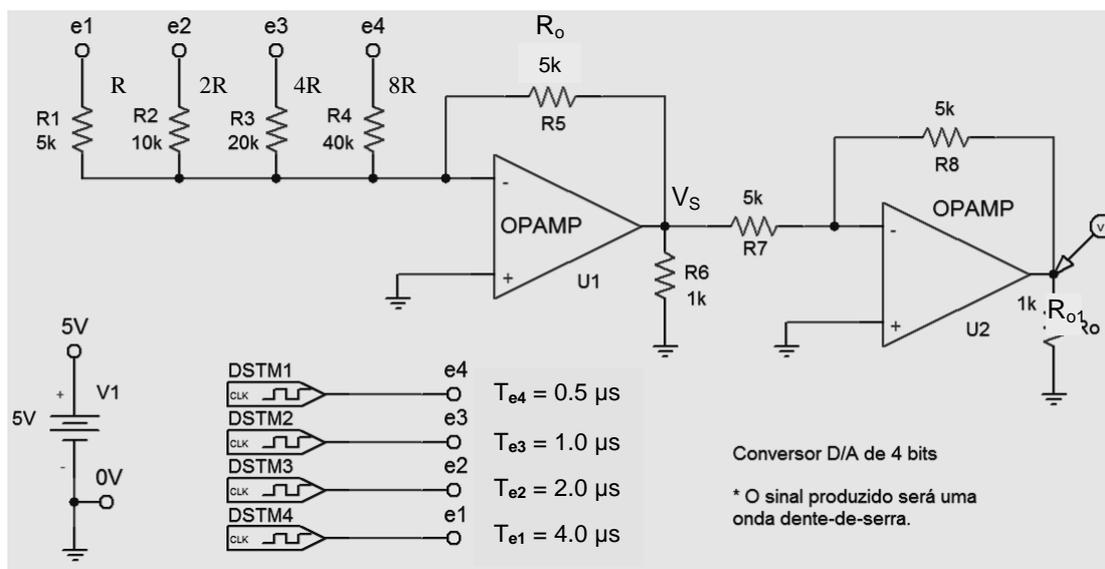


Figura 3.26 – Conversor D/A de 4 bits com AOP.

- Montar o esquema deste circuito em um *software* simulador de circuitos eletrônicos (como sugestão, pode ser utilizado o PSpice).
- Alimentar o circuito com as entradas digitais e₁, e₂, e₃ e e₄. As formas de onda produzidas na simulação deverão ser como as apresentadas na Figura 3.27.
- Efetuar uma análise da simulação.

Expressão de v_s (saída do AOP U1):

$$v_s = - \left(\frac{R_o}{R_1} \cdot e_1 + \frac{R_o}{R_2} \cdot e_2 + \frac{R_o}{R_3} \cdot e_3 + \frac{R_o}{R_4} \cdot e_4 \right) \quad (3.9)$$

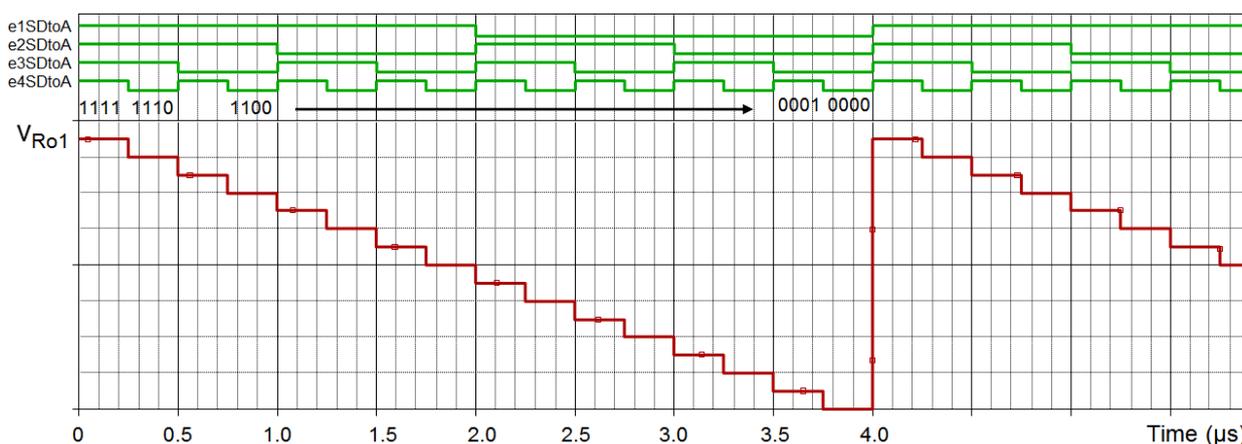
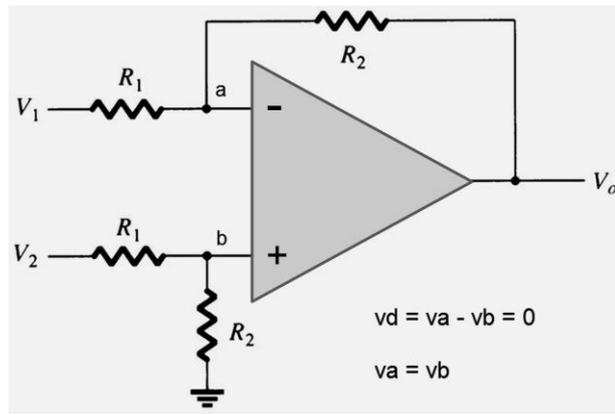


Figura 3.27 – Formas de onda do circuito conversor D/A de 4 bits com AOP somador de 4 entradas.

3.2.5 – O AOP Subtrator (ou diferencial)

O AOP subtrator é uma combinação do amplificador inversor com o não-inversor. É bastante empregado na indústria, na área de instrumentação. Fornece como sinal de saída a subtração dos sinais aplicados em suas entradas (+) e (-); no caso da Figura 3.28, os sinais v₂ e v₁, respectivamente.



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 3.28 – Esquema do AOP subtrator de sinais.

Além da diferença das entradas v_1 e v_2 , o sinal de saída apresente um fator de ganho dado por R_2/R_1 . A expressão do sinal de saída é dada por (3.10).

$$v_o = \frac{R_2}{R_1}(v_2 - v_1) \quad (3.10)$$

Uma observação importante: a tensão de saída deve ser menor do que a tensão de alimentação.

▶ EF 35 – **Demonstrar a equação (3.10)**

Dica: o cálculo torna-se mais simples se for utilizado o teorema da superposição, levando em conta, também, o que já foi calculado para os AOPs inversor e não inversor. Considerar o AOP ideal.

Teorema da Superposição: $v_o = f(v_1, v_2) = v_{o, v1} + v_{o, v2}$



Exemplo 67 – Simulação do AOP como subtrator de tensão (Pspice)

Um subtrator de tensão pode ser utilizado para verificar se um semiconductor acionado por tensão (um MOSFET p. ex.) está sendo acionado corretamente.

No circuito da Figura 3.29, a saída do AOP acompanha o sinal aplicado ao MOSFET (componente *sbreak* do PSpice), bem como o sinal de corrente (I_{dc}). Formas de onda: Figura 3.30.

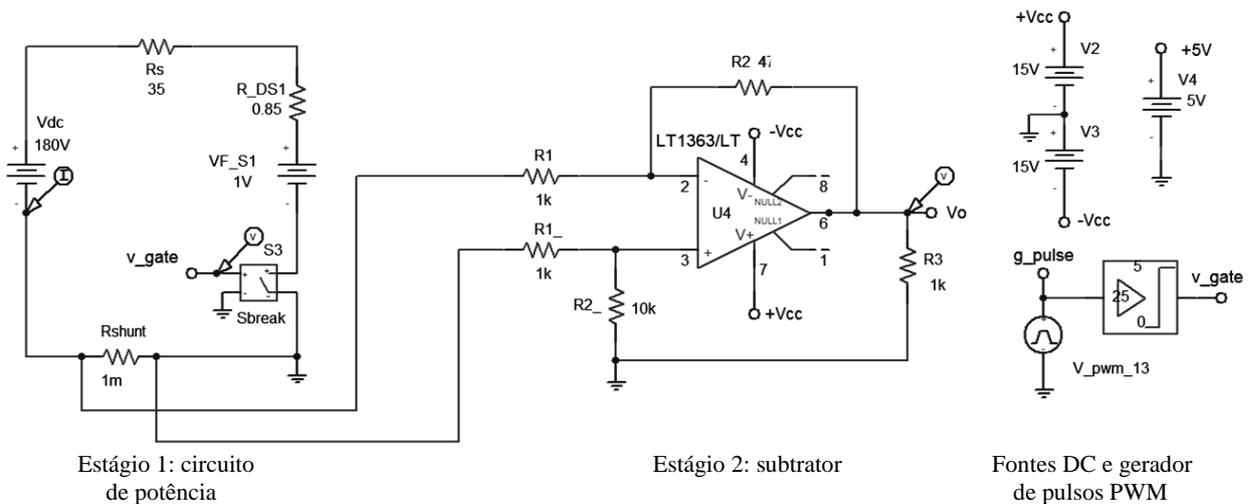


Figura 3.29 – AOP subtrator de tensão: verificação do estado de um interruptor do tipo MOSFET e formas de onda.

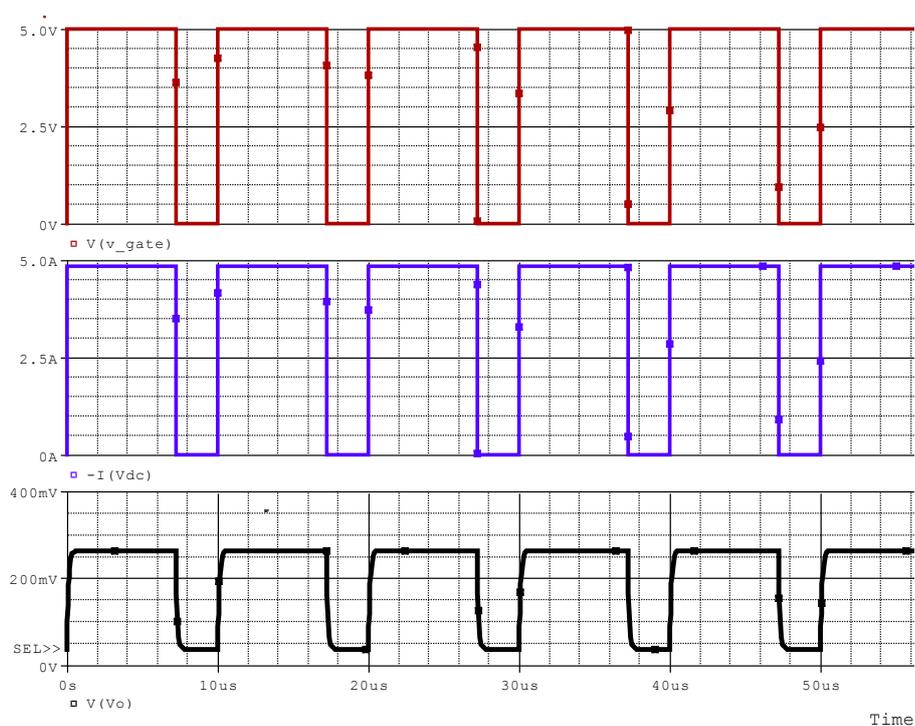


Figura 3.30 – Formas de onda do circuito da Figura 3.29.

3.3 – COMPARADOR DE TENSÃO

Em determinadas situações práticas aparece a necessidade de se comparar dois sinais de tensão, sendo um deles a referência estabelecida em um projeto. Para isto, são utilizados circuitos eletrônicos denominados comparadores, construídos a partir de AOPs. A resposta à comparação de dois sinais, por exemplo, qual indica o maior valor de temperatura, é um sinal de saída lógico, do tipo SIM/NÃO.

Um comparador é um circuito com duas tensões de entrada (não inversora e inversora, onde uma delas é uma tensão de referência) e uma tensão de saída.

O sinal de saída não é uma função linear do sinal de entrada, estando sempre saturado em aproximadamente em $\pm V_{sat}$, nível que equivale a aproximadamente 90 % do valor de V_{CC} . Como o AOP não trabalha na região linear ele não executa funções matemáticas (analógicas), e sim funções lógicas. A saída deverá ser alta (*high*) ou baixa (*low*). Por exemplo, para uma tensão de alimentação $V_{cc} = \pm 15 \text{ V}$, tem-se os níveis de saída de $\pm 13,5 \text{ V}$.

A tensão de saída do AOP operando em malha aberta é definida por (3.11), onde:

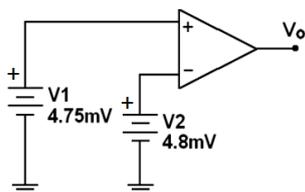
$$v_o = A_{vo} \cdot v_d = A_{vo} \cdot [V_+ - V_-] \quad (3.11)$$

$A = A_{vo}$ é fornecido pelo fabricante (ganho de malha aberta) e v_d é a tensão entre as entradas V_+ e V_- do dispositivo.



Exemplo 68 – Simulação do AOP como subtrator de tensão (PSPice)

Encontrar a tensão de saída do AOP mostrado na Figura 3.31, onde o ganho de tensão A_{vo} é de 100.000.



Solução:

$$v_o = A_{vo} \cdot v_d = A_{vo} \cdot [V_+ - V_-] = 1 \times 10^5 \cdot [4,75m - 4,8m] = -5 \text{ V.}$$

Assim, como o sinal da entrada (-) é maior do que a da entrada (+), o sinal de saída é negativo.

Figura 3.31.

3.3.1 – Tensão de saturação ($\pm V_{sat}$)

Idealmente, o ganho de malha aberta de um AOP é infinito, mas na prática é limitado por um valor fornecido pelo fabricante. A tensão de saída é indexada ao da fonte de alimentação, assumindo um nível da ordem de 90 % da tensão de V_{CC} ($\pm V_{sat}$, tensão de saturação), como visto na Figura 3.32.

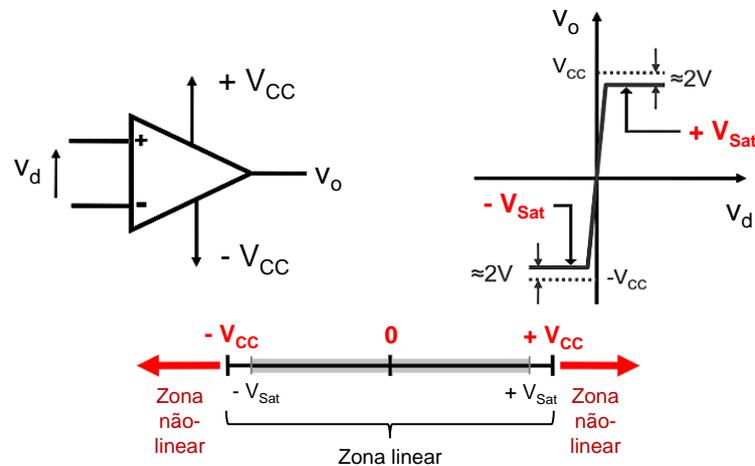


Figura 3.32 – Níveis de saturação na saída de um AOP operando na região não-linear (ARANDA, 2009).

Outro aspecto a ser considerado é que as tensões de entrada do AOP não podem exceder a faixa fixada pela tensão de alimentação simétrica: $\Delta V_{CC} = V_{CC} - (-V_{CC}) = 2 V_{CC}$.

A Figura 3.33 apresenta um AOP operando como comparador. O sinal de saída é uma onda quadrada oscilando entre os níveis $+V_{sat}$ e $-V_{sat}$.

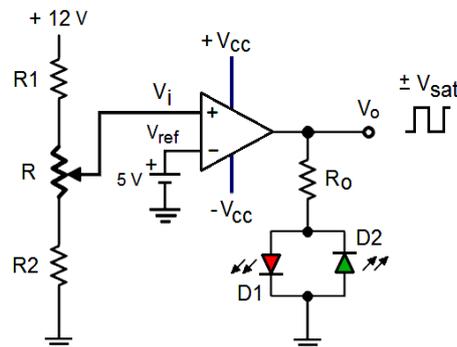


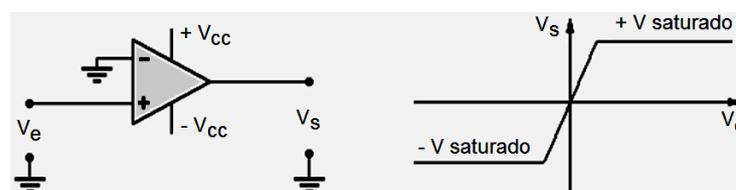
Figura 3.33 – O AOP é alimentado com a tensão $\pm V_{cc}$. Logo, o sinal de saída oscila entre $\pm V_{sat}$.

3.3.2 – AOP comparador – circuitos básicos

O AOP comparador não inversor tem o sinal a ser comparado aplicado na entrada não inversora e o sinal de referência aplicada na entrada inversora (como visto na Figura 3.33). A mesma lógica vale para o comparador inversor, onde o sinal de entrada é aplicado ao terminal (+) e o de referência ao terminal (-).

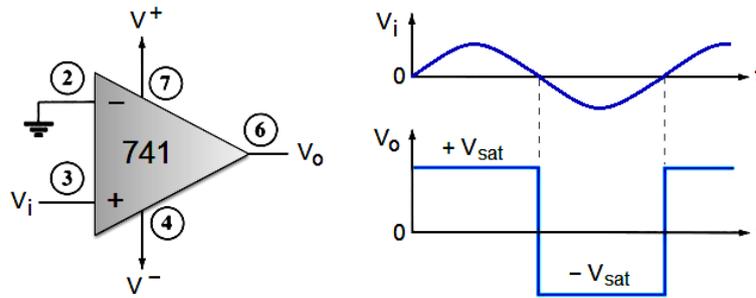


Exemplo 69 – AOP comparador como detector de nível zero, onde a tensão de referência é nula, ou seja, $V_{ref} = 0 V$. Ver as Figuras 3.34, 3.35 e 3.36a.



Fonte: DeLorenzo, Sistemas Didáticos – Apostila de Eletrônica Analógica.

Figura 3.34 – AOP comparador não inversor, detector de nível zero.



Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 3.35 – AOP detector de nível zero. O sinal de entrada é uma senóide.

A Figura 3.36 apresenta em (b) e (c), pontos de desencate ou de limiar diferentes de ZERO para um AOP comparador não inversor (sinal de referência POSITIVO e NEGATIVO, respectivamente).

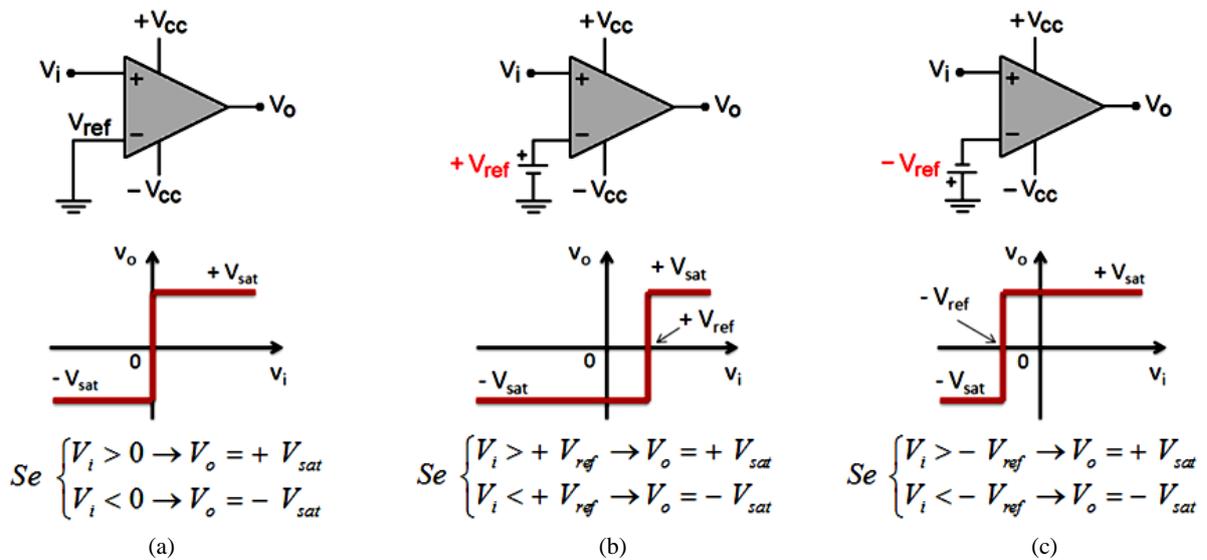


Figura 3.36 – (a) AOP comparador detector de nível zero. Em (b) e (c): comparador com V_{ref} diferente de zero.



Exemplo 70 – Controle do nível de carga de um capacitor (detecção de 2 níveis) – Figura 3.37.

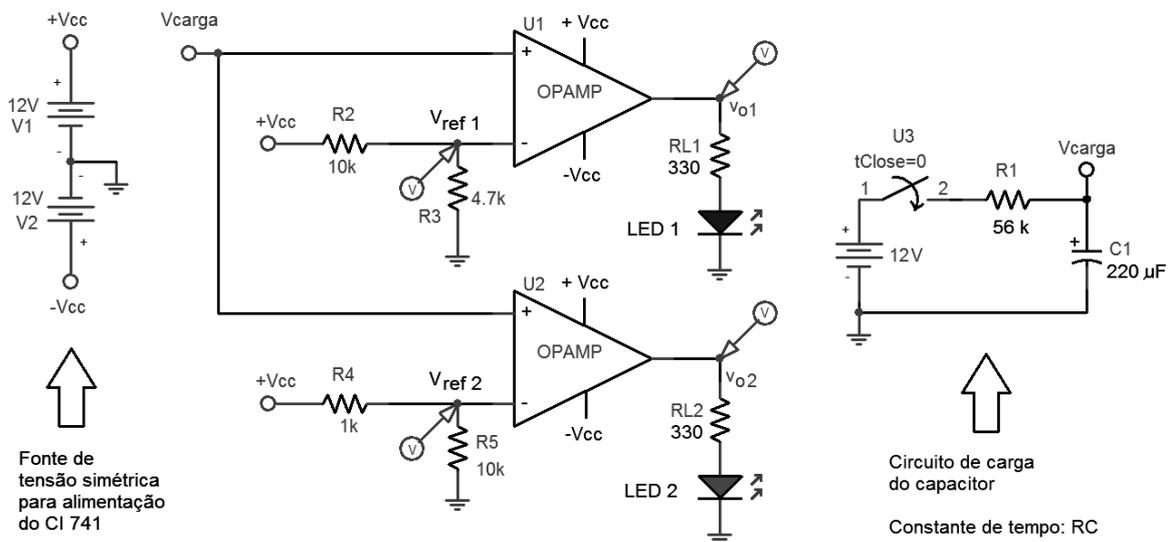


Figura 3.37 – Circuito para monitorar a carga de um capacitor eletrolítico através de AOPs comparadores.



Exemplo 71 – O diodo LED do AOP comparador da Figura 3.38 é acionado quando a entrada V_i (entrada não inversora) supera a tensão de referência de 6 V.

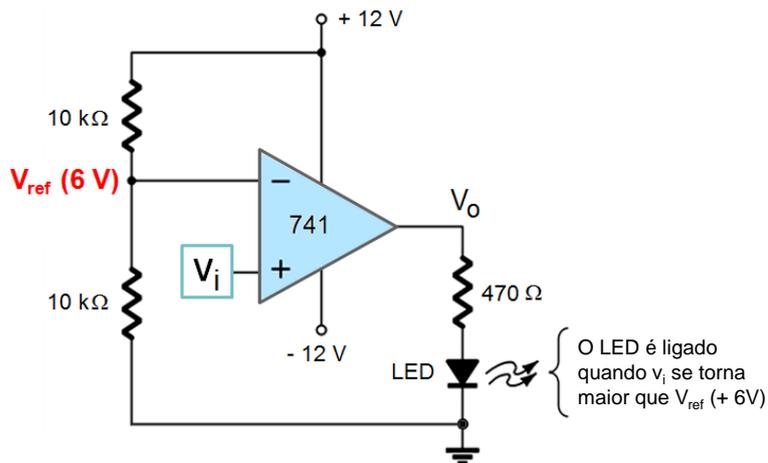


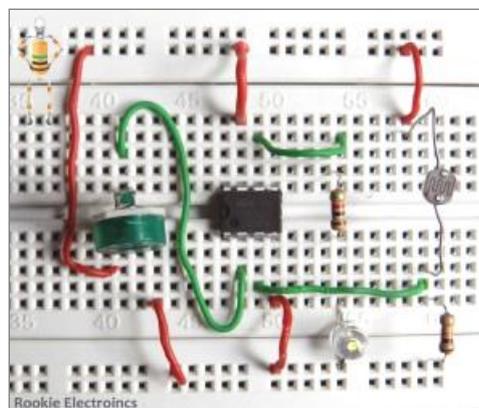
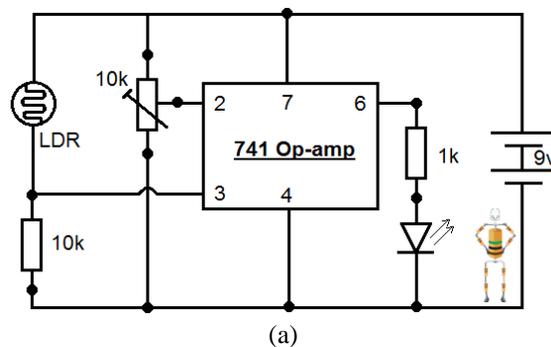
Figura 3.38 – AOP comparador não-inversor (BOYLESTAD e NASHELSKY, 2004).



Exemplo 72 – AOP 741 como sensor de luz, Figura 3.39. Este exemplo pode ser estudado em um vídeo no portal *Youtube*, cuja descrição está apresentada a seguir.

This is a light sensor circuit. In the circuit diagram it is configured as a shadow detector, that means the LED will turn on when LDR is bright. We can change this circuit as Light Detector by simply swapping up the pins 2 & 3, and then LED will turn on when LDR is dark. Pins no 1,5 & 8 are not connected

You can also hook up pin 6 to a transistor to turn on a relay, motor etc.



(b)

Fonte: <http://rookieelectronics.com/sensor-projects-light-sensor/>

Figura 3.39 – O CI 741 em um circuito sensor de luz. (a) Esquema. (b) Montagem em *protoboard*.

EF EXERCÍCIOS DE FIXAÇÃO

➤ EF 36 (ALBUQUERQUE e SEABRA, 2012) – Qual é o valor a ser ajustado no resistor variável R_v no circuito da Figura 3.40 para que o diodo LED seja acionado (saída do AOP em nível alto)?

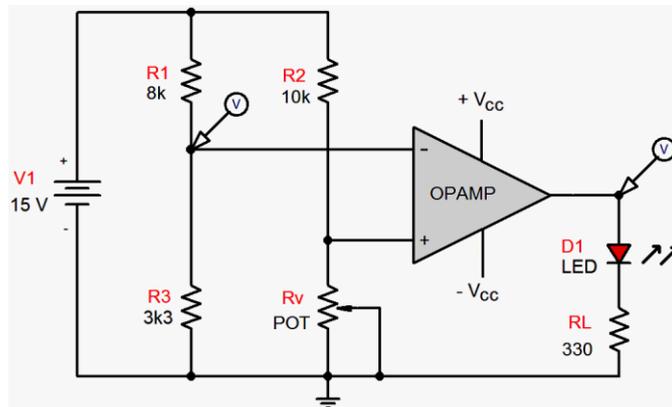


Figura 3.40.

➤ EF 37 – Aplicação como detector de nível, Figura 3.41.

- Explicar a operação deste circuito operando como detector de nível (no caso, o nível de tensão no capacitor $C1$, eletrolítico). Assumir a tensão inicial no capacitor nula.
- Como este circuito poderia ser utilizado para medição de nível líquido (por exemplo, medição de água em um tanque de 100 litros)?

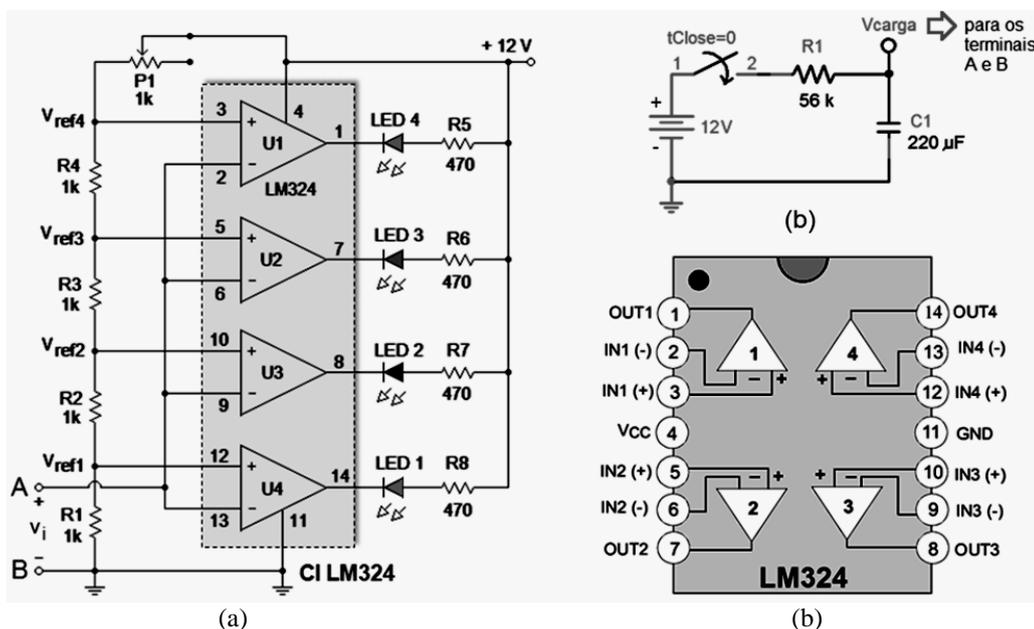
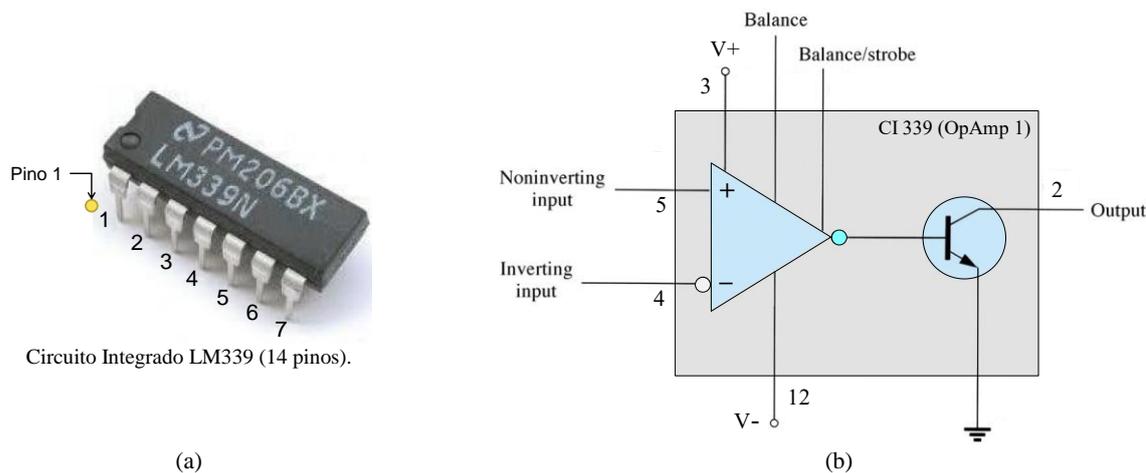


Figura 3.41 – (a) Comparador LM324 como detector de 4 níveis. (b) Circuito de carga de um capacitor eletrolítico. (c) Diagrama interno do CI LM324 (pinagem).

3.3.3 – O comparador quádruplo – CI LM 339

O CI 339 (Figura 3.42a, 14 pinos) faz parte da categoria de CIs comparadores, como são também os CIs LM311 e NE529. Todos eles possuem um estágio de saída com o coletor aberto (*open collector*), como mostra a Figura 3.42b (configuração em 8 pinos).



Fonte: BOYLESTAD e NASHESKY, 2004.
 Figura 3.42 – (a) CI comparador LM339, 14 pinos. (b) Diagrama interno, 8 pinos.

Este tipo de saída ocorre em alguns CIs comparadores. Na Figura 3.43 é apresentado o esquema interno do CI LM311, um CI com alta velocidade de comutação, muito utilizado por ter saída compatível com as famílias lógicas TTL e CMOS, pois opera com uma única fonte de tensão de + 5 V_{CC} (PERTENCE, 2003).

O CI com este recurso não emite um sinal da saída específico de tensão ou corrente. O sinal de saída é aplicado à base de um transistor *npn* interno, cujo coletor é disponível exteriormente (aberto) em um dos pinos (*open collector output* – Figura 3.43). O emissor do transistor, por sua vez, é conectado internamente ao pino terra (GND) ou disponível para ser conectado ao terminal negativo da fonte simétrica (- V_{CC}).

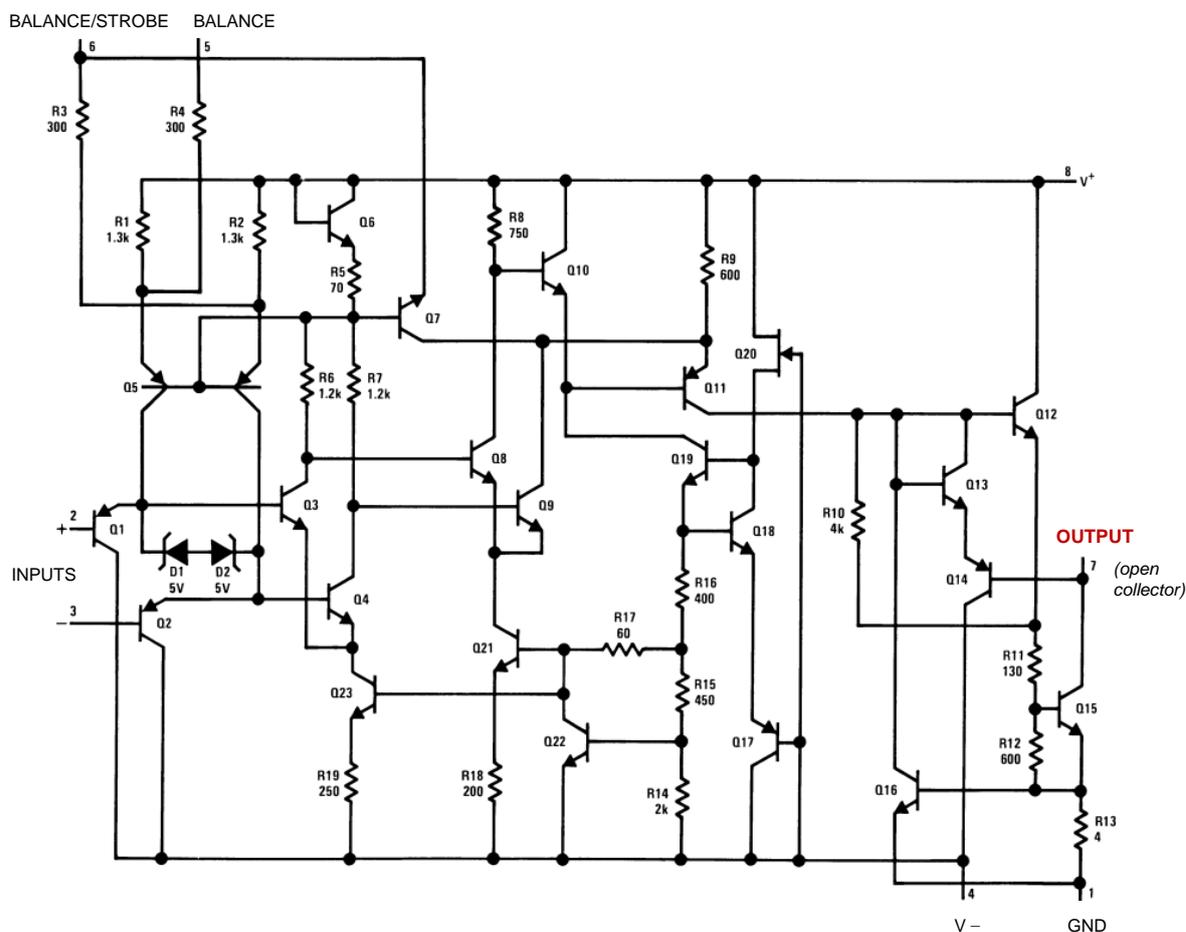


Figura 3.43 – Diagrama interno do comparador LM311, com saída em coletor aberto.
 Fonte: LM111/LM211/LM311 Voltage Comparator – Datasheet. National Semiconductor, 2001.

Resistor externo (pull-up)

Para funcionar nessa configuração, é feita a conexão de um resistor externo ("pull-up") entre a saída (coletor do transistor interno) e o sinal DC para que o circuito funcione (que pode ser, por exemplo, um sinal digital de + 5 V). Na Figura 3.44, em (a) e (b) é apresentado este resistor e a sua conexão ao CI. Caso não seja conectado este resistor, a saída fica no estado "flutuante".

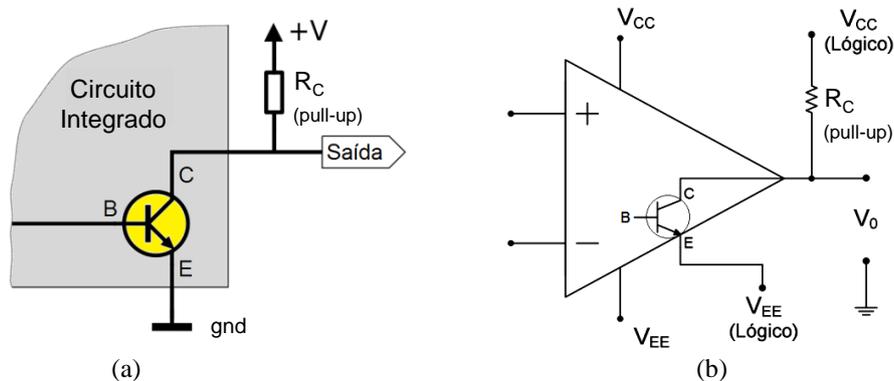
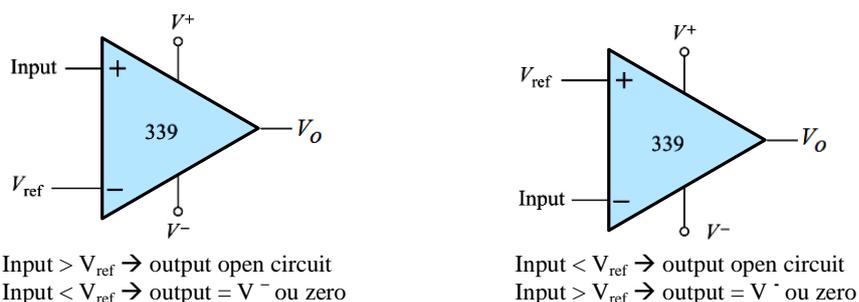


Figura 3.44 – CI Comparador com coletor aberto. Conexão do resistor de Pull-Up.

Fontes: (a) http://pt.wikipedia.org/wiki/Ficheiro:Open_Collector_Pull_Up.png
 (b) www.fceia.unr.edu.ar/eca2/Files/Apunes/COMPARADORES%20%20v-2010_.pdf

De acordo com a comparação entre os sinais das entradas V^+ e V^- , obtém-se um determinado nível na saída (v_o), como mostra a Figura 3.45.



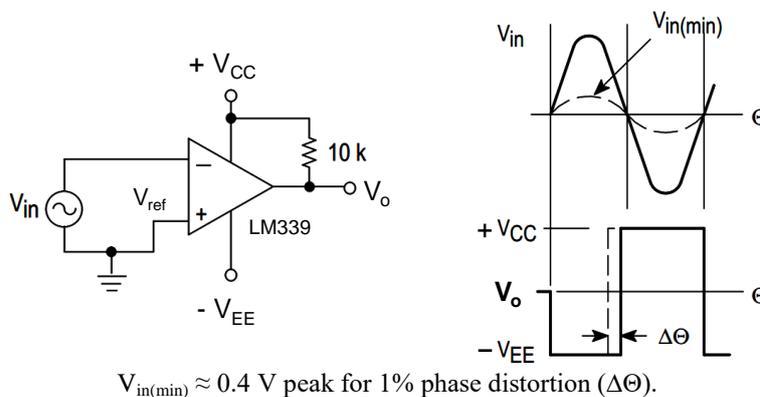
Fonte: BOYLESTAD e NASHELSKY, 2004.

Figura 3.45 – Resultado da comparação entre os sinais de entrada em um AOP comparador LM339.



Exemplo 73 – Comparador com saída em coletor aberto – LM339.

Se o emissor do transistor com coletor aberto do integrado com este recurso for ligado ao potencial $-V_{EE}$, a saída apresentará a variação entre $+V_{CC}$ para o TJB no corte e $-V_{EE}$, para o TJB conduzindo (ver novamente a Figura 3.44b). Esta situação é apresentada no circuito da Figura 3.46.



$$V_{in(min)} \approx 0.4 \text{ V peak for } 1\% \text{ phase distortion } (\Delta\theta).$$

Figura 3.46 – Zero Crossing Detector. Fonte: www.onsemi.com/pub_link/Collateral/LM339-D.PDF



Exemplo 74 – A Figura 3.47a mostra um comparador montado com o CI 339, onde o sinal v_i é uma onda quadrada, variando de 0 a 10 V de pico. Formas de onda do circuito: Figura 3.47b.

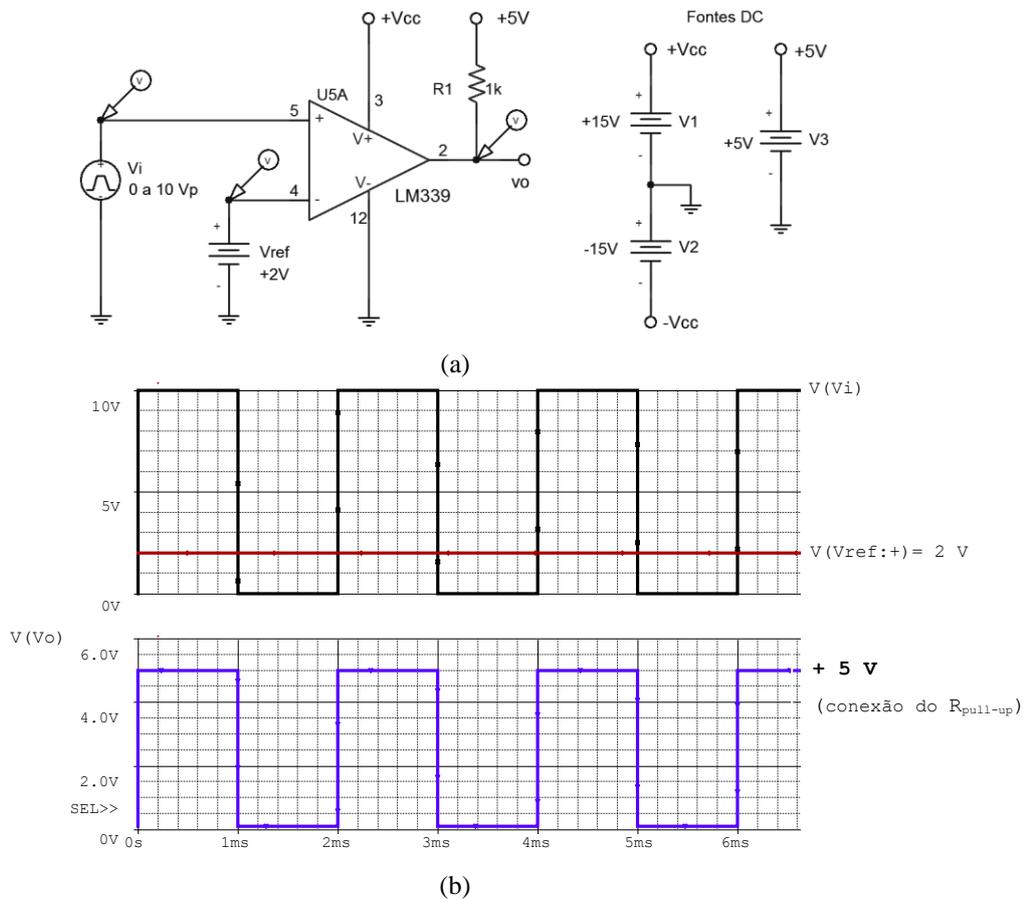


Figura 3.47 – Exemplo 74. (a) V_{ref} diferente de zero. (b) formas de onda de v_i , v_{ref} e v_o .

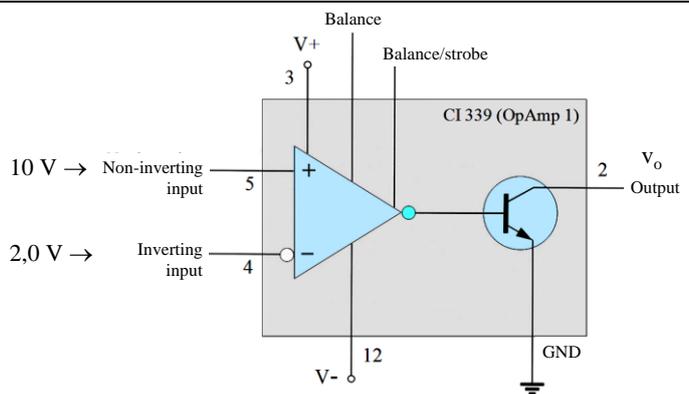
Análise do circuito para o pino 12 aterrado:

1ª Etapa:

- Quando $v_i > v_{ref}$: v_{o1} em nível alto (saída do AOP, antes da inversão lógica).

$$\text{Logo, } v_{o1} = + V_{sat}$$

- Na base do TJB: o sinal alto v_{o1} é invertido, estando em nível baixo. O TJB está em corte (saída em coletor aberto). Para um resistor de *pull-up* ligado do coletor ao potencial de + 5 V (como na Figura 3.47a), $v_o = + 5 \text{ V}$.



2ª Etapa:

- Com $v_i < v_{ref} \rightarrow v_{o1} = 0 \text{ V}$. Na base do TJB: o sinal baixo v_{o1} é invertido, saturando o TJB. $v_o = 0 \text{ V}$.



Exemplo 75 – Acionamento de um relé pela atuação do CI comparador LM339 (Figura 3.48a).

É utilizado neste circuito um LDR, resistor dependente da luz (do inglês *Light Dependent Resistor*). Neste resistor a resistência varia com a intensidade da luz sobre ele. Então altera-se no circuito da Figura 3.48a o potencial do terminal (-) do AOP. Se a intensidade da luz aumenta, por exemplo, a sua resistência cai, como se comprova pela curva $R \text{ (ohms)} \times I \text{ (LUX)}$, Figura 3.48b.

O relé estará ligado quando o LDR (R_2) estiver coberto (alta resistência). Assim, $V(+) < V(-)$ e o CI tem saída alta (veja novamente o seu diagrama interno, saída em coletor aberto). O transistor 2N3906 satura e o relé aciona a carga ligada aos seus terminais (uma lâmpada, um motor DC etc.).

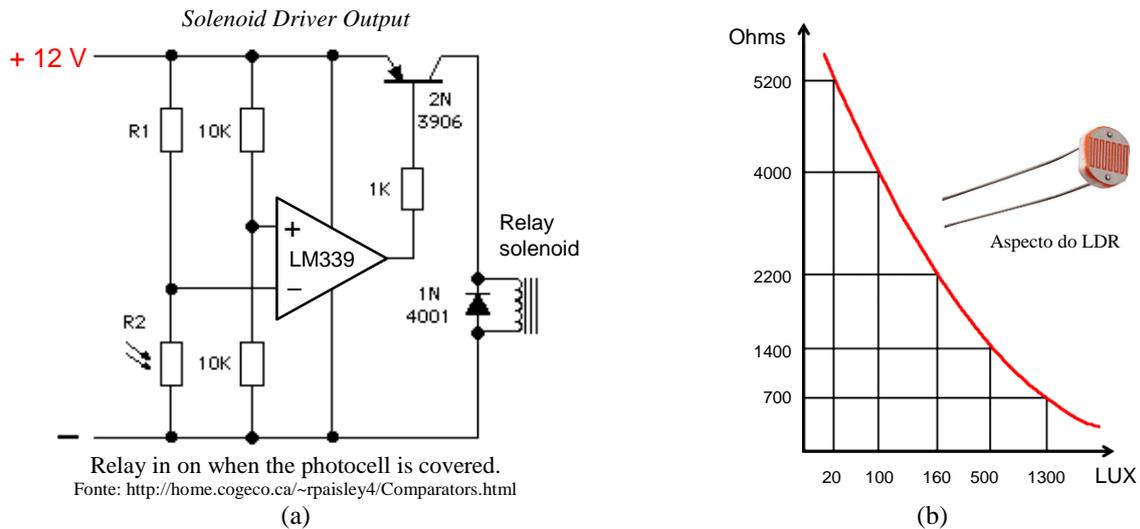


Figura 3.48 – (a) CI LM339 no acionamento de um relé eletrônico. (b) Curva característica de um LDR.

NOTA: um multímetro pode ser usado para a medição da resistência nos níveis de escuridão ou de luz intensa sobre o LDR. Resultados esperados para um LDR:

- Escuridão: resistência máxima, em torno de $M\Omega$.
- Luz muito intensa: resistência mínima, aproximadamente dezenas de ohms.

3.3.5 – O comparador de janela

Também denominado detector de faixa, esta configuração indica quando a tensão de entrada está situada entre dois limites. Existem diversas topologias de comparadores de janela. Neste espaço serão mostrados dois exemplos. Uma topologia muito simples e interessante é apresentada na Figura 3.49a, onde 2 AOPs, dois diodos, 3 resistores formando um divisor de tensão e um resistor de carga são utilizados.

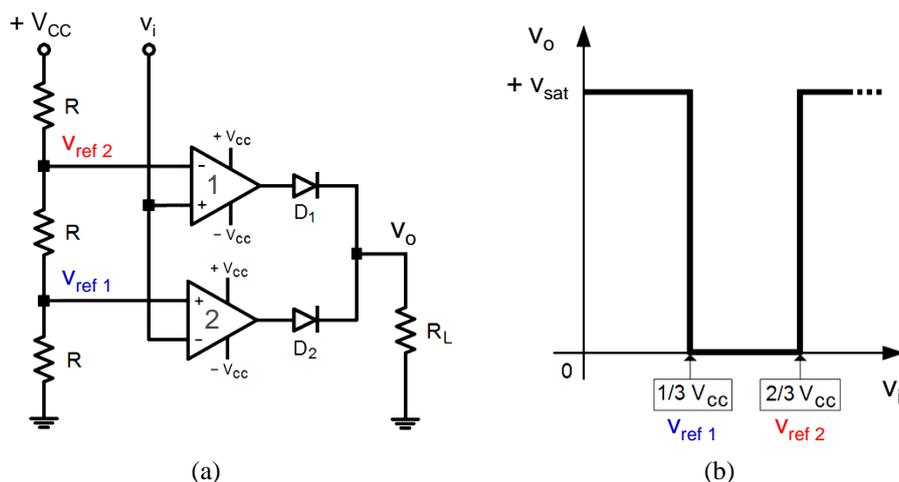


Figura 3.49 – (a) AOP de janela: topologia com 2 AOPs. (b) Curva característica $v_o \times v_i$.

Análise:

- Com $V_{CC} = +15\text{ V} \rightarrow v_{ref1} = 5\text{ V}$ e $v_{ref2} = 10\text{ V}$ (devido ao resistor resistivo).

Para $v_i > v_{ref2} \rightarrow$ a saída do AOP 1 é igual a +

V_{sat} e então o diodo D_1 conduz. A saída do AOP 2 é $-V_{sat}$. Logo o diodo D_2 está aberto (reversamente polarizado).

Considerando-se os diodos ideais, $v_o = +V_{sat}$.

- Para $v_i > v_{ref1} < v_i < v_{ref2} \rightarrow$ a saída dos 2 AOPs será igual a $-V_{sat}$.

Daí, os dois diodos estarão abertos e a tensão de saída será nula. $v_o = 0 V$.

- Para $v_i < v_{ref1} \rightarrow$ a saída do AOP 2 é igual a $+V_{sat}$ e então o diodo D_2 conduz.

A saída do AOP 1 é $-V_{sat}$. Logo o diodo D_1 está aberto (reversamente polarizado).

Considerando-se os diodos ideais, $v_o = +V_{sat}$.

Comentários:

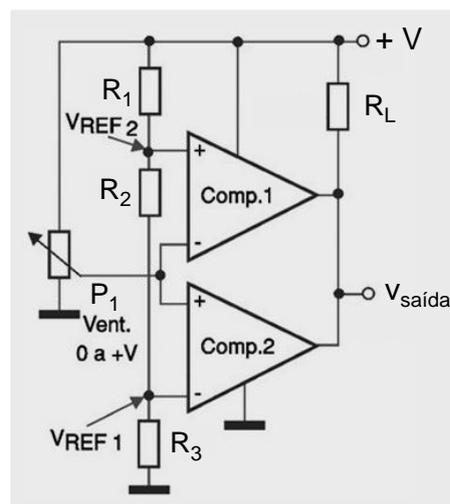
Pode-se associar às tensões v_{ref1} e v_{ref2} na prática, qualquer variável que possa ser disponível eletricamente (ou via transdutor), como, por exemplo: pressão, temperatura, nível etc.

No caso da variável temperatura, por exemplo, pode-se projetar um forno para operar dentro de uma faixa de 100 a 250 graus Celsius. Quando o medidor indicar temperatura mínima (100 °C) ou máxima (250 °C), um alarme será acionado.

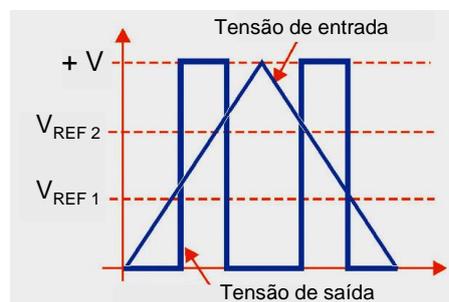


Exemplo 76 (BRAGA, 2013) – Outra configuração de comparador de janela se obtém com o uso de dois comparadores de tensão, com o recurso de coletor aberto – Figura 3.50a.

Esse circuito fornece uma saída em nível alto quando a tensão de entrada está entre dois valores de referência, que podem ser programados por uma rede divisora. Na Figura 3.50b: tensão de saída dos dois comparadores em nível alto quando a tensão de entrada estiver entre os valores de referência 1 e 2.



(a)



(b)

Figura 3.50 – (a) Comparador de Janela com ajuste de limites. (b) Tensão de saída.

Fonte: <http://www.sabereletronica.com.br/artigos/1464-aplicaes-para-comparadores-de-tensao>



EF 38 – Seja o sistema detector de janela da Figura 3.51.

a) Com base na tabela de estados (tensão de entrada e tensões de saída), explicar a operação do circuito.

b) Por que este tipo de circuito dispensa os diodos nas saídas dos AOPs, como na Figura 3.49a?

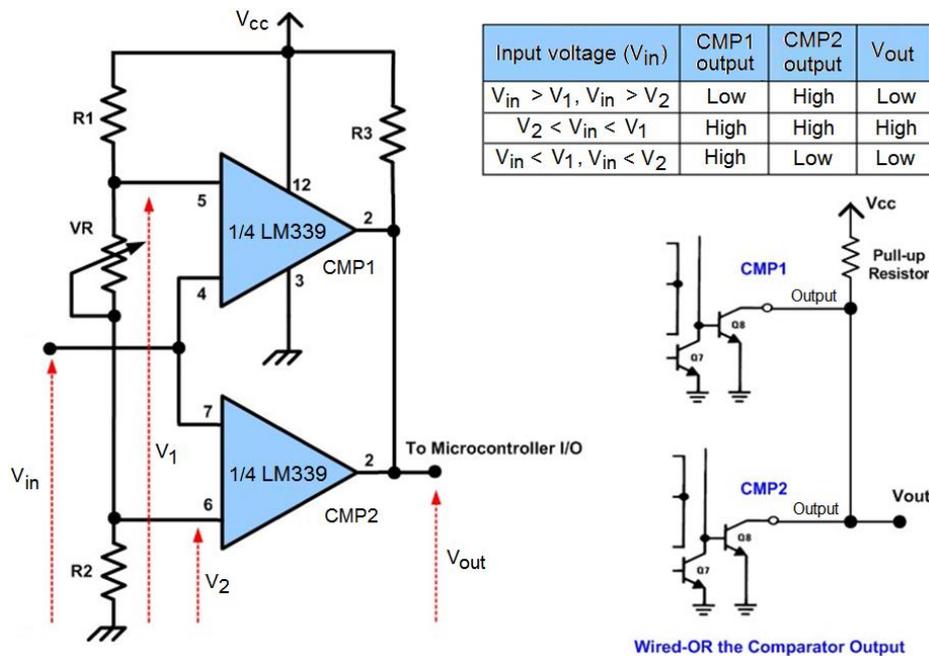


Figura 3.51 – The basic LM339 limit window comparator circuit schema.
 Fonte: <http://www.ermicro.com/blog/?p=1578>

► EF 39 – O detector de janela da Figura 3.52 tem uma função. Identifique-a. Operação: ajuste do trimpont P_1 para obter 4 V em seu cursor e do trimpont P_2 para obter 8 V em seu cursor.

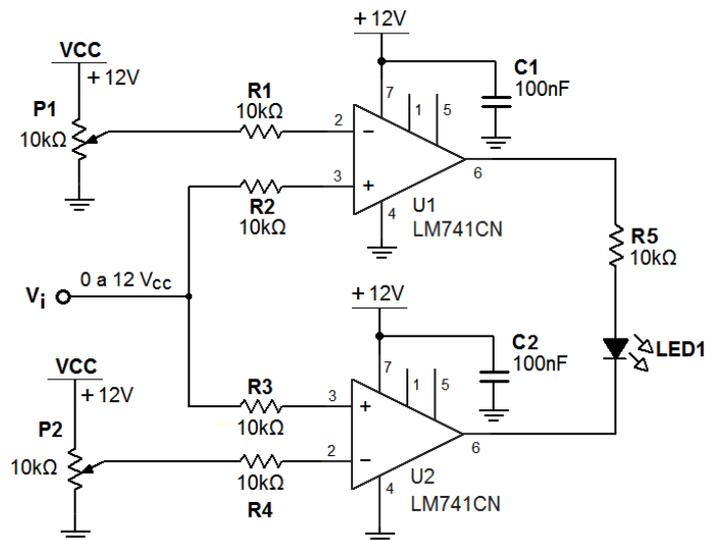


Figura 3.52 – Fonte: www.luizbertini.net/circuitosnovos/circuitos_eletronicos.pdf

LEITURA EXTRA:

Window comparator

The following circuit (Figure 3.53a) allows the output to be ON for a range of input voltages between low and high reference voltages. The output will be OFF when the input voltage is below the low reference voltage and above the high reference voltage.

- V_{in} = input voltage at pin 3 of top 741 and pin 2 of bottom 741.
- Yellow LED D_3 is ON when V_{in} is below the LOW reference voltage set by V_{R2} at pin 3 of IC_2 .
- The green LED D_3 is ON when V_{in} is below the LOW reference voltage set by Sensor/ VR_2 at pins 3 (IC_1) and pin 2 (IC_2).
- Red LED D_3 is ON when V_{in} is above the HIGH reference voltage set by V_{R1} at pin 2 of IC_1 .

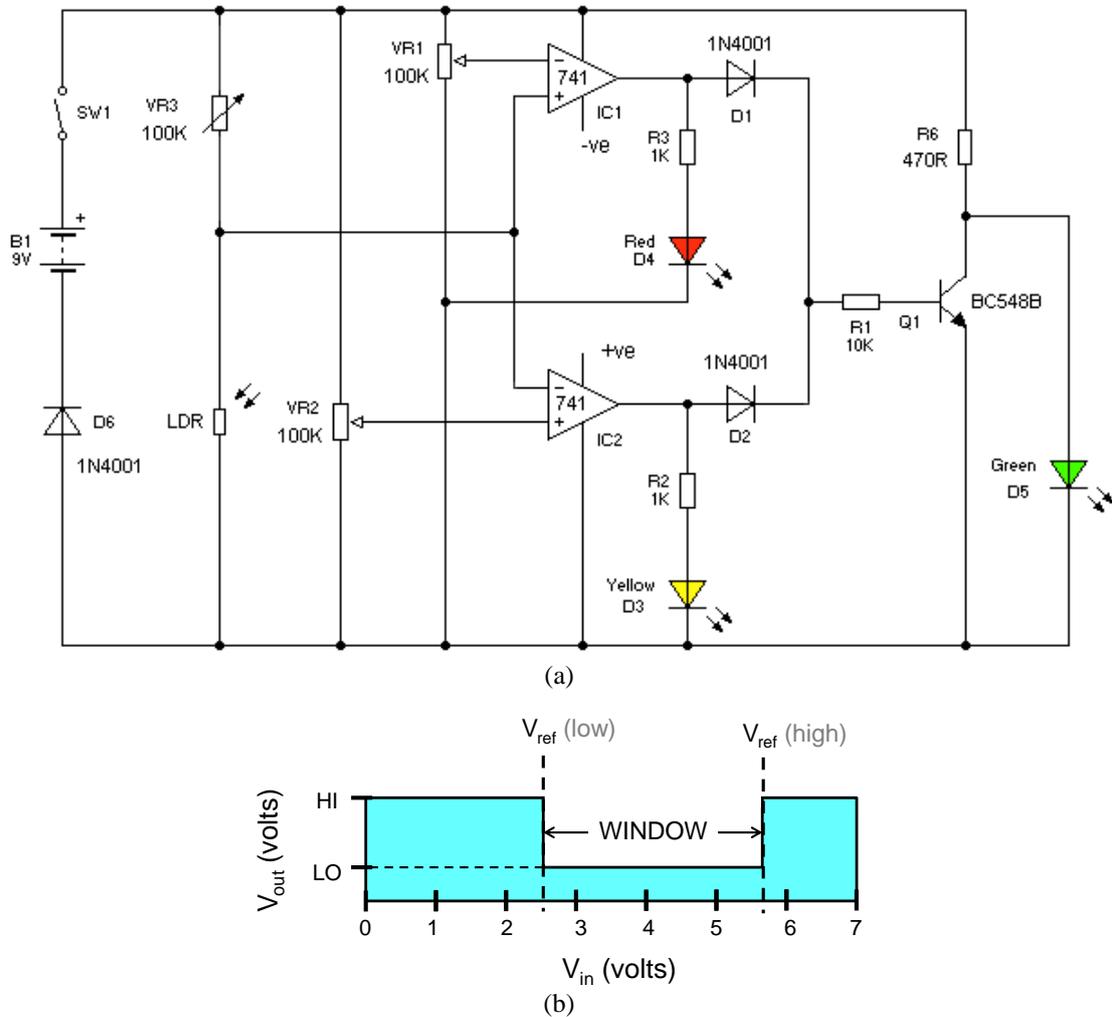


Figura 3.53 – (a) Um exemplo de circuito comparador de janela. (b) Curva característica $v_o \times v_i$.
 Fonte: <http://www.ukeduinfo.net/dt/knowledge/electronics/buildingblocks/opamp/index.html>

3.4 – O CIRCUITO INTEGRADO 555 (TIMER OU TEMPORIZADOR)

O CI (circuito integrado ou *chip*) **555** é utilizado em muitas aplicações, principalmente como temporizador. Este dispositivo foi projetado em 1970 por Hans R. Camenzind, sendo comercializado pela Signetics em 1971 (que mais tarde foi incorporada pela Philips).

Nomes comerciais: **SE555** (invólucro metálico) e **NE555** (invólucro DIP, 8 pinos). É também apelidado "The IC Time Machine"⁵ ("A Máquina do Tempo num Chip"). A sua pinagem é representada na Figura 3.54. A alimentação do CI, conectado em protoboard, é apresentada na Figura 3.55 – fixação do CI 555 em protoboard. A descrição dos pinos está na Tabela 3.3.

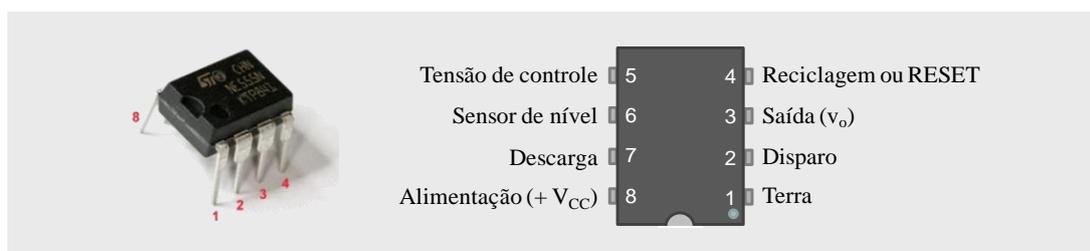


Figura 3.54 – CI 555: aspecto e pinagem (8 pinos).

⁵ Fonte: http://pt.wikipedia.org/wiki/CI_555

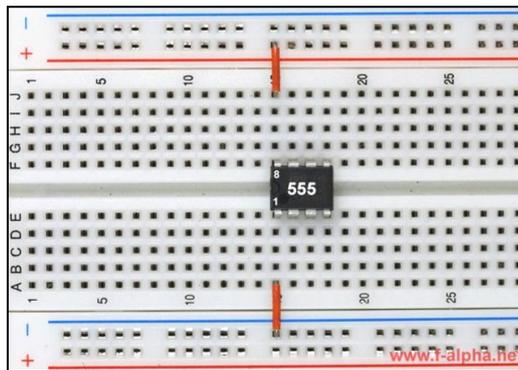


Figura 3.55 – Fixação do CI 555 em *protoboard*.

Fonte: http://img.f-alpha.net/electronics/integrated_circuits/timer_555/circuit_voltage_555_web.jpg

Tabela 3.3 – Descrição dos pinos do integrado 555.

Pino	Nome	Função/aplicação
1	GND	Terra ou massa (<i>ground</i>).
2	TRIG	Gatilho (<i>trigger</i>) - Um valor de tensão baixo ($< 1/3 V_{CC}$) neste terminal ativa o biestável interno e a saída.
3	OUT	Durante um intervalo de tempo, a saída (out) permanece em $+V_{CC}$.
4*	RESET	Um intervalo de temporização pode ser interrompido pela aplicação de um pulso de reset.
5	CV	Tensão de controle (<i>control voltage</i>) - Permite acesso ao divisor interno de tensão ($2/3 V_{CC}$).
6	THRES	Limiar (<i>threshold</i>) - Um valor de tensão alto ($> 2/3 V_{CC}$) neste terminal desactiva o biestável interno e a saída.
7	DISCH	Descarga (<i>discharge</i>) - A sua função é descarregar o capacitor conectado a este terminal.
8	V+, V _{CC}	A tensão (<i>voltage</i>) positiva da fonte, que deve estar entre +5 e +15V.

* O pino 4 do integrado leva a saída (pino 3) ao nível baixo (LOW); deve ser acionado com uma tensão abaixo de 0,4 V. Equivale ao CLEAR. Uso normal: em $+V_{CC}$ (para evitar a possibilidade de reinicializações indesejadas).

Pela sua simplicidade de uso, baixo custo e estabilidade, este CI continua sendo muito utilizado no mundo inteiro. Para se ter ideia, a empresa SAMSUNG (Coreia) fabrica aproximadamente 1 bilhão de unidades de CIs 555 por ano.

A Figura 3.56 mostra o seu diagrama de blocos, onde estão 3 resistores de 5 k Ω (daí o nome 555), destacados no diagrama interno, Figura 3.57. Tem-se, além disso, 2 AOPs, um FF (flip-flop) e 2 transistores. Mais à frente será apresentado o esquema simplificado.

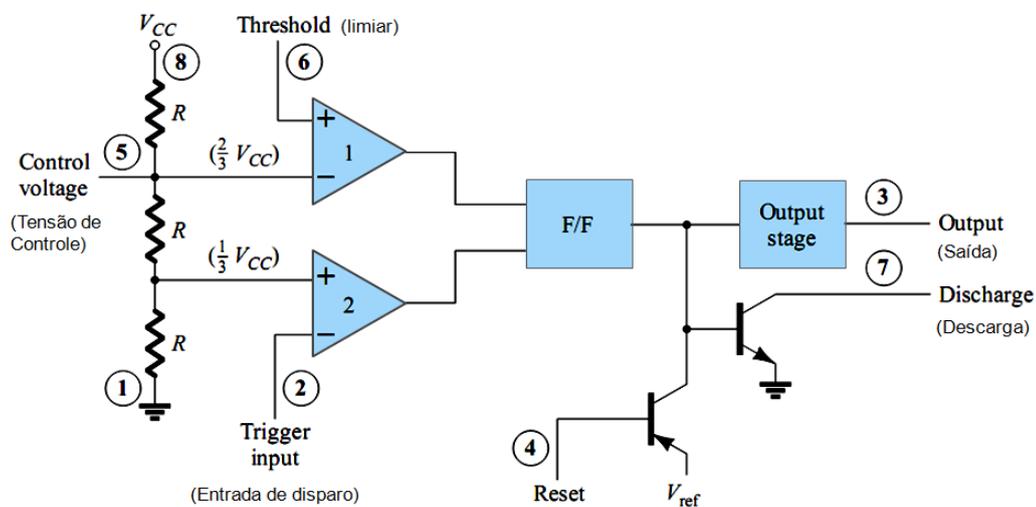


Figura 3.56 – Diagrama de blocos do CI 555 (BOYLESTAD e NASHELSKY, 2004).

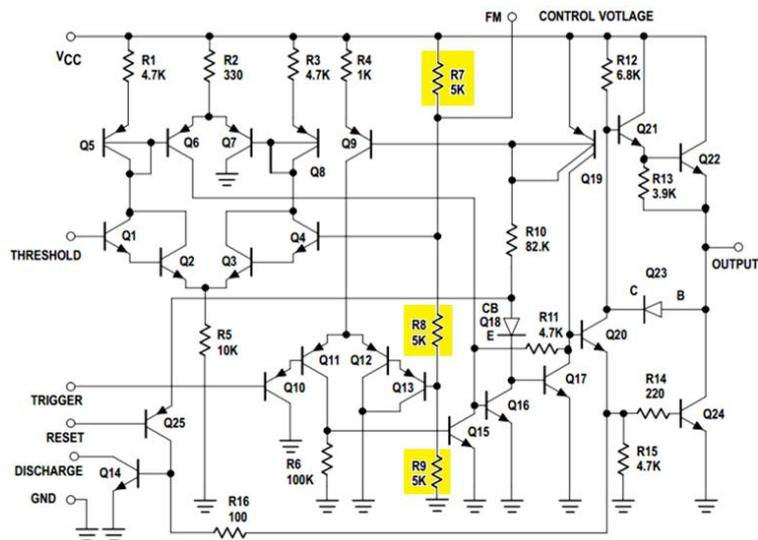


Figura 3.57 – Diagrama interno do CI 555. Fonte: http://www.doctronics.co.uk/pdf_files/555an.pdf.

3.4.1 - Modos de operação

O CI 555 possui três modos de operação, de acordo com o pulso produzido em sua saída, como mostra a Tabela 3.4.

Tabela 3.4 – Modos de operação do CI 555.

Modo	Operação
1. Monoestável	Temporizador
2. Astável	Oscilador
3. Biestável	Comutador

3.4.1.1 - Operação MONOESTÁVEL

Num circuito monoestável, a saída (pino 3) produz um pulso quando se aplica um sinal na entrada de “trigger” (pino 2). Assim, a saída só é estável num estado como mostra a Figura 3.58.

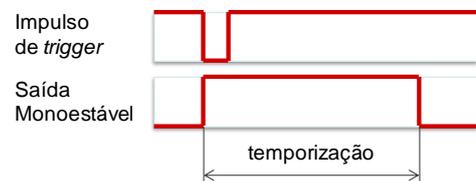


Figura 3.58 – Operação monoestável.

Em operação MONOESTÁVEL, as conexões e a configuração dos componentes externos do CI 555 são vistas na Figura 3.59. Nesta aplicação, o CI opera exclusivamente como um temporizador. O capacitor está inicialmente descarregado, ou seja, $v_C(0) = 0$ V.

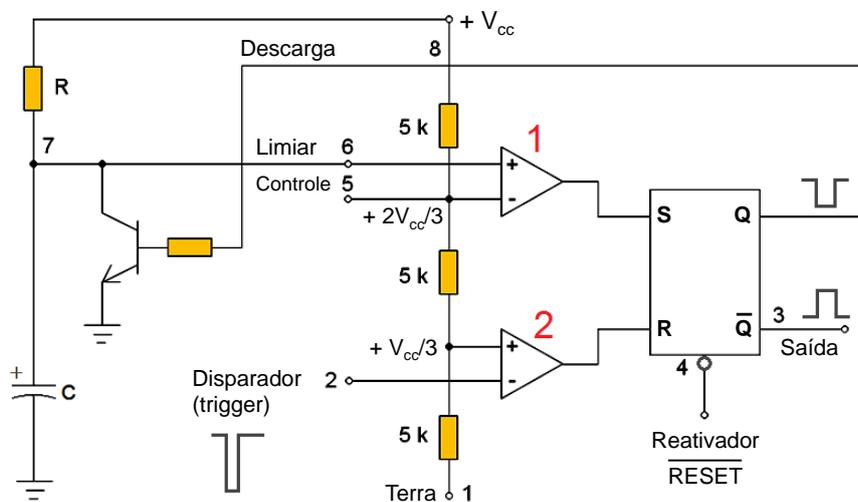


Figura 3.59 – Modo de operação MONOESTÁVEL.

- Descrição da operação (veja a Figura 3.60):

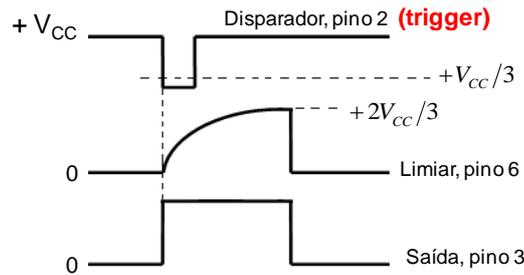


Figura 3.60 – Formas de onda do CI 555 em operação monoestável.

- 1) Quando v_2 (disparo, sinal de TRIGGER) é ligeiramente menor que $+V_{CC}/3$, o comparador (1) tem saída alta e reseta o FF ($Q = 0$), cortando o transistor.
- 2) Assim, o capacitor C se carrega via resistor R , até que v_c atinge $+2V_{CC}/3$, o que leva o comparador (2) a ter saída alta, setando o FF ($Q = 1$) e saturando o transistor.
- 3) O capacitor então se descarrega instantaneamente pelo transistor saturado.

Largura do pulso de saída

O tempo de carga do capacitor depende da constante de tempo RC , a qual controla a largura do pulso de saída. A Equação (3.12) fornece a largura deste pulso, em segundos (Figura 3.61):

$$W = 1,1 \times RC \quad (3.12)$$

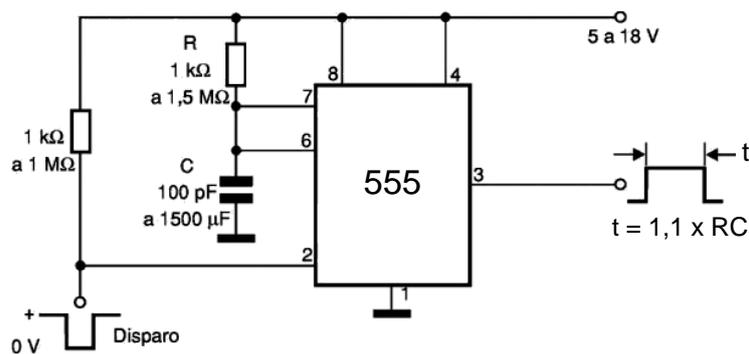


Figura 3.61 – Aplicação do CI 555 no modo monoestável.

Fonte: www.sabereletronica.com.br/artigos/2446-conheha-o-circuito-integrado-555.



Exemplo 77 – Circuito monoestável prático com o CI 555 (Figura 3.62). O leiaute da montagem deste circuito em matriz de contatos (*protoboard*) pode ser visto na Figura 3.63.

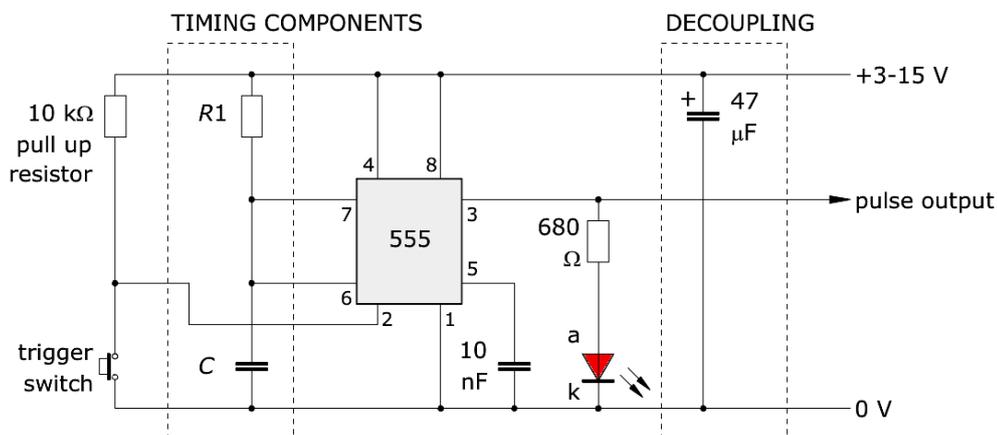


Figura 3.62 – Circuito monoestável com o CI 555. Fonte: <http://www.doctrionics.co.uk/555.htm#inside>

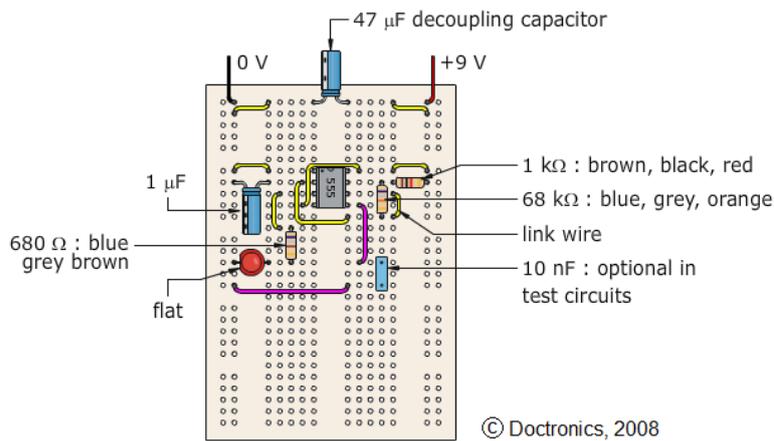


Figura 3.63 – Montagem em *protoboard* de um CI 555 no modo monoestável.
 Fonte: <http://www.doctrionics.co.uk/555.htm#inside>.

3.4.1.2 - Operação ASTÁVEL (*percurso livre*)

Neste modo, a saída do CI 555 nunca fica estável em nenhum dos dois estados possíveis. Logo, é produzido um trem de pulsos com uma determinada frequência, projetada de acordo com componentes externos ligados ao CI (dois resistores e um capacitor).

O sinal de *clock* gerado é apresentado na Figura 3.64.



Figura 3.64 – Operação Astável.

A Figura 3.65 mostra o diagrama interno do CI 555 para este modo de operação. O diagrama simplificado para o modo astável é apresentado na Figura 3.66a.

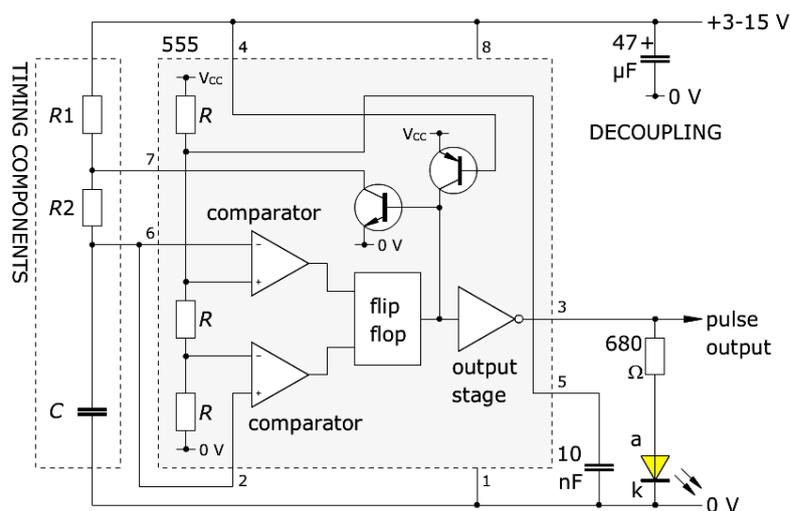


Figura 3.65 – Operação no modo astável. Fonte: <http://www.doctrionics.co.uk/555.htm#inside>

Modo Astável - Operação

- ▶ Com $Q = 0$ no FF (Figura 3.66a): o TJB corta e o capacitor se carrega via $(R_A + R_B)$ – ver a curva $v_C(t)$ na Figura 3.66b
- . A saída (pino 3) está então em nível alto, i. e., $Q = 1$ no FF.

► O período em que o sinal de saída está em nível alto é dado por (3.13).

$$T_{on} = T_{high} = T_{alto} = 0,7 \times (R_A + R_B) \times C \quad (3.13)$$

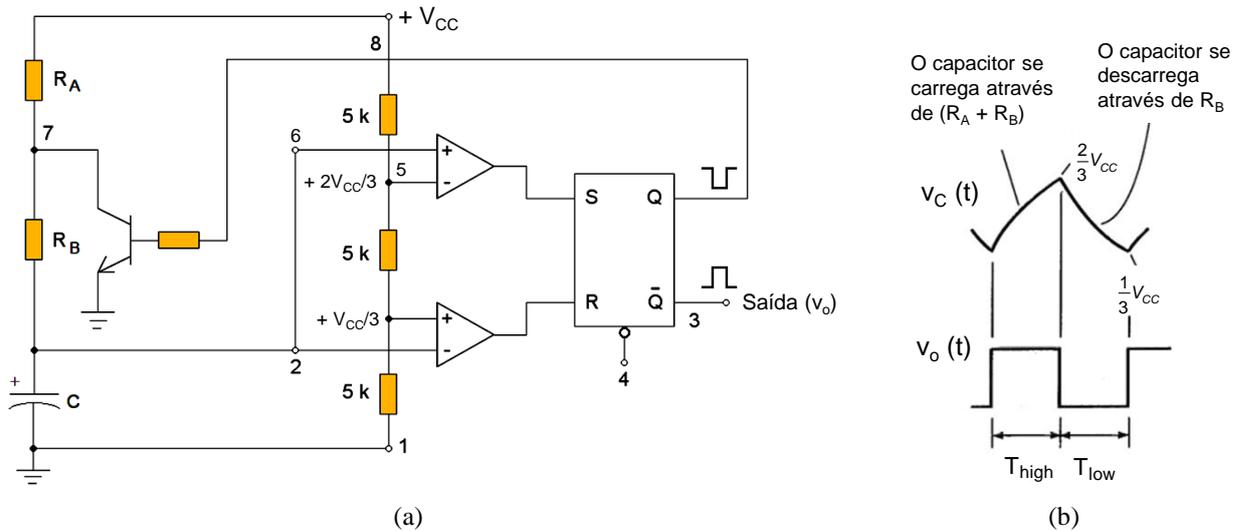


Figura 3.66 – (a) Diagrama interno simplificado e ligações em modo astável. (b) Formas de onda.

► Quando a tensão no capacitor supera a tensão no pino 5 o comparador de cima tem saída em nível alto e então seta o FF ($Q = 1$ e $Q_b = 0$ no pino 3). O TJB satura e o capacitor se descarrega via R_B (o pino 7 é aterrado).

► O intervalo de tempo em nível baixo pela expressão (3.14).

$$T_{off} = T_{low} = T_{baixo} = 0,7 R_B \cdot C \quad (3.14)$$

► O período total da forma de onda de saída é: $T = T_{on} + T_{off}$

► A frequência deste sinal é dada por (3.15):

$$f = \frac{1}{T} = \frac{1}{0,7(R_A + 2R_B)C} \cong \frac{1,44}{(R_A + 2R_B)C} \quad (3.15)$$

► Simulação – Software PSpice

A topologia do circuito é apresentada na Figura 3.67.

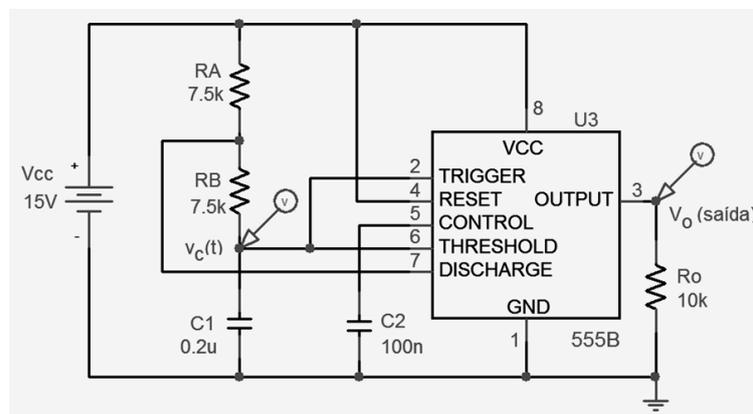


Figura 3.67 – Topologia do CI 555 em modo astável.

Como a alimentação do CI é feita em 15 V, a tensão no capacitor ligados aos pinos 2 e 6 do integrado deve oscilar entre 5 e 10 V. As formas de onda de saída (pino 3 do CI) e do capacitor (pinos 2 e 6) estão apresentadas na Figura 3.68.

Frequência do sinal de saída:

$$f = \frac{1}{T} = \frac{1}{0,7(7,5k + 2 \times 7,5k)0,2\mu} \cong 320 \text{ Hz.}$$

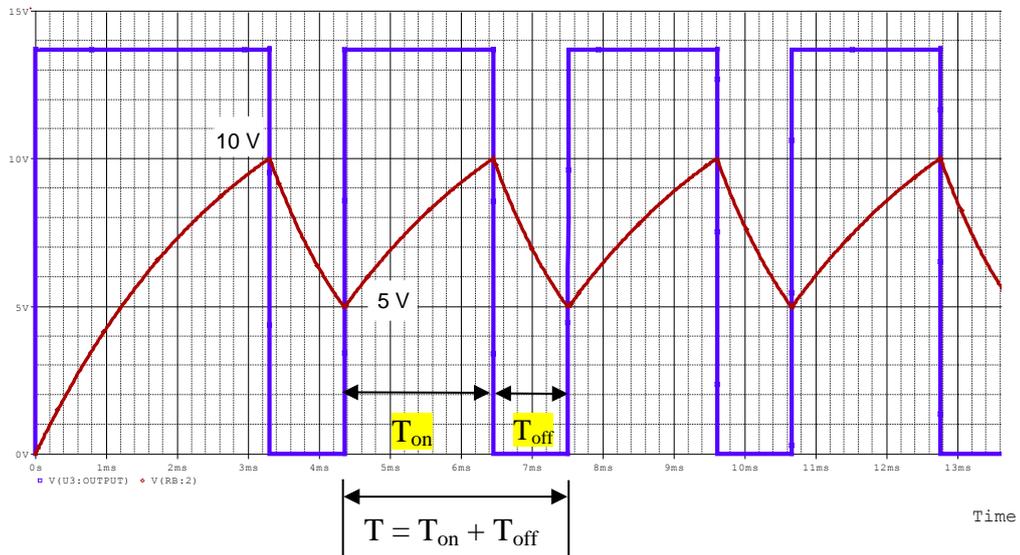


Figura 3.68 – Formas de onda: oscilação de v_{C1} entre 5 e 10 V.

► Ciclo de Trabalho – o ciclo de trabalho (D), ou *duty cycle*, é a relação entre a largura do pulso e o período, matematicamente definida por (3.16):

$$D_{\%} = \frac{\text{Largura do pulso (W ou } T_{on})}{\text{Período (T)}} = \frac{W}{T} = \frac{T_{on}}{T_{on} + T_{off}} \times 100 \% \quad (3.16)$$

O fator D pode ser calculado em função de R_A e R_B por (3.17).

$$D_{\%} = \frac{R_A + R_B}{R_A + 2R_B} \times 100 \% \quad (3.17)$$

Na Figura 3.69 são apresentadas: (a) uma topologia em modo astável e (b) as formas de onda medidas em simulação na saída do CI (pino 3) e no capacitor.

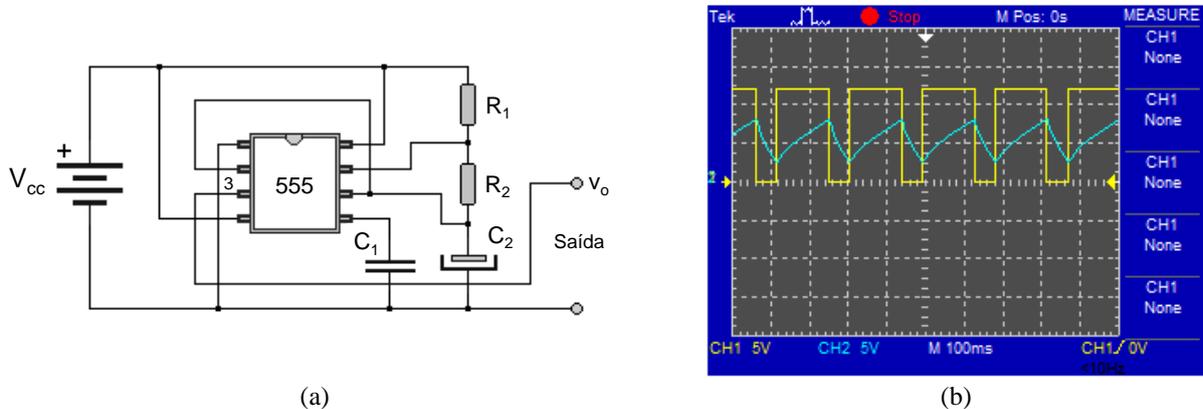


Figura 3.69 – (a) Circuito astável com o CI 555. (b) Formas de onda: v_o e v_c (capacitor).

Fonte: <http://www.projetostecnologicos.com/Componentes/CIsAnalogicos/555/555.html>

3.4.1.3 – Operação BIESTÁVEL

Em modo *biestável*, a saída fica estável em um dos dois estados possíveis – Figura 3.70. A mudança de estado ocorre na aplicação de um sinal na entrada de “trigger” ou de “RESET”.

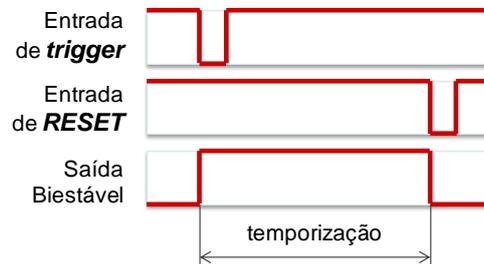


Figura 3.70 – Operação Biestável.

A Figura 3.71 mostra o esquema do CI 555 no modo biestável. O pino 4, equivalente ao $\overline{\text{CLEAR}}$, leva a saída (pino 3) ao nível baixo (LOW); deve ser acionado com uma tensão abaixo de 0,4 V.

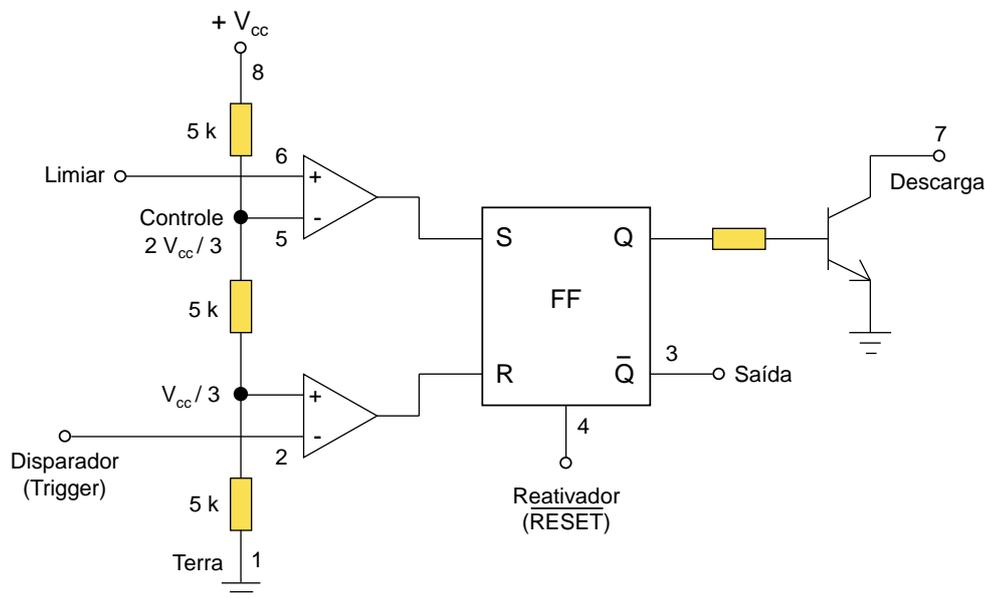
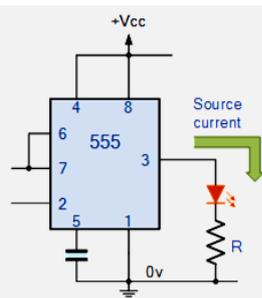


Figura 3.71 – Esquema interno do CI 555 no modo biestável (simplificado).

Para o modo de operação Normal, ligar o pino 4 em + V_{cc} (para evitar a possibilidade de reinicializações indesejadas).

LECTURE: 555 TIMER



As well as the one shot **555 Monostable** configuration, we can also produce a Bistable (two stable states) device with the operation and output of the **555 Bistable** being similar to the transistorised one we look at previously in the Bistable Multivibrators tutorial.

The **555 Bistable** is one of the simplest circuits we can build using the 555 timer oscillator chip. This bistable configuration does not use any RC timing network to produce an output waveform so no equations are required to calculate the time period of the circuit. Consider the Bistable 555 Timer circuit in Figure 3.72.

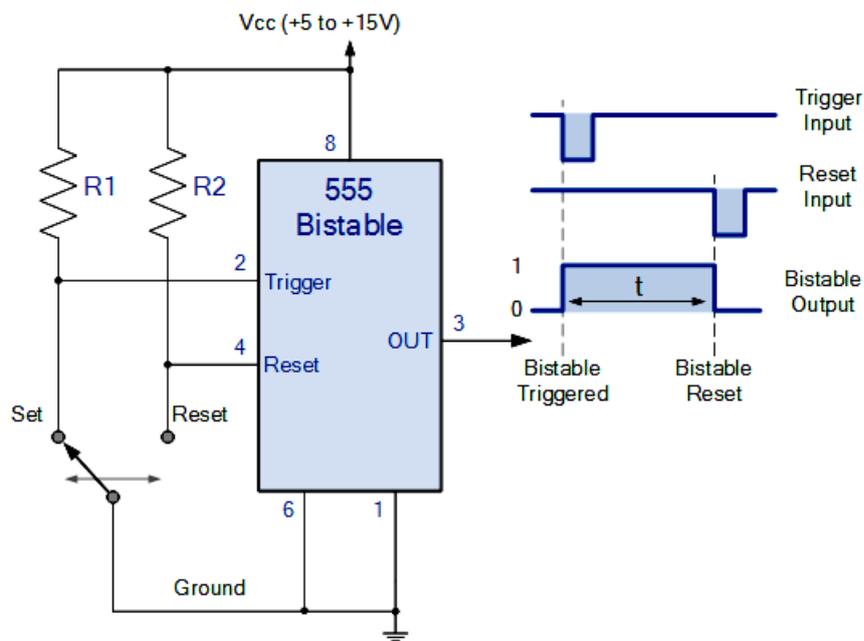


Figura 3.72 – Fonte: http://www.electronics-tutorials.ws/waveforms/555_timer.html

The switching of the output waveform is achieved by controlling the trigger and reset inputs of the 555 timer which are held "HIGH" by the two pull-up resistors, R1 and R2. By taking the trigger input (pin 2) "LOW", switch in set position, changes the output state into the "HIGH" state and by taking the reset input (pin 4) "LOW", switch in reset position, changes the output into the "LOW" state. This 555 timer circuit will remain in either state indefinitely and is therefore bistable. Then the **Bistable 555 timer** is stable in both states, "HIGH" and "LOW". The threshold input (pin 6) is connected to ground to ensure that it cannot reset the bistable circuit as it would in a normal timing application.

3.4.1.4 – O CI 555 como gerador de rampa

Se no CI 555, nos pinos 6 e 7 se substitui a parcela resistiva por um gerador de corrente constante, se obtém uma resposta linear na carga do capacitor. Assim, o circuito oferece como sinal uma rampa.

Da teoria de Circuitos Elétricos é sabido que a curva de carga de um capacitor através de uma resistência é uma onda exponencial.

A fonte de corrente utilizada é construída com um transistor pnp polarizado por divisor de tensão, como mostra o circuito modificado, apresentado na Figura 3.73 (componentes T₁, R₁, R₂ e R_E). O resistor R₁ coloca o pino 2 no nível V_{CC} (durante o disparo).

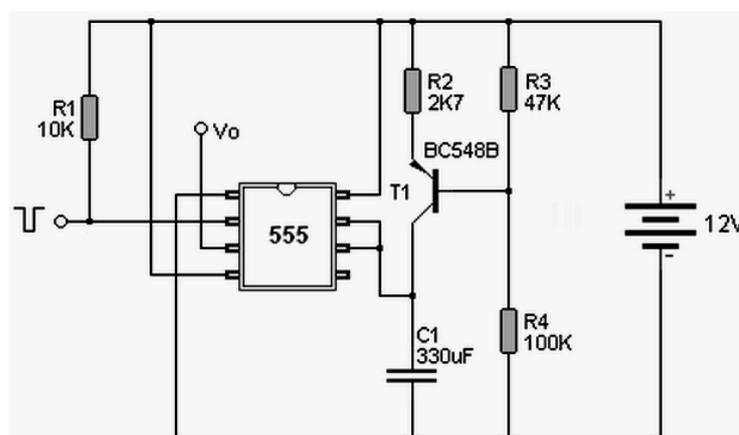


Figura 3.73 – CI 555 como gerador de rampa.

Fonte: <http://www.projetostecnologicos.com/Circuitos/555/Rampa/Rampa.html>

Corrente de carga do capacitor:

$$I = I_C = \frac{V_{CC} - V_E}{R_E}, \text{ onde } V_E = \left(\frac{R_2}{R_1 + R_2} \right) \times V_{CC} + V_{BE}$$

$$V_E = \left(\frac{R_2}{R_1 + R_2} \right) \times V_{CC} + V_{BE}$$

$$= \left(\frac{100k}{47k + 100k} \right) \times 12 + 0,7 = 8,86 \text{ V}$$

Corrente constante:

$$I_C = (12 - 8,86) / 2,7k = 1,16 \text{ mA}$$

Inclinação da Rampa

Assim que ocorre o disparo no pino 2 (modo *monoestável*), ocorre a circulação de corrente constante de carga pelo capacitor C_1 .

A inclinação da rampa é dada por $S = I/C$, onde I é a corrente de coletor do TJB, dada por:

$$I_C = C \frac{dv_C}{dt} \rightarrow S = \frac{dv_C}{dt} = \frac{I}{C} \rightarrow \frac{I_C}{C_1} = \frac{1,16 \text{ mA}}{330 \mu\text{F}} = 3,51 \text{ V/s}$$

A Figura 3.74 apresenta as formas de onda medidas com osciloscópio, do circuito da Figura 3.73.

No canal 1: o sinal de disparo (pino 2 do CI). No canal 2: a rampa sobre o capacitor C_1 .

Operação em modo *ASTÁVEL*

Neste caso, deve-se conectar o pino 2 diretamente aos pinos 6 e 7 do integrado, como visto na Figura 3.75a. Formas de onda: pino 3 (saída) e rampa, Figura 3.75b.

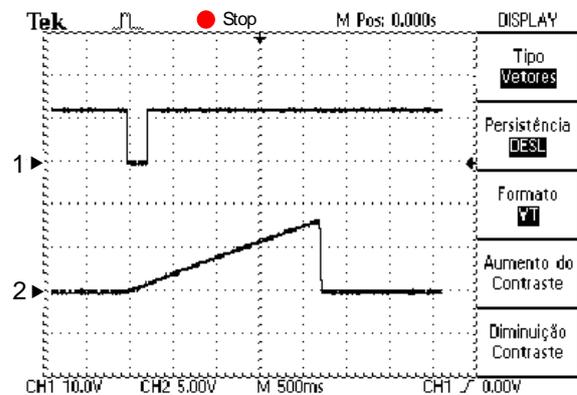
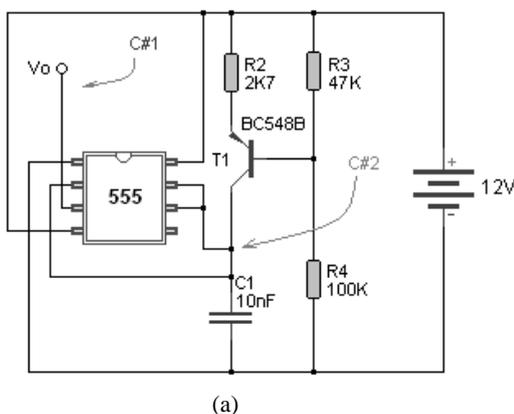
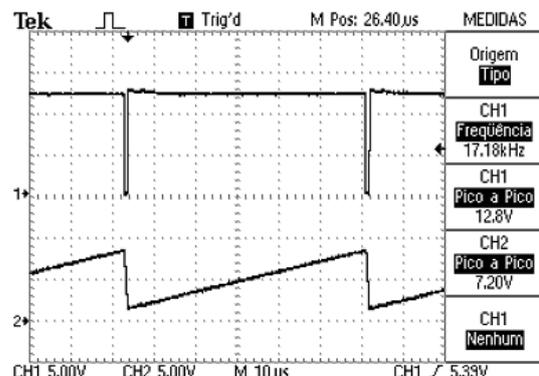


Figura 3.74.



(a)



(b)

Figura 3.75 – (a) Gerador de rampa em modo *ASTÁVEL*. (b) Formas de onda.

3.5 – COMPARADOR COM HISTERESE

Como foi estudado anteriormente, um comparador de tensão apresenta em sua saída os níveis $-V_{sat}$ e $+V_{sat}$. O AOP detector de nível zero, para um sinal de entrada isento de ruídos em sua entrada não-inversora, opera como está ilustrado na Figura 3.76, com a sua entrada inversora aterrada.



Figura 3.76 – (a) Detector de nível zero. (b) Resposta de um AOP comparador convencional.

Um AOP como um comparador comum indica quando a tensão de entrada excede uma tensão de referência ou de limiar. Sempre ocorre um chaveamento no ponto de interseção dos sinais de entrada, como mostra a Figura 3.77 (casos de tensão de referência diferente de zero), situações (a) e (b). Neste circuito, a transição ocorre de $-V_{sat}$ para $+V_{sat}$, por exemplo, em um valor em função da tensão de referência.

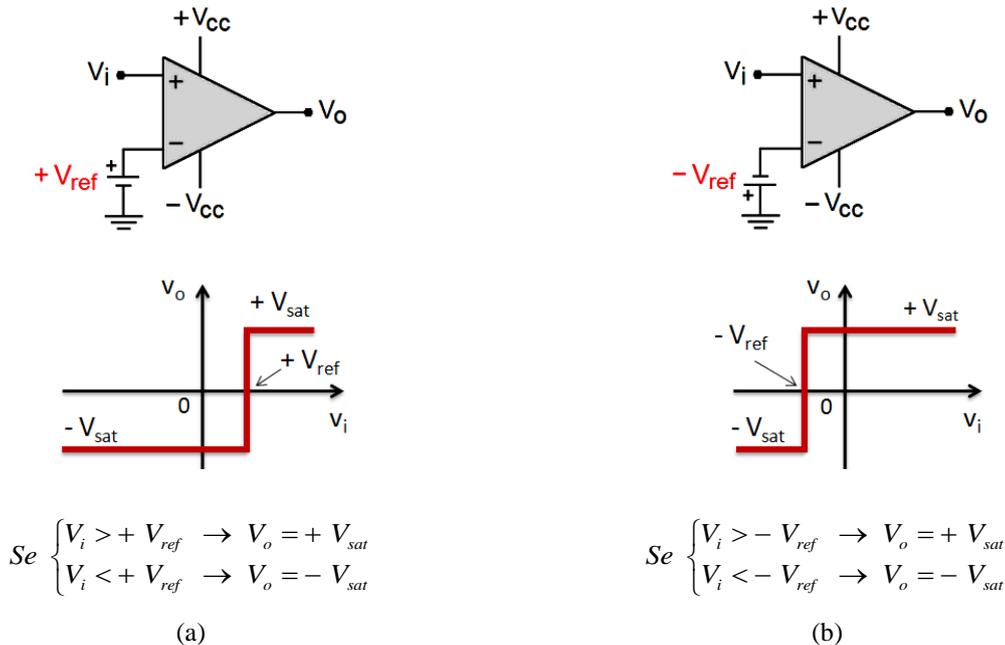


Figura 3.77 – Resposta de um AOP comparador convencional. (a) V_{ref} positiva. (b) V_{ref} negativa.

Resposta do circuito:

$$\text{se } V_i < 0, V_o = -V_{sat}$$

$$\text{se } V_i > 0, V_o = +V_{sat}$$

Se este circuito tiver um sinal de entrada com ruído, oscilando em torno do nível ZERO (referência), a sua saída irá apresentar comutações indevidas, como se vê na Figura 3.78. Estas oscilações no sinal de saída são denominadas *comutações indevidas* e serão explicadas na sequência deste item.

O comparador com histerese se aplica quando o sinal a ser comparado com a tensão de referência apresenta ruídos, o que pode gerar comutações indevidas e um sinal de saída instável (podendo danificar,

por exemplo, os contatos de um relé eletrônico). Na Figura 3.79 estão apresentadas a topologia, as formas de onda e o símbolo de um comparador com histerese.

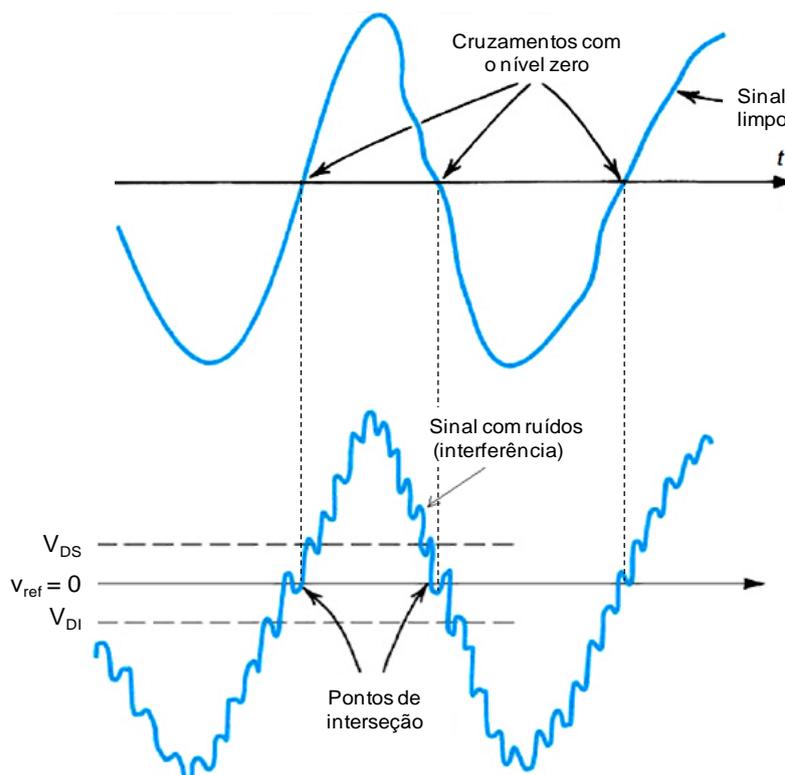


Figura 3.78 – Uso da histerese em um AOP comparador como um meio de rejeição a sinais com ruído.

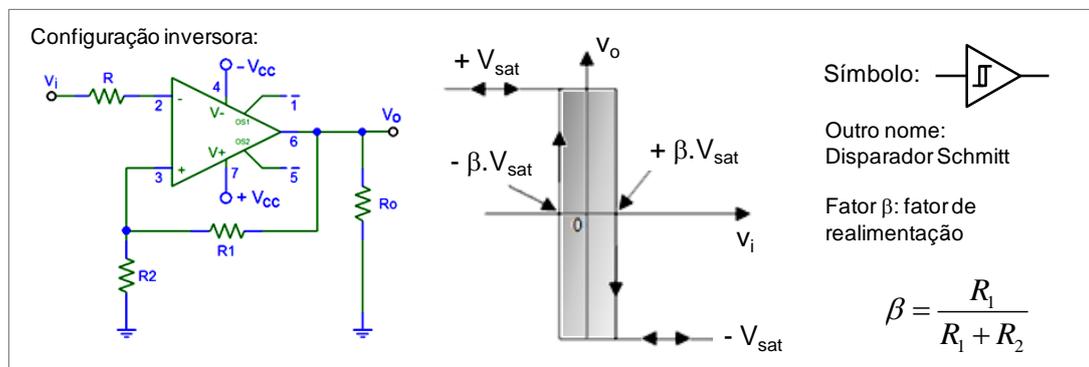


Figura 3.79 – AOP comparador com histerese: circuito e curva $v_o \times v_i$.

3.5.1 – Aplicação da histerese com o AOP comparador regenerativo

Para contornar o problema visto na Figura 3.78 é utilizada uma importante propriedade nos projeto de AOPs utilizados como comparadores: a HISTERESE, a qual significa ATRASO (do grego *Hysteresis*).

Na Figura 3.79, a histerese é uma faixa compreendida entre os pontos V_{DI} e V_{DS} , pontos de desengate inferior e superior respectivamente. Matematicamente:

$$V_H = V_{DS} - V_{DI} \quad (3.18)$$

O comparador que utiliza o recurso de histerese para evitar o disparo indesejado próximo ao ponto de comutação (de zero ou $-V_{sat}$ para $+V_{sat}$ e vice-versa) é denominado de SCHMITT TRIGGER.

3.5.2 – O Disparador Schmitt ou circuito Schmitt Trigger

A Figura 3.80 mostra a topologia do circuito Schmitt Trigger e a sua curva característica.

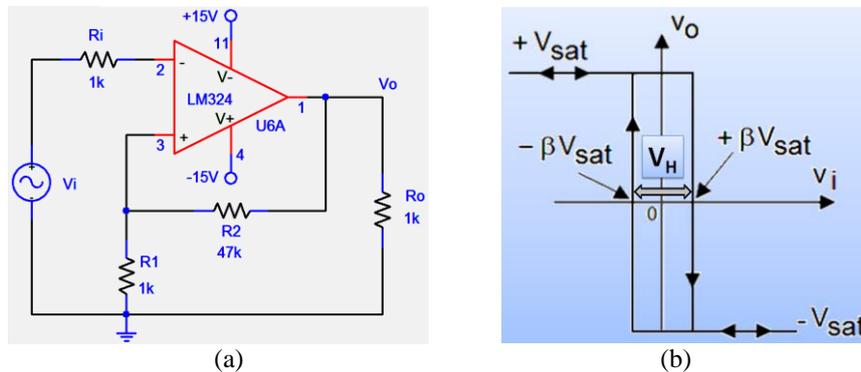


Figura 3.80 – (a) Schmitt Trigger (circuito). (b) Curva característica $v_o \times v_i$.

A tensão de entrada (v_i) é aplicada no terminal (-). O circuito trabalha com realimentação positiva de tensão, em vez de negativa. Assim, ocorre uma soma da realimentação de tensão com a de entrada, em vez de uma oposição (MALVINO, 1997).

Uma observação importante: Disparador Schmitt (Realimentação Positiva) \neq AOP na config. Inversor (Realimentação Negativa)

Operação do disparador Schmitt

Com V_o em função de $\pm V_{sat}$, tem-se, por divisor de tensão, na entrada (+) do circuito da Figura 3.81:

$$V_{ref} = \frac{R_1}{R_1 + R_2} \cdot (+V_{sat}) = +\beta \cdot V_{sat}$$

$$V_{ref} = \frac{R_1}{R_1 + R_2} \cdot (-V_{sat}) = -\beta \cdot V_{sat}$$

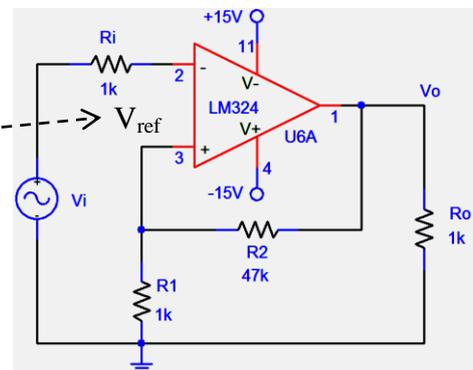


Figura 3.81.

Assim, têm-se dois pontos de desengate:

$V_{DI} = -\beta \cdot V_{sat}$: tensão de desengate (ou de disparo) inferior = LTP⁶

$V_{DI} = +\beta \cdot V_{sat}$: tensão de desengate superior = UTP

O fator β nas equações acima é denominado de FATOR DE REALIMENTAÇÃO, dado por:

$$\beta = \frac{R_1}{R_1 + R_2} \quad (3.19)$$

► Para exemplificar a atuação deste circuito, seja um sinal de entrada com presença de ruídos - comutações indevidas na saída devida às interseções errôneas com os pontos de desengate, como mostra a Figura 3.82, onde a tensão de referência do comparador (inversor) de tensão é positiva.

⁶ LTP, do inglês *Lower Trip Point*, que significa ponto de desengate inferior, assim como UTP (*Upper Trip Point*, ponto de desengate superior).

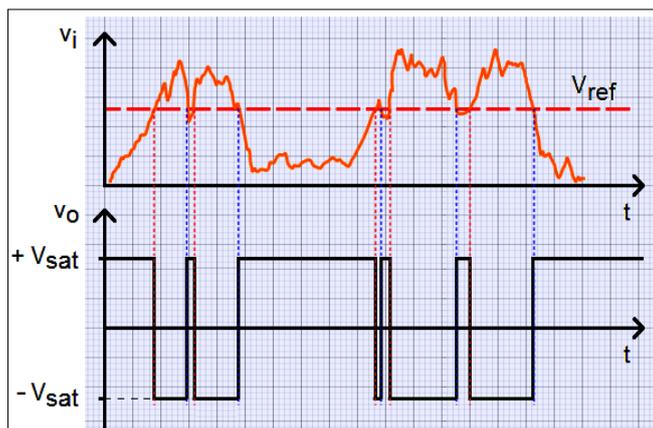


Figura 3.82 – Comutações indevidas: sinal com ruído.
 Fonte: http://pcbheaven.com/wikipages/The_Schmitt_Trigger/

A Figura 3.83 ilustra o uso da histerese em um AOP comparador (detector de nível zero) operando como disparador Schmitt. Este oferece um meio de rejeição aos sinais com ruído, o qual ficará contido dentro de uma faixa. Se a tensão de pico a pico do ruído for menor que a tensão V_H , não haverá disparo falso (o circuito é imune ao ruído).

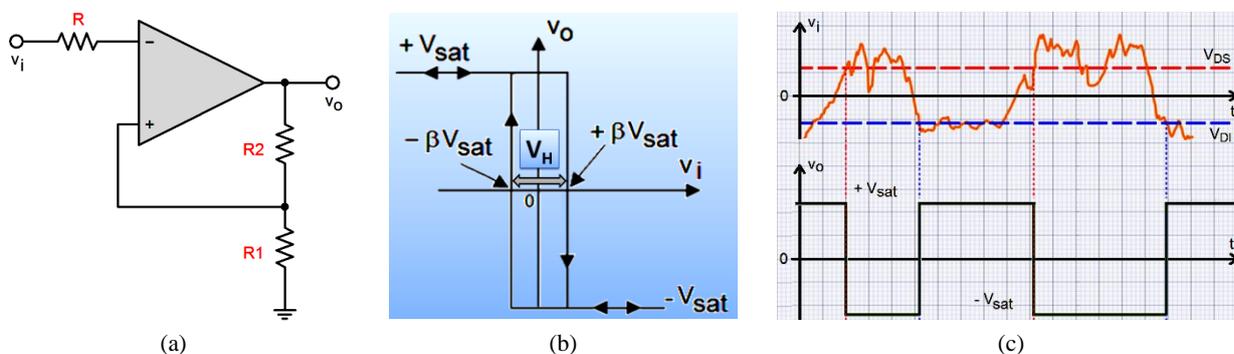


Figura 3.83 – Histerese em um disparador Schmitt. (a) Circuito. (b) Formas de onda. (c) Janela de Histerese.
 Fonte: http://pcbheaven.com/wikipages/The_Schmitt_Trigger/

Nesta figura:

$$V_{DI} = \text{tensão de disparo inferior} = -\beta \cdot V_{sat}$$

$$V_{DS} = \text{tensão de disparo superior} = +\beta \cdot V_{sat}$$

$$\text{Largura de Histerese: } V_H = V_{DS} - V_{DI} = 2\beta \cdot V_{sat}$$

A rede de realimentação formada pelos resistores R_1 e R_2 faz com que a tensão de entrada e a tensão de saída estejam em fase (mesma polaridade), o que mantém o estado da tensão de saída.

A curva de transferência $v_o \times v_i$ do comparador com histerese mostra que:

- para determinar o valor do sinal de saída de um circuito *Schmitt Trigger* não é suficiente conhecer apenas o valor do sinal de entrada, mas também o seu valor anterior.

Pela análise da Figura 3.83c, o sinal de saída só comuta se a amplitude do sinal de ruído na entrada for superior à janela de histerese projetada no circuito – um bom projeto deve visar que o ruído esteja contido dentro desta janela.

► **Em RESUMO:** o circuito Schmitt trigger é imune a ruídos ou disparos falsos se a tensão de pico-a-pico do sinal de ruído for menor do que $v_H = 2\beta \cdot V_{sat}$.

A Figura 3.84 mostra a diferença no sinal de saída para um AOP comparador simples e com o uso de histerese, onde o sinal de entrada é apresentado com e sem ruído.

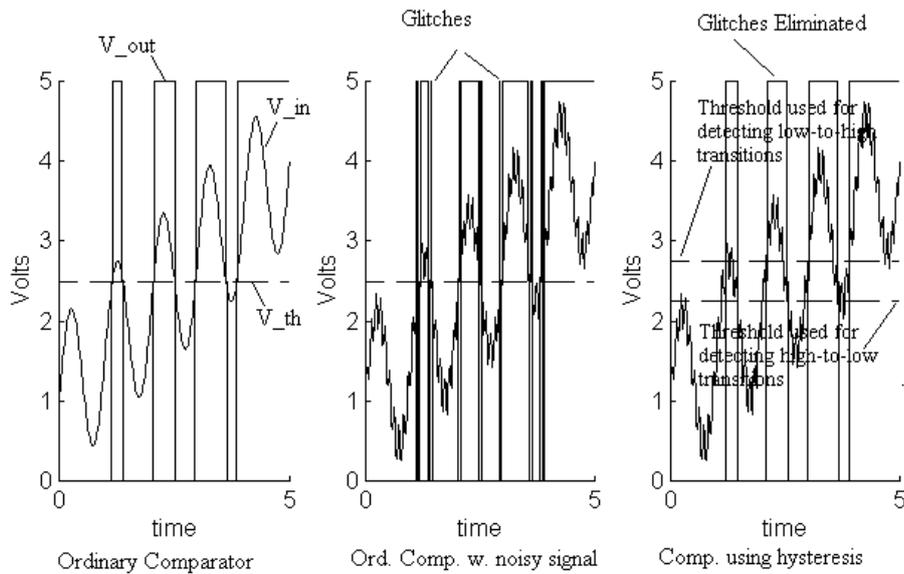
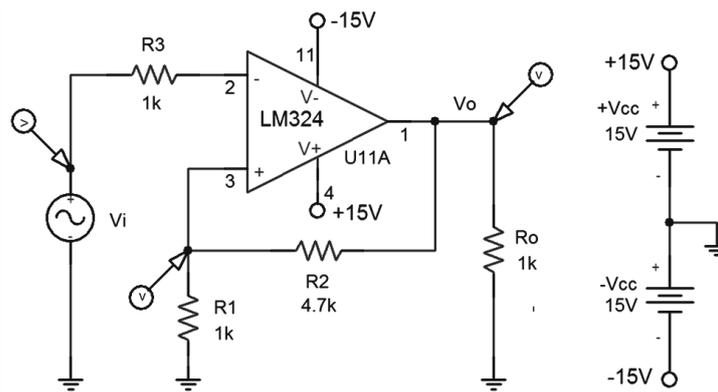


Figura 3.84 – Histerese em um AOP comparador como um meio de rejeição a sinais com ruído.



Exemplo 78 – Seja o comparador regenerativo (*Schmitt Trigger*) da Figura 3.85. O sinal de entrada é uma senóide de 500 mV de pico, com frequência de 60 Hz.



Arquivo: AOP - Schmitt Trigger teste.sch

Figura 3.85 – *Schmitt Trigger* do Exemplo 78.

a) Determinar os pontos de desengate do circuito.

$$V_{ref} = \pm \beta \cdot V_{sat} = \pm \left(\frac{R_1}{R_1 + R_2} \right) \times (0,9 \times V_{cc}) = \pm \left(\frac{1k}{1k + 4,7k} \right) \times (0,9 \times 15) = \pm 2,36 \text{ V.}$$

b) Alterando a largura de histerese, fazendo R_2 igual a 47 k Ω , qual será a nova tensão de referência?

$$\beta = \left(\frac{1k}{1k + 47k} \right) = 20,83 \times 10^{-3} \rightarrow v_{ref} = \pm \beta \times 0,9 \times 15 = \pm 281,25 \text{ mV.}$$

Largura da histerese: $V_H = V_{DS} - V_{DI} = 2 \beta \cdot V_{sat} = 2 \times 281,25 \text{ mV} = \underline{562,5 \text{ mV.}}$

c) Desenhar a forma de onda do sinal de saída para a situação do item (b), para um sinal de entrada dado por $v_i(\omega t) = 1 \text{ sen } \omega t$, com $f = 1 \text{ kHz}$ (desprezando os sinais de ruído).

►► O resultado está na Figura 3.86a.

d) Plotar a curva característica $v_o \times v_i$ para verificação da janela de histerese.

►► O resultado está na Figura 3.86b.

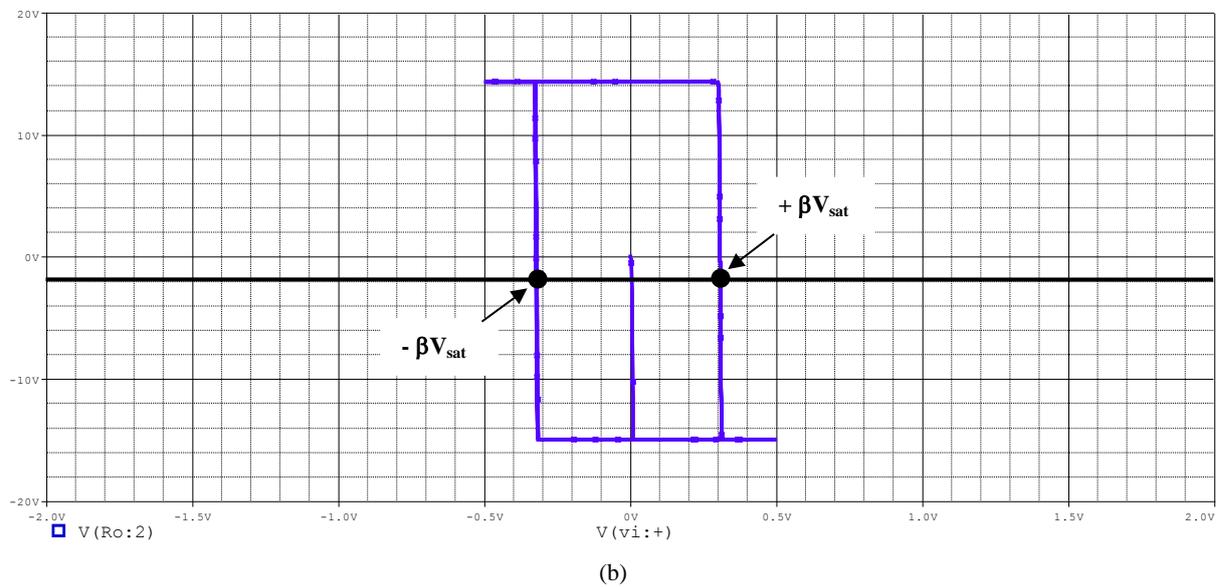
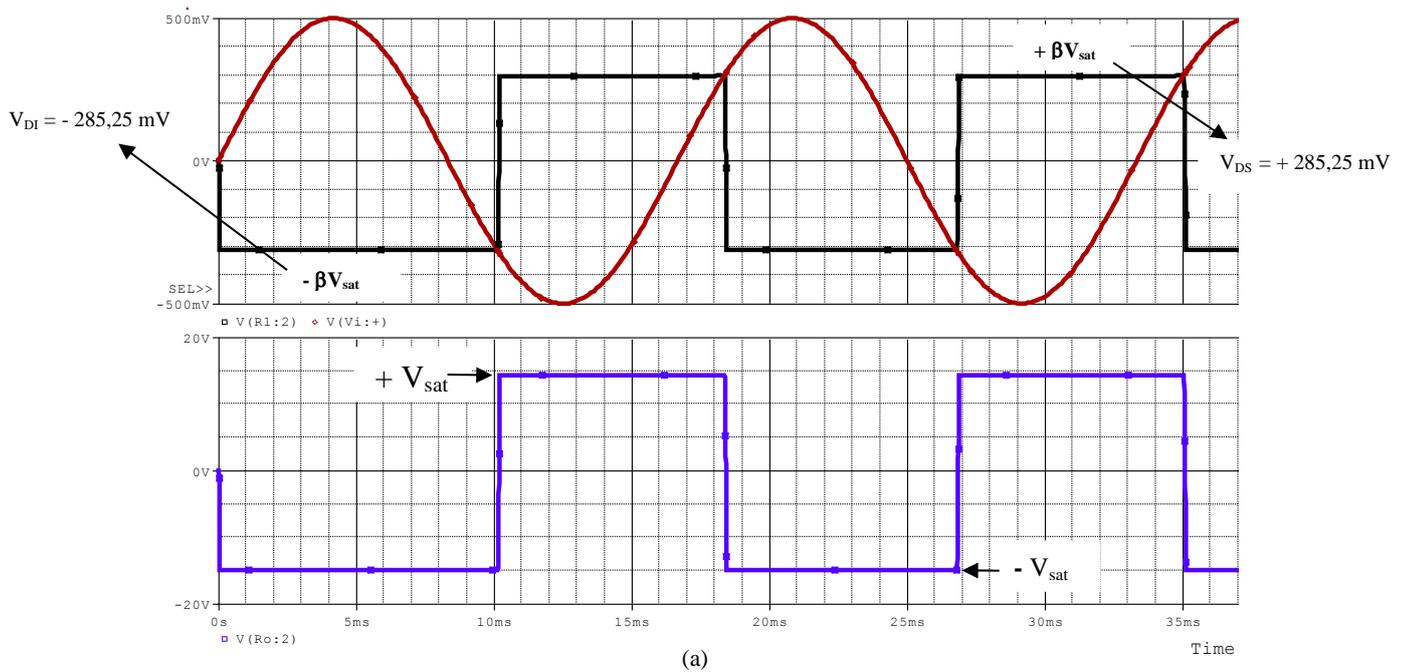
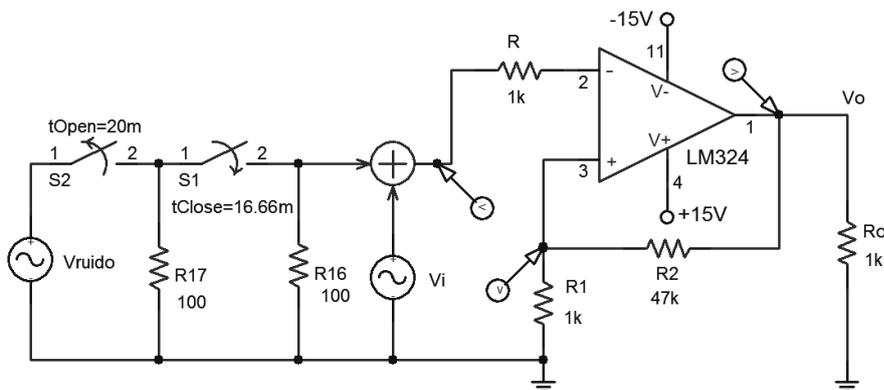


Figura 3.86 – (a) Sinais de entrada e de referência. (b) Curva v_o x v_i (histerese).



Exemplo 79 – Simulação do circuito disparador Schmitt da Figura 3.87 com o PSpice, onde a chave S_1 provoca um transitório com ruído e a chave S_2 o interrompe.



Observação:

O ruído é um sinal senoidal, em alta frequência (da ordem de kHz) e o sinal v_i é uma onda senoidal de $1 V_{pp}$ (60 Hz).

Figura 3.87 – Circuito do Exemplo 79.

Na Figura 3.88a são apresentadas:

- tensão de referência do AOP: $V(R1:2)$, no pino 3 do CI LM324;
- tensão senoidal com transitório de ruído com amplitude de 500 mV_p e $f = 1,5\text{ kHz}$: $V(SUM5:OUT)$, no pino 2 do CI LM324;
- tensão de saída do comparador, no pino 1.

O sinal de referência, v_{R1} (pino 3), apresenta $610,2\text{ mV}_{pp}$ no simulador (tensão de histerese). A amplitude de pico-a-pico do ruído ultrapassa este valor e então ocorrem comutações indevidas no sinal de saída – *zoom* mostrado na primeira tela da Figura 3.88b. A resposta do comparador ao ruído fora da faixa de histerese projetada está apresentada na Figura 3.88b, segunda tela.

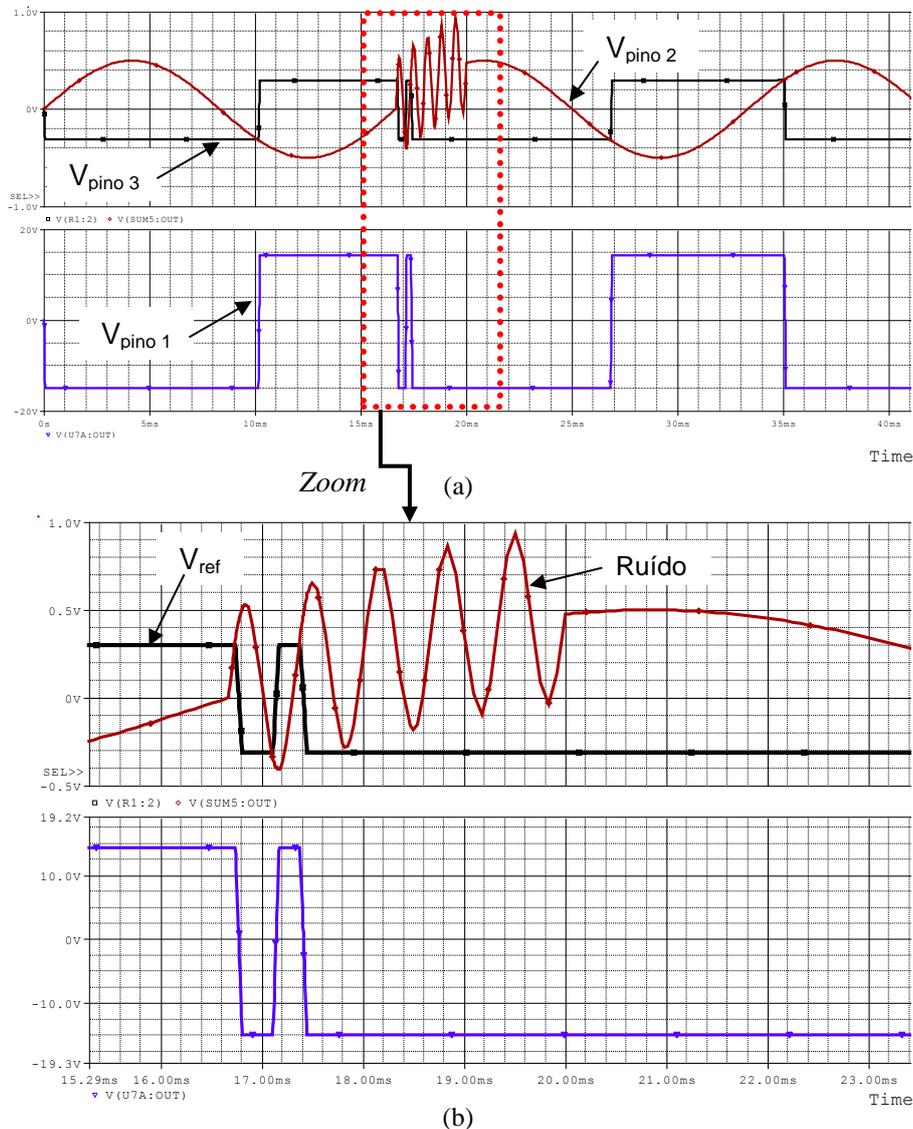


Figura 3.88 – Formas de onda significativas do comparador com histerese do exemplo 79.

3.5.3 – Alterando os pontos de desengate (*histerese móvel*)

Nos exemplos anteriores, foi apresentada a histerese em um AOP em torno do nível ZERO, como mostra a Figura 3.89a.

A Figura 3.89b ilustra um circuito no qual se projeta o novo ponto central da janela de histerese. Deslocam-se os pontos de desengate de um AOP comparador inversor com o acréscimo de um resistor R_3 entre a entrada $v(+)$ e a fonte $+V_{cc}$.

Este procedimento define o novo CENTRO do laço de histerese (MALVINO, 1997):

$$V_{cen} = \frac{R_1}{R_1 + R_3} \cdot V_{cc} \quad (3.20)$$

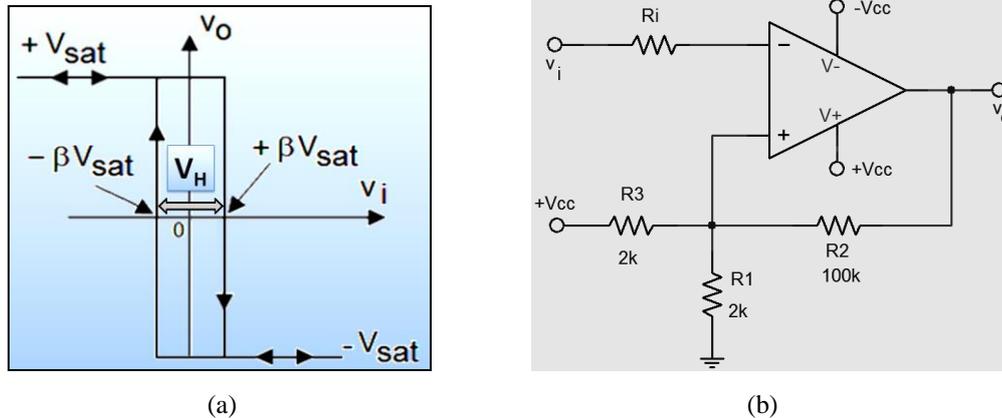


Figura 3.89 – (a) Histerese em torno do nível zero. (b) Circuito para alteração da histerese.

A realimentação positiva do AOP posiciona cada ponto de desengate em relação a este ponto central. Pelo Teorema de Thévenin no circuito da Figura 3.89b, obtém-se o circuito da Figura 3.90, onde:

$$V_{Th} = V_{cen} = \frac{R_1}{R_1 + R_3} \cdot V_{cc} \quad (3.21)$$

$$R_{Th} = \frac{R_1 \times R_3}{R_1 + R_3} \quad (3.22)$$

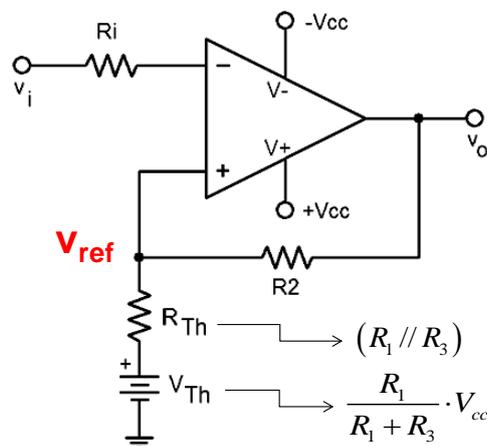


Figura 3.90 – Circuito equivalente ao da Figura 3.89.

O novo fator de realimentação (β) será calculado por:

$$\beta = \frac{(R_1 // R_3)}{(R_1 // R_3) + R_2} \quad (3.23)$$

Com a saída do AOP estiver saturada positivamente: $v_o = +V_{sat}$. Neste caso a tensão de referência v_{ref} (entrada (+) do AOP) é denominada de UTP (de *Upper Trip Point*, ou ponto de desengate superior, V_{DS}). V_{DS} será, pelo teorema da Superposição:

$$V_{DS} = V_{cen} + \beta \cdot V_{sat}$$

\swarrow Contribuição do sinal de saída (+ V_{sat})
 \searrow Contribuição do sinal de + V_{cc} (via R_3)

Seguindo o mesmo raciocínio, o ponto de desengate inferior, V_{DI} ou LTP (de *Lower Trip Point*), a qual ocorre quando a saída apresenta um sinal $-V_{sat}$, será encontrado por:

$$V_{DI} = V_{cen} - \beta \cdot V_{sat}$$

A Figura 3.91 apresenta a curva característica de transferência para o AOP da Figura 3.90.

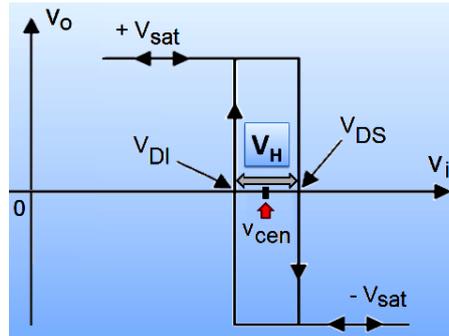


Figura 3.91 – Alteração na Histerese – AOP comparador inversor.

Pontos de desengate:

$$V_{DS} = V_{cen} + \beta \cdot V_{sat} \quad \text{e} \quad V_{DI} = V_{cen} - \beta \cdot V_{sat}$$

Estes pontos podem ser encontrados também por:

$$V_{DI} = V_{cen} - \frac{R_1}{R_2} \quad \text{e} \quad V_{DS} = V_{cen} + \frac{R_1}{R_2}$$

Cálculo da tensão de histerese:

$$V_H = V_{DS} - V_{DI} = (V_{cen} + \beta \cdot V_{sat}) - (V_{cen} - \beta \cdot V_{sat}) = 2 \cdot \beta V_{sat}$$

$$V_H = V_{DS} - V_{DI} = 2 \cdot \beta V_{sat} \quad (3.24)$$



Exemplo 80 – A Figura 3.92 mostra o esquema de um comparador com histerese, a partir do qual foi efetuada uma simulação em computador (*software* PSpice).

Informações úteis:

- O sinal de entrada é um sinal “triangular”, oscilando de 0 a 10 V, com um período de 20 ms.
- A tensão de alimentação é de 15 V.

CENTRO do laço de histerese:
$$V_{cen} = \frac{R_1}{R_1 + R_3} \cdot V_{cc} = \frac{2k}{2k + 2k} \cdot (+15) = + 7,5 \text{ V.}$$

A Figura 3.93a mostra os sinais de entrada, de referência e de saída. Quando $v_i > v_{ref}$, $v_o = -V_{sat}$. A janela de histerese é apresentada na Figura 3.94.

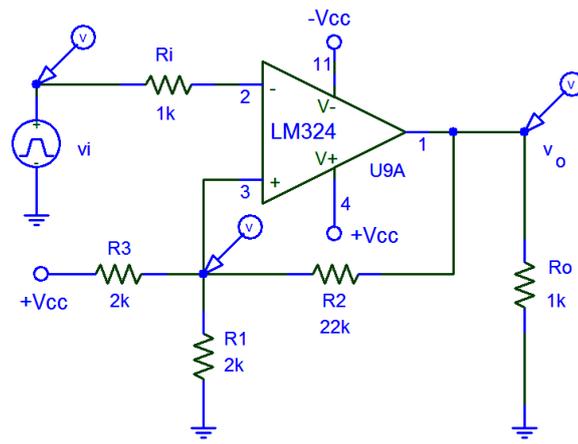
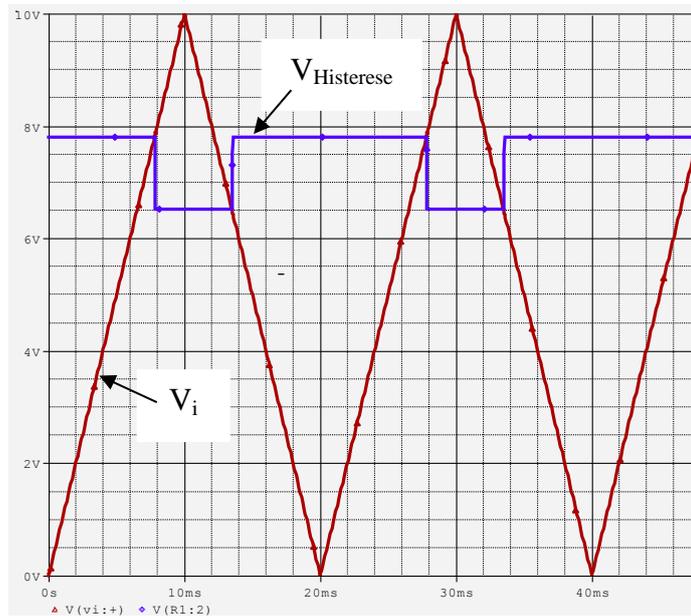
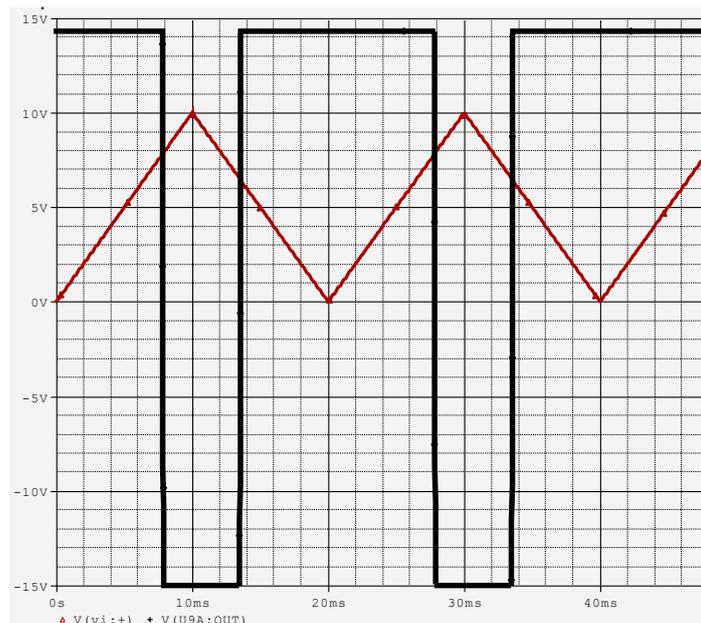


Figura 3.92 – AOP com janela de histerese – Exemplo 80.



(a)



(b)

Figura 3.93 – (a) Sinais de entrada (v_i , triangular) e de referência (v_{ref}). (b) Sinais v_i e de saída (v_o).

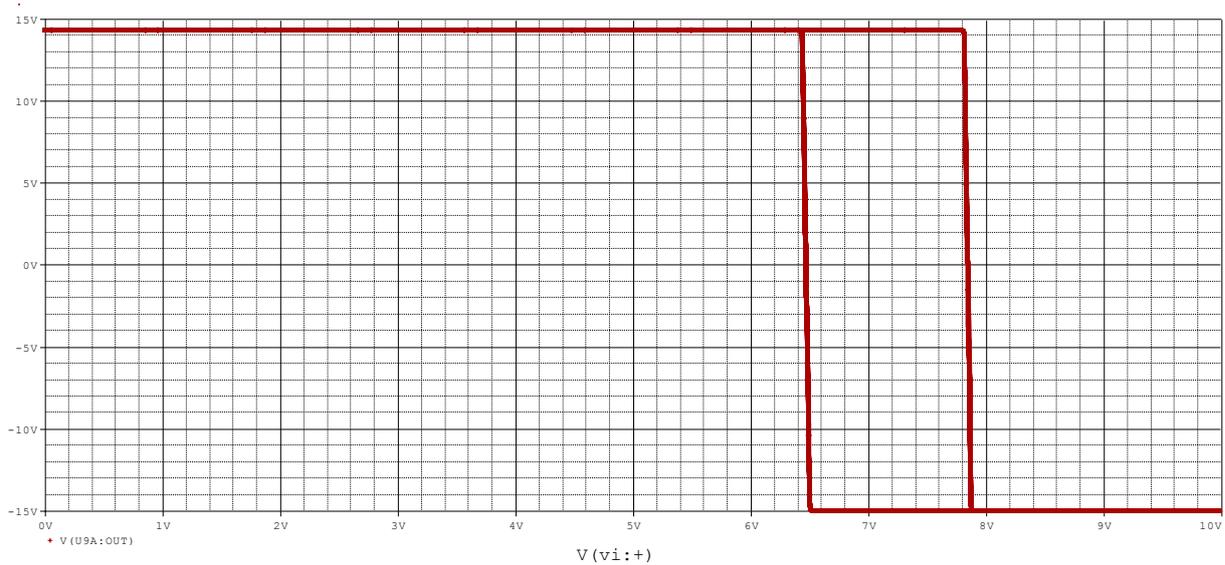
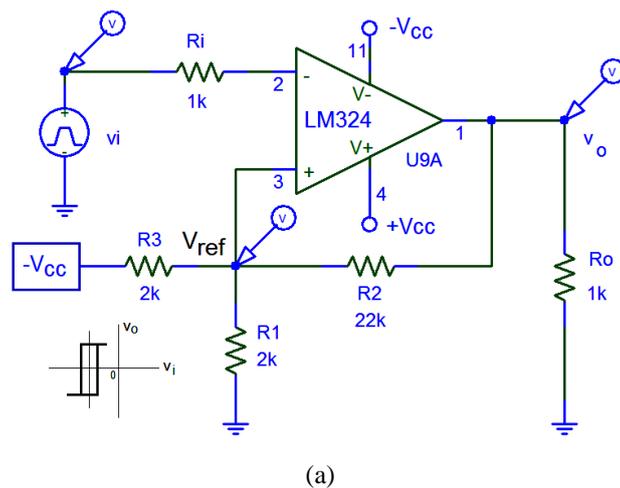
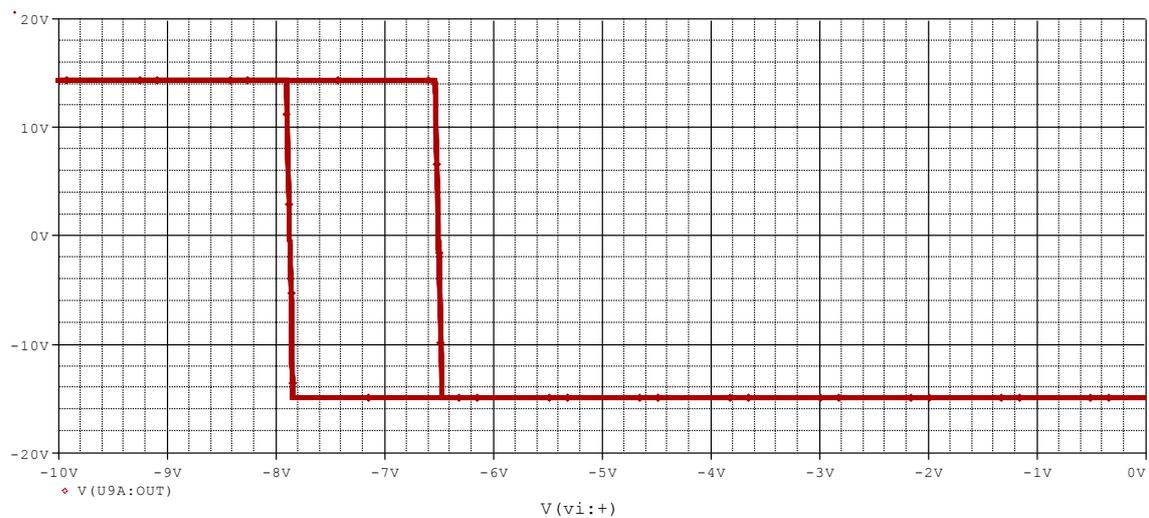


Figura 3.94 – Janela de histerese do circuito (positiva).

Para uma janela de histerese com valores negativos, basta conectar o terminal da entrada não inversora ao potencial negativo da fonte simétrica ($-V_{CC}$), como mostra a Figura 3.95a. A janela de histerese resultante é vista na Figura 3.95b.



(a)



(b)

Figura 3.95 – (a) Disp. Schmitt com histerese móvel negativa. (b) Aspecto da janela de histerese do circuito.

3.6 – Integradores e Diferenciadores com AOPs

3.6.1 – AOP Integrador

O AOP integrador utiliza um capacitor no ramo de realimentação negativa, como visto na Figura 3.96, onde são destacadas as correntes nos ramos do nó A (entrada inversora).

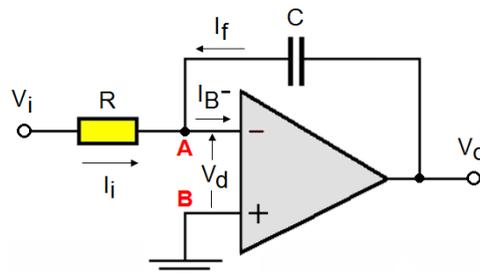


Figura 3.96 – Correntes no AOP integrador.

O AOP integrador realiza a operação matemática chamada integração, que permite encontrar o valor instantâneo de uma função dentro de um intervalo de tempo.

Aplicação mais comum: a geração de uma rampa linear, dependente de um pulso de tensão aplicado em sua entrada (Figura 3.97).

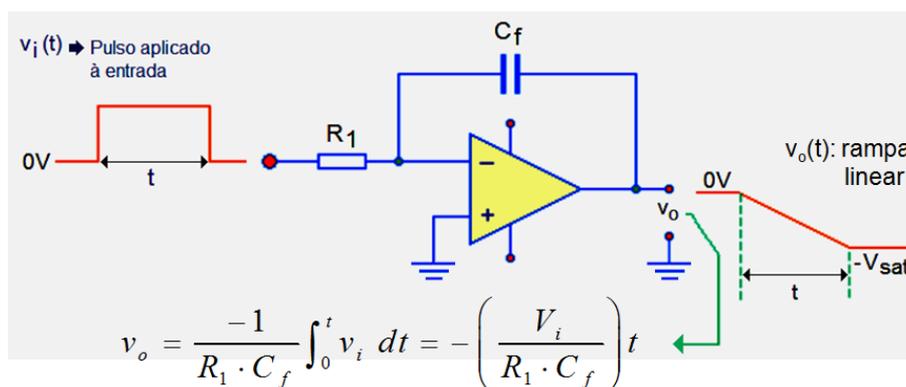


Figura 3.97 – AOP integrador com sinal de onda quadrada na entrada: gerador de rampa.

A demonstração da equação da tensão de saída do AOP integrador é efetuada tomando como base o circuito da Figura 3.98, aplicando-se a LKC no nó A. Pelo “terra virtual”, os potenciais dos pontos A e B são iguais a zero. Daí:

$$I_i + I_f = I_B^- = 0 \quad \rightarrow \quad \frac{v_i - v_A}{R} + C \frac{d(v_o - v_A)}{dt} = 0$$

$$\text{Com } v_A = v_B = 0 \quad \rightarrow \quad \frac{v_i}{R} + C \frac{dv_o}{dt} = 0$$

Pelas propriedades:

$$\int x^n dx = \frac{x^{n+1}}{n+1}$$

$$\text{Exemplo} \rightarrow \int x^0 dx = \frac{x^{0+1}}{0+1} = x$$

$$\int k dx = k \int dx = kx, \text{ onde } k = \text{constante.}$$

Obtém-se, passo-a-passo a tensão de saída:

$$\frac{v_i}{R} = -C \frac{dv_o}{dt} \Rightarrow v_i = -RC \frac{dv_o}{dt} \Rightarrow \frac{dv_o}{dt} = -\frac{1}{RC} v_i$$

$$dv_o = -\frac{1}{RC} v_i dt \xrightarrow{\text{Integrando os dois lados da equação:}} v_o = -\frac{1}{RC} \int_0^t v_i dt$$

O AOP Integrador apresenta a tensão de saída v_o igual ao produto da constante $-1/(RC)$ pela integração da tensão de entrada v_i ao longo do tempo. Para uma tensão de entrada do tipo DEGRAU (Figura 3.98), a resposta na saída é uma RAMPA, como mostra o Exemplo 81.

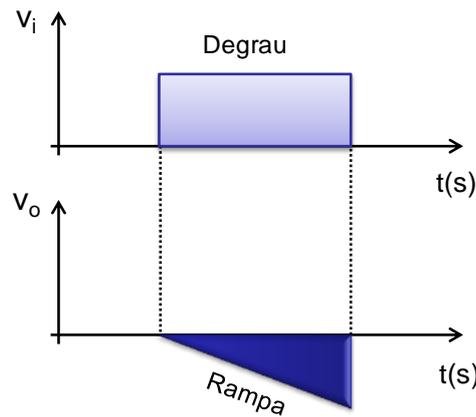
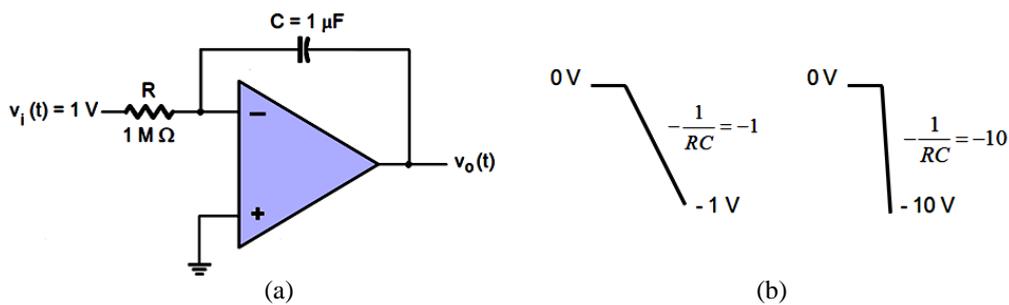


Figura 3.98 – Geração de uma tensão de rampa no AOP integrador.



Exemplo 81 – O circuito integrador da Figura 3.99a apresenta, para $v_i(t) = 1\text{ V}$, uma declinação em sua tensão de saída, inversamente proporcional à constante de tempo do capacitor (BOYLESTAD e NASHELKY, 2004).

A Figura 3.99b mostra, graficamente, a influência da constante de tempo RC do capacitor na inclinação da tensão de saída.



Fonte: BOYLESTAD E NASHELKY, 2004.

Figura 3.99 – (a) Topologia do AOP integrador. (b) Alteração da constante de tempo.

$$v_o = -\frac{1}{RC} \int_0^t v_i dt = -\left(\frac{v_i}{RC}\right)t \rightarrow v_o = -\left(\frac{v_i}{RC}\right)t = -at$$

Isso tem aplicação, por exemplo, em controles PID (proporcional-integral-derivativo), onde uma variável de controle em forma de pulso é suavizada para uma rampa, a fim de melhor correspondência com a inércia do sistema a controlar.



Exemplo 82 – No AOP integrador da Figura 3.100a foi alterada a constante de tempo RC, no instante $t = 2$ segundos, quando a chave U_2 no esquema se fecha e coloca o resistor R_1 em paralelo com o resistor R_4 , no ramo do pino 2.

A declinação em sua tensão de saída foi também alterada, como se vê na Figura 3.100b (formas de onda obtidas via simulação com o *software* PSpice).

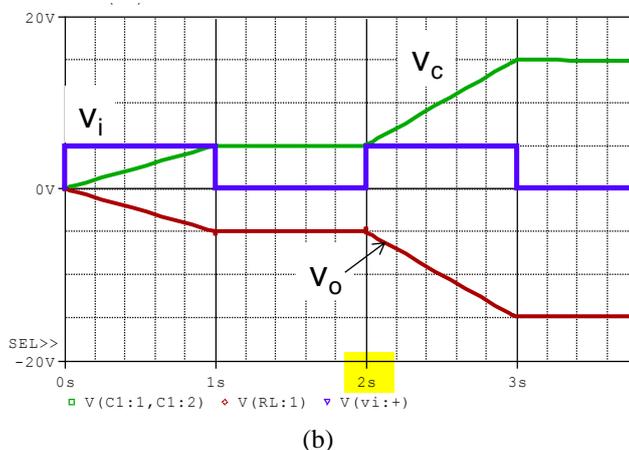
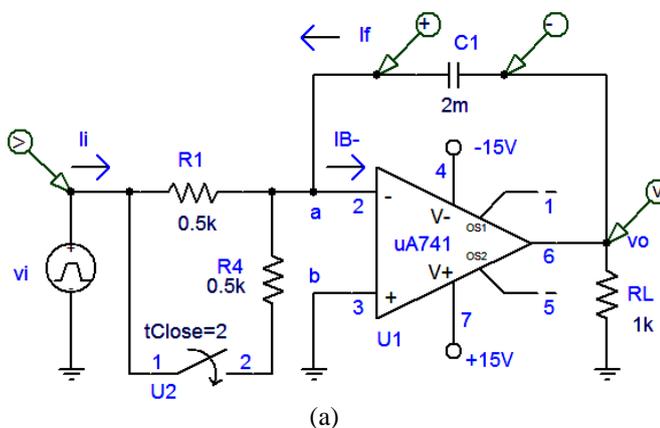


Figura 3.100 – (a) AOP integrador: Alteração da constante de tempo. (b) Formas de onda (simulação).

► **EF 40** (PERTENCE, 2003) – Seja o circuito AOP integrador da Figura 3.101, com $R = 50 \text{ k}\Omega$ e $C = 10 \text{ }\mu\text{F}$. No terminal de entrada (-) é aplicado um pulso (ou degrau de tensão) com amplitude de 2 V, durante um intervalo de 5 segundos. Considerando-se o capacitor inicialmente descarregado, pede-se:

- qual é o valor da tensão de saída após 2 segundos, $v_o(2)$?
- encontrar o tempo que o AOP leva para alcançar a saturação ($V_{\text{sat}} = 13,5 \text{ V}$);
- esboçar a forma de onda de $v_o(t)$, no intervalo $\Delta t = 5$ segundos.

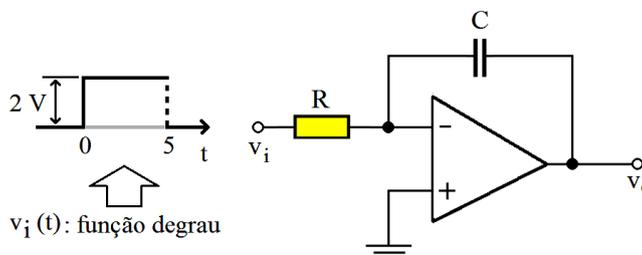


Figura 3.101 – AOP integrador de tensão com degrau na entrada.



Exemplo 83 – O circuito integrador da Figura 3.102 apresenta um AOP integrador de tensão, em que no terminal (-) foi aplicado uma onda quadrada de 0 a 5 V, em 500 Hz ($T = 2 \text{ ms}$). A constante de tempo do capacitor é de $\tau = RC = 2,2 \text{ ms}$. Este circuito foi simulado no PSpice®.

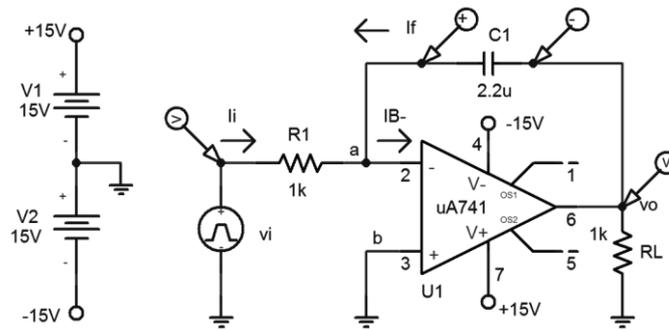


Figura 3.102 – AOP integrador, Exemplo 83.

Resultados de simulação: Figura 3.103.

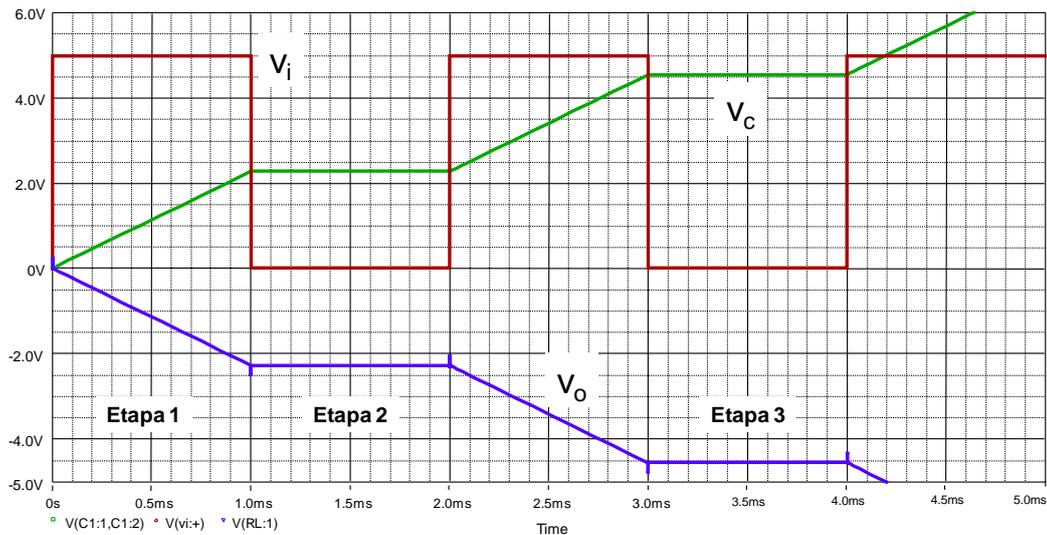


Figura 3.103 – Resultados de simulação do AOP integrador, Exemplo 83.

Tensão de saída:
$$v_o = -\frac{1}{RC} \int_0^t v_i dt = -\left(\frac{v_i}{RC}\right)t \rightarrow v_o = -\left(\frac{5}{2,2m}\right)t = -\left(2,27 \times 10^3 \frac{V}{s}\right)t$$

AOP INTEGRADOR Prático – Considerações

O AOP Integrador na prática necessita de algumas modificações em seu circuito.

1) Tensão inicial do capacitor

Como foi visto na Figura 221, se houver tensão inicial no capacitor, esta deve ser somada ao resultado da etapa posterior.

$$v_o = -\frac{1}{RC} \int_0^t v_i dt + v_{Co} \text{ (inicial)}$$

A primeira modificação prática aparece na Figura 3.104, onde uma chave do tipo *push boton* é utilizada para efetuar a descarga do capacitor C_f .

2) Influência da frequência do sinal de entrada na resposta do AOP Integrador

O ganho de malha fechada do AOP integrador (com a chave S aberta) é dado pela razão entre duas impedâncias, Z_2 e Z_1 (AOP na configuração inversora, Figura 3.105).

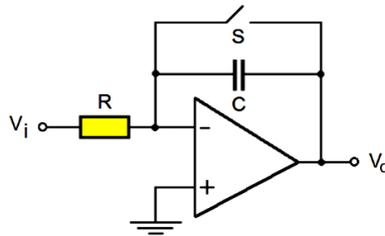


Figura 3.104 – Chave para descarga do capacitor no AOP integrador.

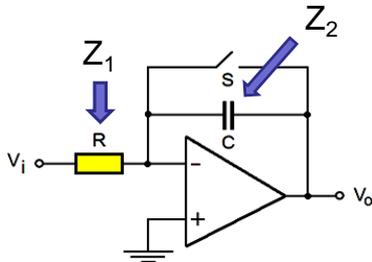


Figura 3.105.

O módulo de A_{vf} é inversamente proporcional à frequência do sinal de entrada.

$$A_{vf} = -\frac{Z_2}{Z_1} \rightarrow |A_{vf}| = \left| -\frac{X_C}{R} \right| = \frac{1}{2\pi fRC} = \frac{1}{2\pi fRC}$$

$$|A_{vf}| = \frac{1}{2\pi fRC} \left\{ \begin{array}{l} \text{Em baixas frequências: o ganho } A_{vf} \text{ cresce} \\ \text{consideravelmente, tendendo a infinito.} \\ \text{Em altas frequências, o ganho } A_{vf} \text{ tende a zero.} \end{array} \right.$$

Para melhorar a estabilidade do ganho A_{vf} faz-se uma pequena alteração no circuito do AOP integrador, para alterar a sua impedância do ramo de realimentação (Figura 3.106).

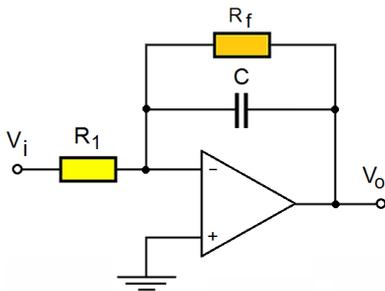


Figura 3.106.

Com o circuito da Figura 3.106 é possível alcançar uma estabilização do ganho de malha fechada na situação de um sinal de baixa frequência aplicado no terminal não-inversor.

Cálculo do novo ganho A_{vf} :

$$A_{vf} = -\frac{Z_2}{Z_1} = -\frac{R_f + \frac{1}{j\omega C}}{R_1} \rightarrow A_{vf} = -\frac{R_f/R_1}{1 + j2\pi \cdot f \cdot R_f \cdot C}$$

O módulo de A_{vf} é dado por (3.25):

$$|A_{vf}| = \frac{R_f/R_1}{\sqrt{1 + (2\pi \cdot f \cdot R_f \cdot C)^2}} \quad (3.25)$$

Na aplicação como integrador, os fabricantes recomendam conectar, do terminal (+) para o terra, um resistor de equalização, R_e , como mostra a Figura 3.107. Este resistor equivale à associação em paralelo dos resistores R_1 e R_f .

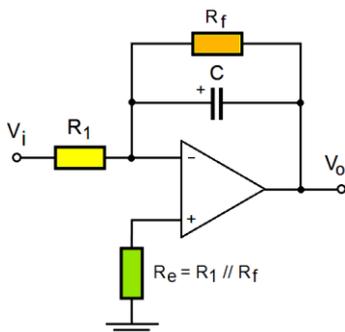


Figura 3.107.

►► Para frequência nula:

o ganho se estabiliza em um valor igual a R_f/R_1 (operação INVERSORA).

Em altas frequências:

→ Operação como INTEGRADOR.

Regra de PROJETO: adotar $R_f \geq 10 \cdot R_1$.

3.6.2 – AOP DIFERENCIADOR

Nesta configuração (Figura 3.108), o AOP realiza a função inversa do integrador, ou seja, deriva o sinal aplicado na entrada, produzindo na saída uma tensão proporcional à variação de $v_i(t)$ com o tempo.

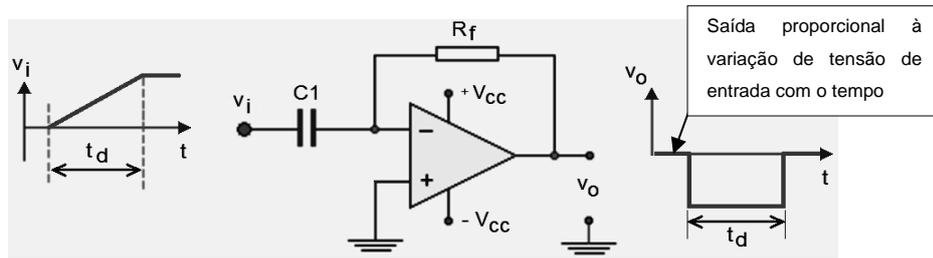


Figura 3.108.

Tensão de saída:

$$v_o = -R_f \cdot C \cdot \frac{dv_i}{dt} \quad (3.26)$$

Prova: pela LKT, no nó A da Figura 3.109, e pelo terra virtual, onde $v_a = v_b = 0$:

$$I_i + I_f = 0$$

$$C \frac{dv_i}{dt} + \frac{v_o}{R} = 0$$

$$v_o = -RC \frac{dv_i}{dt}$$

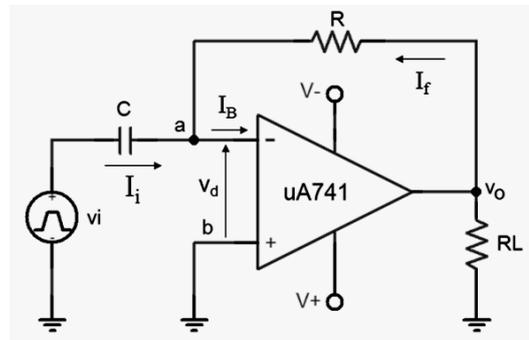


Figura 3.109.



Exemplo 84 – Para um circuito diferenciador com AOP como o da Figura 3.110a, em que foi aplicada em sua entrada inversora um sinal triangular simétrico (Figura 3.110b), pede-se:

- encontrar a expressão dos sinais de pico de saída;
- esboçar a forma de onda de $v_o(t)$.

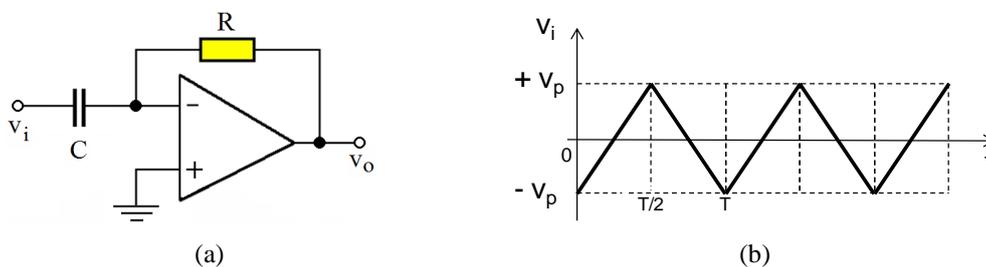


Figura 3.110 – Aplicação do AOP como diferenciador, com onda de entrada triangular.

Solução:

a) Aplicando a expressão de $v_o(t)$ para o AOP diferenciador, teremos:

- Primeiro intervalo (de 0 a $T/2$, indicado na Figura 3.111):

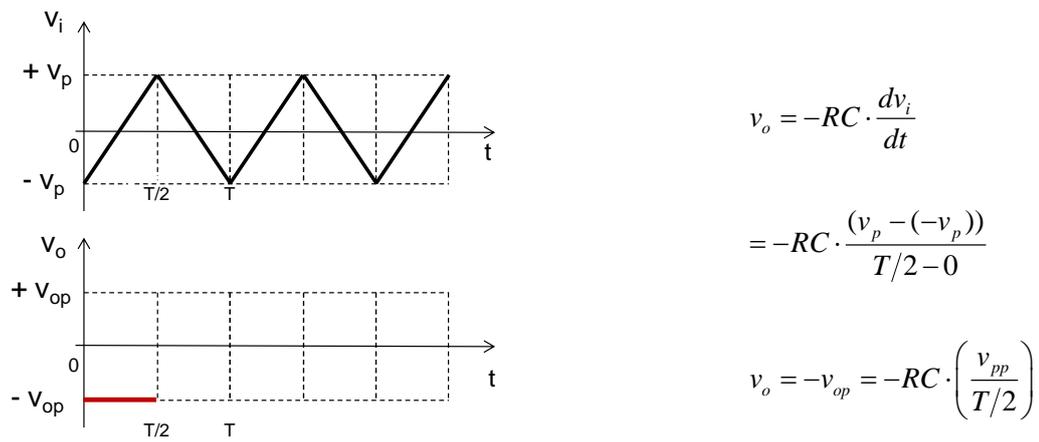


Figura 3.111.

- **Segundo intervalo** (de $T/2$ a T , indicado na Figura 3.112): a inclinação da tensão de entrada é negativa, mas devida à ação inversora, o sinal da tensão de saída é positivo.

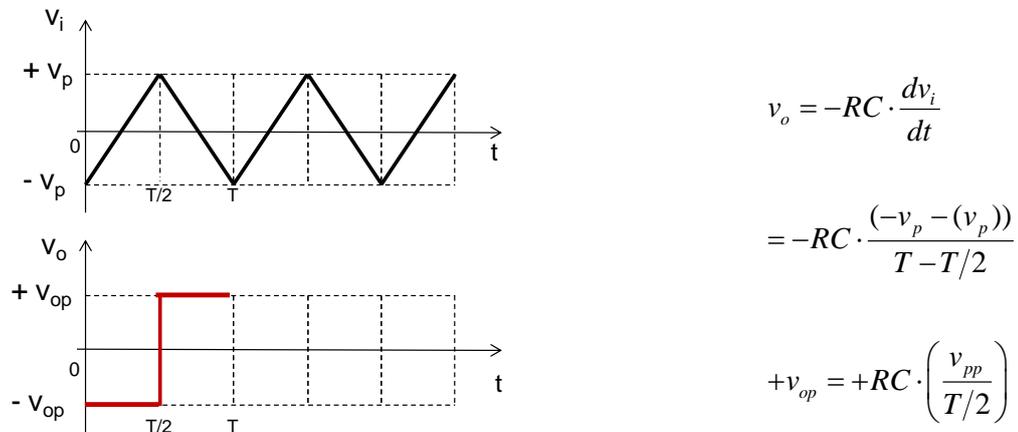


Figura 3.112.

b) O sinal de saída completo do circuito diferenciador é visualizado na Figura 3.113.

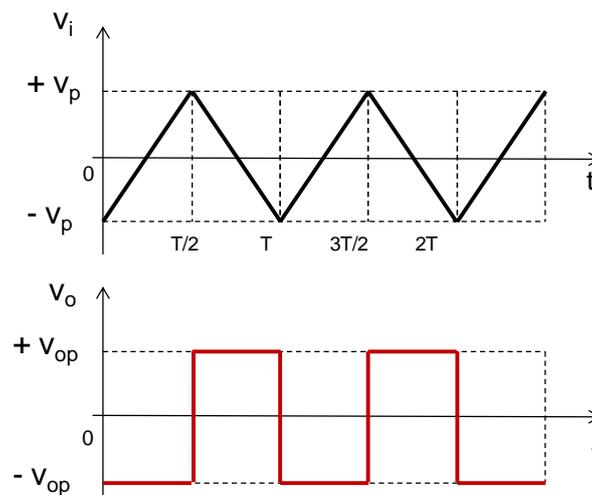


Figura 3.113.

Apêndice I – Plano de Ensino da disciplina Eletrônica Analógica e de Potência



DIRETORIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA
COORDENAÇÃO GERAL DE AVALIAÇÃO EPT
COORDENAÇÃO PEDAGÓGICA

PLANO DE ENSINO

I – Identificação

- 1.1 – *Campus*: I - Belo Horizonte
- 1.2 - Curso: Técnico em Mecatrônica.
Modalidade: Integrado.
- 1.3 - Disciplina: **Eletrônica Analógica e de Potência** - CH. Anual: 80 - Aulas Semanais: 2
- 1.4 – Professor: André Barros de Mello Oliveira

II – Ementa Contida no Projeto de Curso

Diodos e circuitos com diodos. Transistores. Amplificadores operacionais. Retificadores controlados de potência. Conversores de potência – gradadores. Conversores CC-CA de potência – inversores.

III - Interface com outras Disciplinas e Áreas de Conhecimento

Circuitos Elétricos, Sistemas Digitais e Acionamentos Elétricos.

IV – Objetivos

Ao final da série, o aluno deverá ser capaz de:

- Identificar dispositivos semicondutores em circuitos eletrônicos.
- Analisar circuitos com diodos retificadores.
- Desenhar formas de onda de circuitos retificadores.
- Analisar circuitos com transistores.
- Utilizar o transistor como chave e amplificador.
- Analisar circuitos básicos com amplificadores operacionais.
- Utilizar amplificadores operacionais.
- Identificar componentes eletrônicos de potência.
- Calcular os valores de tensão, corrente e potência dos circuitos eletrônicos.
- Analisar circuitos retificadores de potência controlados.
- Especificar retificadores de potência.
- Analisar circuitos conversores de potência CC/CA e suas aplicações.

V – Unidades de Ensino e Conteúdos Programáticos

UNIDADE 1 – DIODOS

- 1.1 – Características e funcionamento.
- 1.2 – Diodos LED e display de 7 segmentos.
- 1.3 – Portas lógicas com diodos.
- 1.4 – Retificadores monofásicos de meia onda.
- 1.5 – Retificadores monofásicos de onda completa.
- 1.6 – Circuitos ceifadores e grampeadores.
- 1.7 – Diodos Zener: modelo e aplicações.

UNIDADE 2 – TRANSISTOR DE JUNÇÃO BIPOLAR (TJB)

- 2.1 – Construção e operação básica do Transistor.
- 2.2 – Configurações base-comum (BC). Ação amplificadora do TJB.
- 2.3 – Configurações emissor-comum (EC) e coletor-comum (CC).
- 2.4 – Limites de operação e folha de dados do TJB.
- 2.5 – Teste de transistores e identificação do tipo (NPN ou PNP) e dos terminais.
- 2.6 – Polarização do TJB – configurações e análise de estabilidade.
- 2.7 – Transistores como chave – projeto e reta de carga.
- 2.8 – Aplicações práticas do TJB: acionador de relé, fonte de corrente constante e em fontes de tensão reguladas.

UNIDADE 3 - AMPLIFICADORES OPERACIONAIS

- 3.1 – Amplificadores operacionais: constituição e características.
- 3.2 – Amplificador inversor, não inversor, somador e subtrator.
- 3.3 – Comparador de tensão: inversor e não-inversor. Aplicações.
- 3.4 – O circuito integrado 555 (temporizador).
- 3.5 – O comparador com histerese.
- 3.6 – Integradores e diferenciadores com amplificadores operacionais.
- 3.7 – Filtros com amplificadores operacionais (filtros ativos).

UNIDADE 4 - RETIFICADORES CONTROLADOS DE POTÊNCIA

- 4.1 - SCR – Características e Funcionamento.
- 4.2 - Aplicações – SCR como relé de estado sólido e como retificador.
- 4.3 - Retificadores controlados monofásicos de meia onda.
- 4.4 - Retificadores controlados monofásicos de onda completa.
- 4.5 - Retificadores controlados trifásicos de meia onda e onda completa.

UNIDADE 5 - CONVERSORES DE POTÊNCIA – GRADADORES

- 5.1 - Gradador monofásico com SCRs – controle por ângulo de fase e por ciclos integrais - curva de transferência de potência.
- 5.2 - DIAC e TRIAC – funcionamento e características.
- 5.3 - Aplicações – TRIAC como chave CA eletrônica.
- 5.4 - Gradador monofásico como TRIAC e DIAC.

UNIDADE 6 - CONVERSORES CC-CA DE POTÊNCIA – INVERSORES

- 6.1 - Transistor IGBT – funcionamento e características.
- 6.2 - Inversor monofásico em ponte a transistor - onda quadrada e quase quadrada - funcionamento e aplicações.
- 6.3 - Inversor monofásico em ponte a transistor – funcionamento em PWM senoidal e aplicações.
- 6.4 - Inversor trifásico a transistor – funcionamento em PWM senoidal e aplicações.

VI – Metodologia:

- Aulas expositivas, com o auxílio de retro-projetor, datashow/notebook e quadro negro.
- Resolução de exercícios e problemas práticos.
- Montagens de experiências (visão mais clara e concreta dos fenômenos físicos, elétricos e eletrônicos em estudo).

VII – Bibliografia Específica

1. AHMED, Ashfaq. Eletrônica de Potência. Ed. Prentice-Hall, São Paulo, 2000, ISBN 8587918036.
2. BOYLESTAD, Robert L. e NASHELSKY, Louís. Dispositivos Eletrônicos e Teoria de Circuitos. 8ª edição. São Paulo: Ed. Prentice-Hall, 2004. ISBN 8587918222.
3. BARBI, Ivo. Eletrônica de Potência. 6ª edição. Florianópolis: Edição do autor, 2006. ISBN 85-901046-2-1. Disponível em <<http://www.ivobarbi.com/PotI.php>>
4. MARTINS, Denizar Cruz e BARBI, Ivo. Introdução ao Estudo dos Conversores CC-CA. 1ª edição. Florianópolis: Edição dos autores, 2005. ISBN 85905203-1.
5. OLIVEIRA, André Barros de Mello. Eletrônica Analógica – Fundamentos para o Ensino Técnico de Mecatrônica. Apostila (Teoria). Belo Horizonte: Gráfica do CEFET-MG, 2016.

VIII – Bibliografia Complementar

1. MALVINO, Albert Paul. Eletrônica. Volume 1, 4ª edição. São Paulo: Ed. Makron Books do Brasil, 2001. ISBN 8534603782.
2. MALVINO, Albert Paul. Eletrônica. Volume 2, 4ª edição. São Paulo: Ed. Makron Books do Brasil, 1997. ISBN 853460455X.
3. MARQUES, Ângelo Eduardo B. e LOURENÇO, Antônio Carlos. Dispositivos Semicondutores: diodos e transistores. 1ª edição, Ed. Érica, 1996, ISBN 8571943176.
4. RASHID, Muhammad H. Eletrônica de Potência – Circuitos, Dispositivos e Aplicações. São Paulo: Makron Books, 1999.

Apêndice II – Listas de Exercícios e Problemas (LEPs)



LEP 1

Lista de Exercícios e Problemas

Diodos: características construtivas e circuitos com entrada em CC e CA

1. Marque V para verdadeiro e F para falso, para as alternativas a seguir:

- Materiais semicondutores, como o Germânio e o Silício, apresentam um coeficiente de temperatura positivo.
- O Germânio apresenta um gap de energia, E_g , maior do que o Silício.
- Com o aumento da temperatura, torna-se mais fácil disparar um diodo (a tensão de disparo diminui).
- Se uma aplicação exige uma tensão reversa maior do que a permitida para um único dispositivo, alguns diodos de mesmas características podem ser conectados em paralelo.
- A corrente de saturação reversa num diodo mantém o seu valor inalterado, com o aumento da temperatura.

2. Seja a estrutura do diodo mostrada na Figura 1. Completar as lacunas:

Nesta situação, a fonte DC é _____ (positiva/negativa) e a junção p-n está polarizada _____ (diretamente/reversamente). Com este tipo de polarização os elétrons do lado n ganham energia suficiente, pois são _____ pelo terminal (-) da fonte V_D , rompendo a barreira de potencial, sendo _____ para o lado p, atravessando a junção pn.

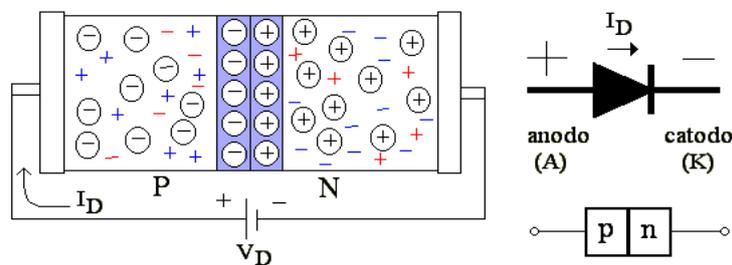


Figura 1 – Questão 2.

- O que são materiais semicondutores intrínsecos?
- Qual é o efeito do aumento da temperatura em um material semicondutor?
- Explique a região zener da curva de um diodo.
- Faça uma pesquisa e identifique os parâmetros que se levam em conta para se especificar um diodo.
- Dada a reta de carga para um circuito série com diodo, mostrada na Figura 2, pede-se:
 - calcular o valor de do resistor R no circuito e da fonte contínua, E.
 - calcular a potência dissipada no diodo, em mW.
 - encontrar a corrente máxima no diodo, se a fonte E for ajustada para 6 volts.

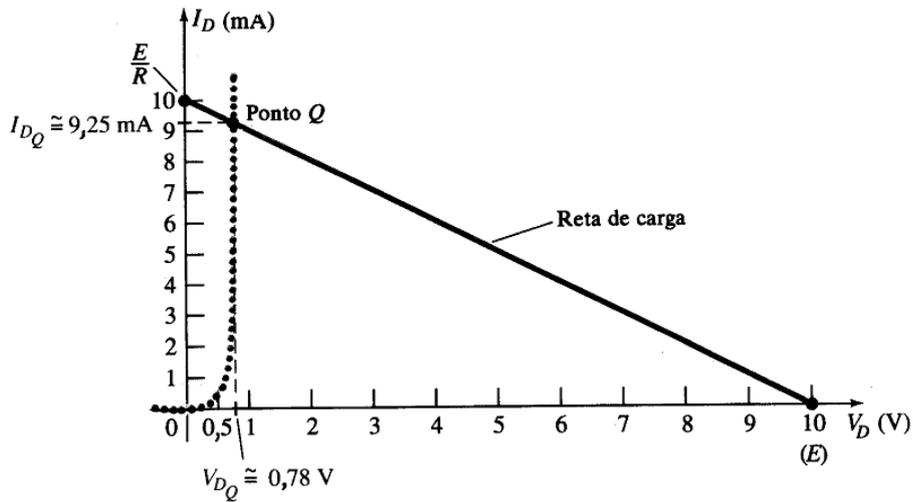


Figura 2 (Boylestad e Nashelsky, 2004). Copyright ©2002 by Pearson Education, Inc. Upper Saddle River, New Jersey 07458. All rights reserved.

8. Determine a tensão V_o e a corrente I_o para os circuitos da Figura 3.

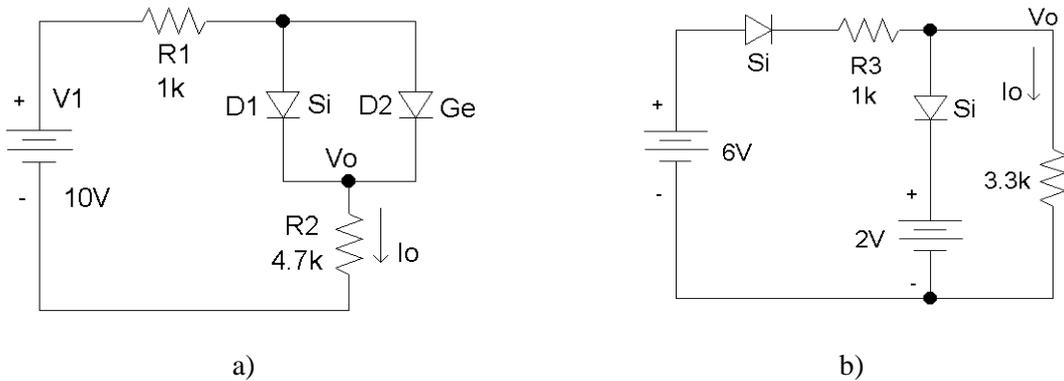


Figura 3 – Questão 8.

9. Seja o retificador mostrado na Figura 4. Considere o diodo ideal.

- Encontrar a corrente no diodo.
- Supondo que na Figura 3 a fonte assumisse o valor de $V = -200\text{ V}$, qual ou quais diodos da tabela abaixo não poderiam ser utilizados no circuito? Justifique.

Diodo	V_{BR}	$I_{Fm\acute{a}x}$
1N914	75 V	200 mA
1N4001	50 V	1 A
1N1185	120 V	35 A

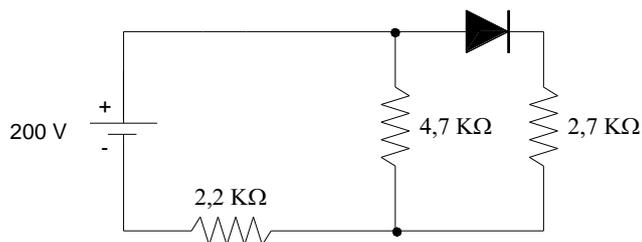


Figura 4 – Questão 9.

10. Calcule para o circuito da Figura 5:

- a tensão no resistor R_4 , se os dois diodos são de Silício, com $V_F = 0,7 \text{ V}$.
- a potência dissipada no diodo D_3 .
- a tensão no diodo D_3 , se o mesmo for invertido. Esta tensão será direta ou reversa? Justifique.

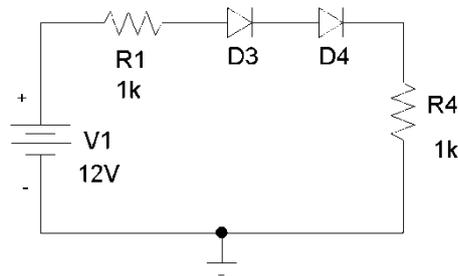


Figura 5.

11. Determinar a tensão de saída V_o para cada circuito da Figura 6.

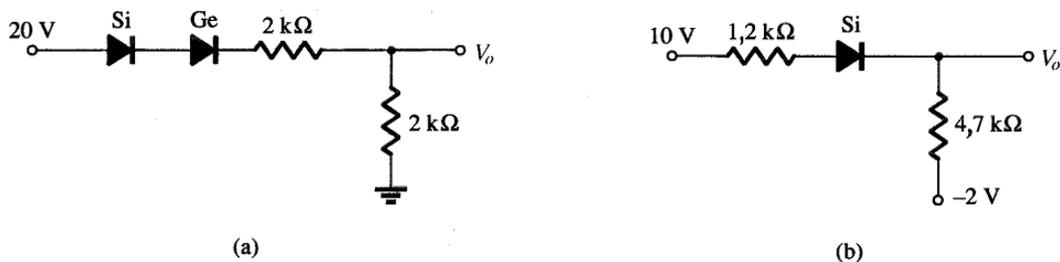


Figura 6 – Questão 11 (Boylestad e Nashelsky, 2004). Copyright ©2002 by Pearson Education, Inc. Upper Saddle River, New Jersey 07458. All rights reserved.

12. Para a porta lógica com diodos da Figura 7, testar o mesmo, com E_1 e E_2 assumindo 0 V e 10 V (montar uma tabela com as combinações possíveis).

13. Qual é a tensão de saída e a corrente no diodo indicada no circuito da Figura 8?

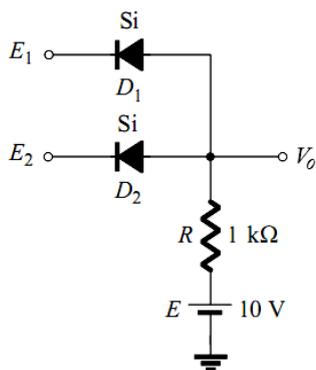


Figura 7.

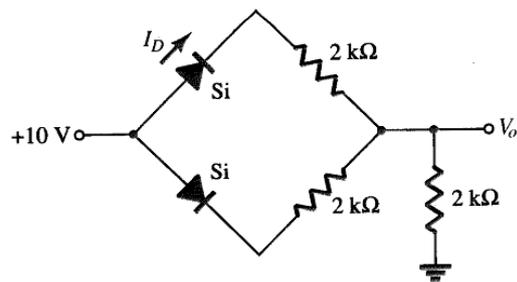


Figura 8.

Figuras 7 e 8 (Boylestad e Nashelsky, 2004). Copyright ©2002 by Pearson Education, Inc. Upper Saddle River, New Jersey 07458. All rights reserved.

14. Seja um circuito retificador em ponte completa, alimentado por uma tensão de entrada senoidal, cuja equação é $v(t) = 110 \cdot \sqrt{2} \cdot \text{sen } 377t$.

- Desenhar o esquema do circuito.
- Se os diodos são de Silício, com $V_F = 0,7 \text{ V}$, qual é a tensão média na carga, V_{DC} ?
- Qual é a corrente média na carga (I_{DC}) para $R_L = 50 \text{ ohms}$?

15. O transformador do circuito da Figura 9 (diodos ideais) apresenta uma tensão eficaz de 45 V (no lado secundário).

- a) Qual o valor da tensão média na carga?
 b) Qual será a PIV (tensão de pico inversa, do inglês *Peak Inverse Voltage*) através de cada diodo?

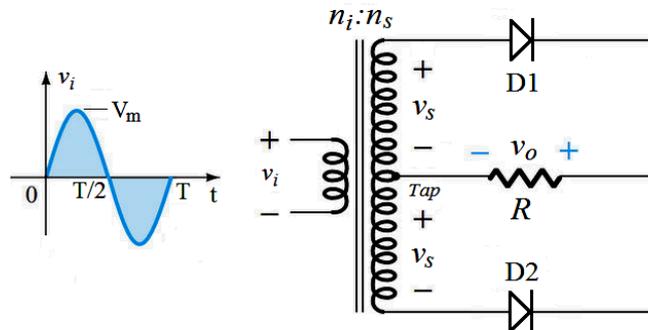


Figura 9 – Questão 15 (Boylestad e Nashelsky, 2004). Copyright ©2002 by Pearson Education, Inc. Upper Saddle River, New Jersey 07458. All rights reserved.

c) Dentre as opções abaixo, qual(is) diodo(s) pode(m) ser utilizado(s), considerando as especificações de tensão de ruptura dos mesmos?

- a. () 1N914 - $V_{BR} = 20 \text{ V}$
 b. () 1N1183 - $V_{BR} = 50 \text{ V}$
 c. () 1N4002 - $V_{BR} = 100 \text{ V}$
 d. () 1N3070 - $V_{BR} = 175 \text{ V}$
 e. () N.D.A.

* Tabela 1 - Diodos da série 1N 400X: tensão de ruptura (PIV ou V_{BR}).

1N4001 50V	1N4002 100V	1N4003 200V	1N4004 400V	1N4005 600V	1N4006 800V	1N4007 1000V
---------------	----------------	----------------	----------------	----------------	----------------	-----------------

Respostas de exercícios e problemas selecionados:

Questão 7 – (a) $R = 1 \text{ k}\Omega$. (b) $P_D = 7,22 \text{ mW}$. (c) $I_{D_{\max}} = 6 \text{ mA}$.

Questão 8 – Figura 3a: $I_o = 1,7 \text{ mA}$. (b) $V_o = 7,99 \text{ V}$. Figura 3b: $I_o = 0,82 \text{ mA}$. (b) $V_o = 2,7 \text{ V}$.

Questão 9 – (a) 32,4 mA. (b) $V_{BR(D1)} = -136,23 \text{ V}$.

Questão 10 – (a) 5,3 V. (b) $P_{(D3)} = 3,71 \text{ mW}$. (c) $V_{BR} = -12 \text{ V}$.

Questão 11 – (a) 9,5 V. (b) 7,02 V.

Questão 13 – $V_o = 6,2 \text{ V}$ e $I_D = 1,55 \text{ mA}$.

Questão 14 – (b) $V_{DC} = 98,14 \text{ V}$. (c) $I_{DC} = 1,96 \text{ A}$.

Questão 15 – (a) $V_{DC} = 40,51 \text{ V}$. (c) V_{BR} ou PIV = 127,28 V.

Referências Bibliográficas

[1] BOYLESTAD, R. L. e NASHELSKY L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 8ª ed. Pearson Prentice-Hall, 2004.

[2] MARQUES, A. E. B. et al. **Dispositivos Semicondutores: Diodos e Transistores**. São Paulo: Érica, 1996.



LEP 2

Lista de Exercícios e Problemas

Retificadores Monofásicos – Carga R e RC

Questão 1 – Seja o circuito retificador de onda completa, com carga resistiva, como mostra a Figura 1. A tensão de entrada é dada por $v(t) = 180 \text{ sen } 377t$.

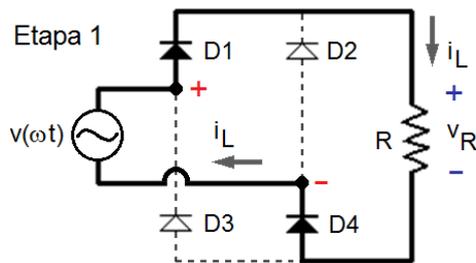


Figura 1.

a) Para os diodos D_1 e D_4 conduzindo (etapa 1), qual será a tensão reversa no diodo D_3 ? Considere todos os diodos ideais.

Resp.: $V_{BR(D3)} = -V_{\max}$

b) Se todos os diodos forem de Silício ($V_F = 0,7 \text{ V}$), encontre novamente a tensão reversa no diodo D_3 .

Resp.: $V_{BR(D3)} = -V_{\max} + V_F$

c) Considerando que houve uma falha no diodo D_2 (falha permanente de circuito aberto), fazer um esboço das formas de onda da entrada, $v(\omega t)$, e de saída, $v_R(t)$.

Questão 2 – Sejam as formas de onda da Figura 2, onde o valor eficaz de v_2 é de 110 V. A frequência do sinal de entrada é de 60 Hz (concessionária de energia, CEMIG). A carga R é de 47 ohms, 200 W. Os diodos apresentam uma queda de tensão direta $V_F = 1,0 \text{ V}$.

a) A que tipo de retificador se referem as formas de onda apresentadas? Fazer o desenho do circuito no espaço abaixo.

b) Por que a tensão reversa no diodo D_1 (segundo gráfico) tem um valor igual ao dobro de V_{\max} do sinal de entrada?

c) Qual é a frequência do sinal de saída?
Resp.: $f_o = 120 \text{ Hz}$.

d) Calcule a potência eficaz na carga resistiva. O resistor poderá ser utilizado? Justifique.

Resp.: $P_{R\text{ef}} = 252,79 \text{ W}$.

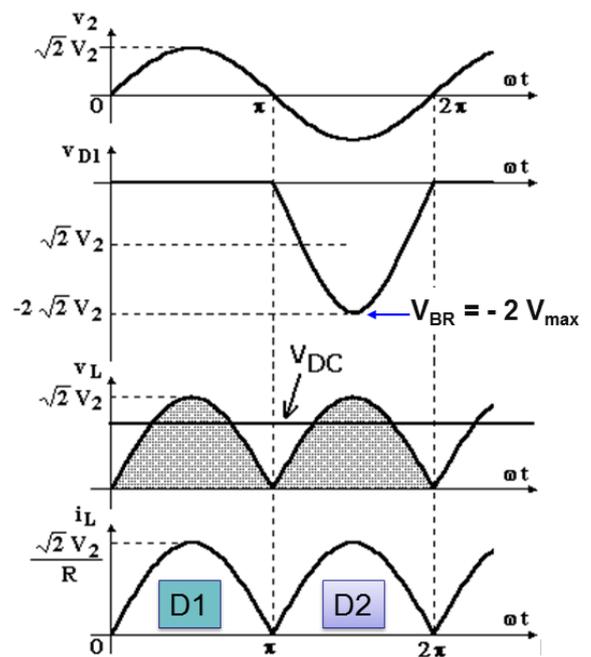


Figura 2.

b) Se, para ambos os circuitos, a entrada é em $110 \text{ V}_{\text{RMS}}$ e o transformador é de 11:1 (abaixador de tensão), calcular para cada um o valor médio da corrente (I_{DC}) obtido na saída, para uma carga de $4,7 \text{ k}\Omega$ (conectada entre os terminais (+) e (-)).

Resp.: Circuito 1: $I_{DC} = 0,86 \text{ mA}$. Circuito 2: $I_{DC} = 1,73 \text{ mA}$.

c) Qual dos dois circuitos apresenta maior tensão reversa sobre cada diodo?

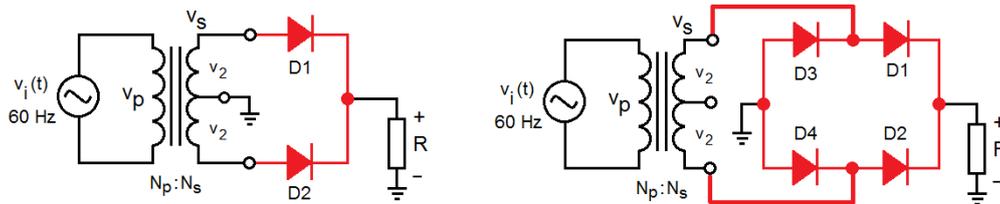


Figura 3.

Questão 4

A Figura 4 mostra uma topologia (incompleta) de um circuito retificador com carga RC. Completar o desenho, indicando onde ficam os lados CA e CC e a conexão da carga RC (lembrando que o capacitor é eletrolítico).

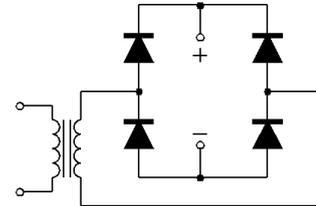


Figura 4.

Questão 5 – Explicar o que é tensão de *ripple* em um retificador com carga RC. O que é o fator de *ripple* de uma ondulação? Calcule o fator de *ripple* para um retificador de onda completa, com carga resistiva.

Resp.: Fator de ripple = 0,48.

Questão 6 – Como se calcula o valor eficaz da tensão de saída para um retificador de O. C. (carga RC), onde a constante $RC \leq T$? Qual é o aspecto da forma de onda de saída deste circuito?

Questão 7 – Aos terminais (+) e (-) do circuito retificador da Figura 5 é conectado um resistor R.

- Para $RC \gg T$, qual é a equação que permite calcular o valor aproximado da tensão contínua na saída? E para o caso em que $RC < T$?
- Em que intervalo o capacitor é carregado? E em que intervalo é descarregado?
- Qual é a equação utilizada para o cálculo do *ripple* da tensão de saída?
- Adotando $V_s = 12 V_{RMS}$ (secundário), $f = 60 \text{ Hz}$, diodos ideais, $R = 2200 \text{ ohms}$ e $C = 10 \mu\text{F}$, calcular V_{DC} e a tensão de $V_{ripple \text{ p-p}}$ para este circuito.

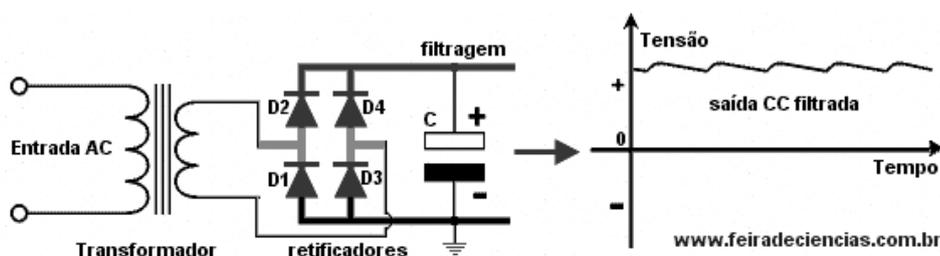


Figura 5 – Questão 7 - Fonte: http://ivairsouza.com/circuitos_retificadores.html.

Resp.: d) $V_{DC} = 14,27 \text{ V}$ e $V_{ripple} = 6,43 \text{ V}$.

Questão 8 – Seja o circuito retificador com filtro capacitivo da Figura 6. O sinal v_1 é senoidal, de 180 volts de pico, em 60 Hz. O transformador é abaixador de tensão (6:1) e os diodos são ideais. Os componentes R_L e C são dados por: $R_L = 470 \text{ ohms}$ e $C = 47 \mu\text{F}$.

Resp.: a) $V_{D1} = -30 \text{ V}$. b) $V_{DC} = 10,89 \text{ V}$. c) $V_{DC} = 12,62 \text{ V}$.

- Tendo somente a chave S2 fechada, calcular a tensão reversa no diodo D_1 .
- Fechando somente S1, calcular a tensão média, V_{DC} , utilizando a equação adequada (comparar a constante de tempo $\tau = RC$ com o período T).
- Com S1 e S2 fechadas, qual será o novo valor de V_{DC} ?

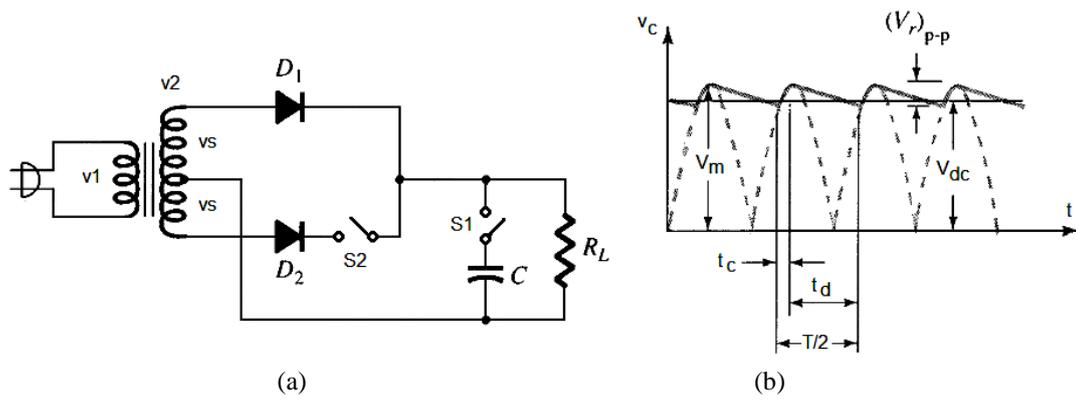


Figura 6 – Filtro capacitivo: (a) circuito com filtro a capacitor; (b) aspecto da forma de onda de saída.

Questão 9 – Como se pode medir, através de um osciloscópio digital, o valor eficaz da ondulação em uma carga RC de um retificador de onda completa?

Questão 10 – Como se pode medir, através de um osciloscópio digital, o valor de pico-a-pico da ondulação (*ripple*) em uma carga RC de um retificador de onda completa?



LEP 3 *Lista de Exercícios e Problemas*

Circuitos Ceifadores e Grampeadores de Tensão

Questão 1 – Seja o circuito ceifador da Figura 1, onde v_{i1} é um gerador de sinal. Considerar o diodo de Silício ($V_F = 0,7 \text{ V}$).

- Encontrar e desenhar o sinal de saída (v_o) para um sinal de onda quadrada em v_{i1} de 7 V_{pp} , em 10 kHz .
- Qual é a tensão reversa no diodo?
- Repita os itens (a) e (b) para v_{i1} senoidal com 14 V_{pp} , 1 kHz .

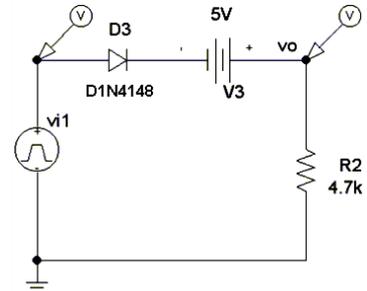


Figura 1 – Circuito Ceifador.

Questão 2 – Para o circuito ceifador da Figura 2, pede-se:

- qual é a tensão reversa no diodo, se a onda $v_i(t)$ é um sinal triangular de 10 V_{pp} , em 10 kHz ?
- desenhar a forma de onda de saída.
- repita os itens (a) e (b) com a fonte de 4 V invertida no ramo do diodo.

Resp.: (a) $V_{BR} = -9 \text{ V}$. (c) $V_{BR} = -1 \text{ V}$.

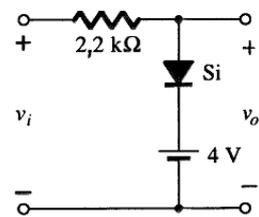


Figura 2.

Questão 3 – Seja o circuito da Figura 3.

- Qual é a tensão reversa no diodo da Figura 3a? Considere a onda de entrada senoidal (Figura 3b).
- Desenhar a forma de onda de $v_o(t)$ para o circuito ceifador da Figura 3a, indicando o ponto de desengate (bloqueio \rightarrow condução) do diodo.

Resp.: (a) $V_{BR} = -12 \text{ V}$. (b) Ponto de desengate: $v_i \geq 4,7 \text{ V}$.

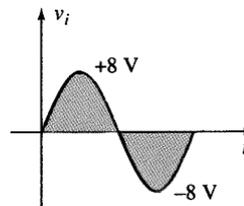
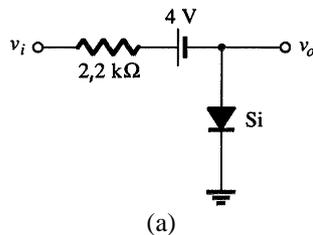


Figura 3 – (a) Circuito ceifador série e (b) forma de onda de $v_i(t)$.

Questão 4 – No circuito limitador da Figura 4, a tensão v_1 é uma onda triangular de 15 V_{pp} , em 20 kHz e o diodo é de Silício, com $V_F = 0,7 \text{ V}$.

- Desenhar as formas de onda da tensão no diodo, e nos resistores R_2 e R_3 .
- Qual é a tensão média em R_2 ?
- Qual é a tensão reversa no diodo D_1 ?

Resp.: (b) $V_{DC} = 2,3 \text{ V}$. (c) $V_{BR} = -2,5 \text{ V}$.

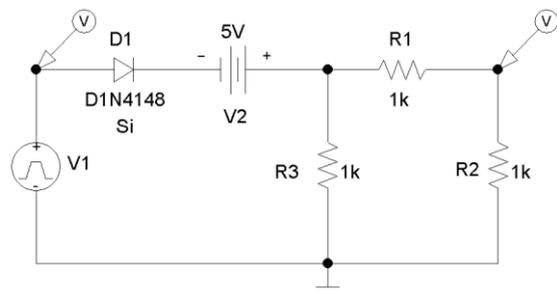


Figura 4.

Questão 5 - Para o circuito da Figura 5a, aplicar na entrada $v_i(t)$ as formas de onda indicadas nas Figuras 5b e 5c e desenhar as formas de onda na saída, v_o . Componentes do circuito: $R = 1 \text{ k}\Omega$ e $D_1 = 1\text{N}4002$ ($V_F = 0,7 \text{ V}$).

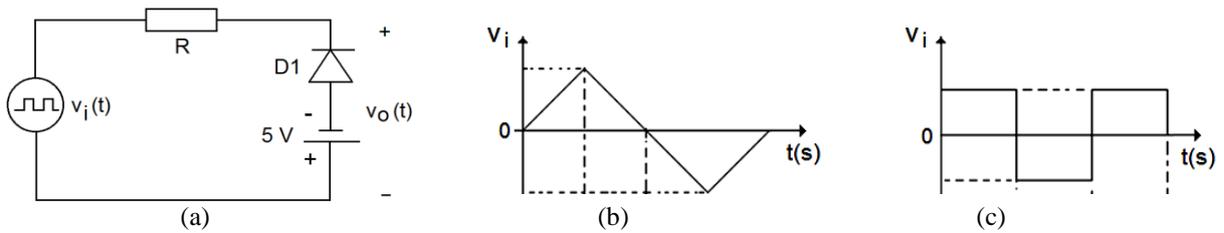


Figura 5. (a) Circuito ceifador s rie. (b) v_i : onda triangular com 15 V_{pp}, 1 kHz.
(c) v_i : onda quadrada com 15 V_{pp}, 1 kHz.

Resp.: para v_i triangular, v_o   triangular, com + 7,5 V_p e ceifada em um trecho em - 5,7 V.
Para v_i quad., v_o   quad. variando entre + 7,5 V e - 5,7 V.

Quest o 6 – No circuito da Fig. 6, v_i   um sinal de onda quadrada de 20 V_{pp} ($f = 10$ kHz) e $v_{C1}(0) = 0$.

- Qual   a constante de tempo do capacitor?
- Qual   a tens o reversa sobre o diodo D₁?
- Desenhar as formas de onda das tens es v_i e v_o .

Resp.: (a) $\tau = RC = 470$ ms. (b) $V_{BR} = - 19,3$ V. (c) v_o : onda quad. com varia o entre + 16,3 V e - 3,7 V (excurs o de 20 V_{pp}).

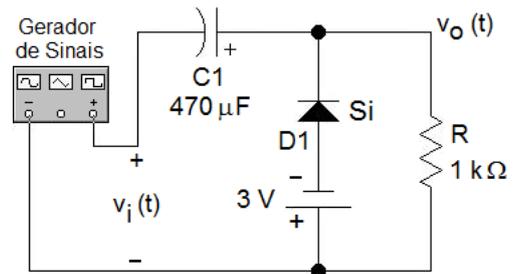


Figura 6.

Quest o 7 – Esbo ar o sinal de sa da para os circuitos das Figuras 7(a) e 7(b), para o sinal de onda quadrada apresentado (40 V_{pp}, onde $5RC \gg T/2$).

Componentes: $R = 1$ kΩ e $C = 220$ μF.

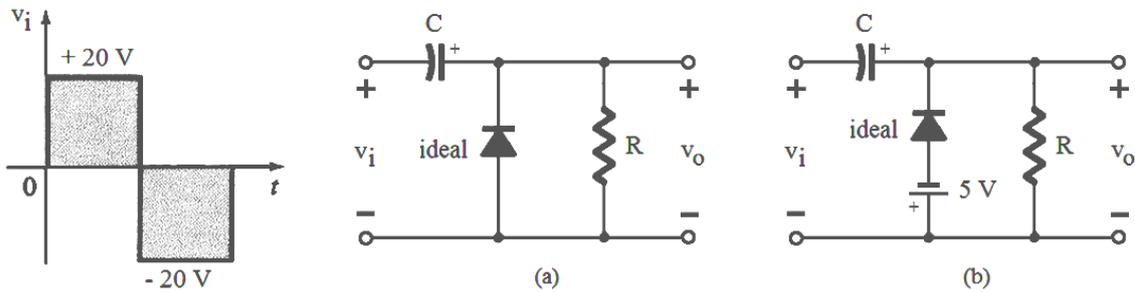


Figura 7.

Resp.: para o circuito da Figura 8 (a), v_o   uma onda quadrada com varia o entre os valores de 0 V e de + 40 V (Δv_o de 40 V_{pp}); para o circuito da Figura 8 (b), v_o   onda quadrada variando entre - 5 V e + 35 V (Δv_o de 40 V_{pp}).

Quest o 8 - Para o circuito da Figura 8, com $v_i(t)$ de 20 V_{pp} - onda quadrada em 1 kHz - pede-se:

- Qual   o sinal de sa da, $v_o(t)$? Desenhar a forma de onda esperada sobre R.
- Qual   a tens o reversa no diodo de Sil cio?

Respostas: (a) v_o   uma onda quadrada variando entre -1,3 e - 21,3 V (Δv_o de 20 V_{pp}); (b) $V_{BR} = - 19,3$ V.

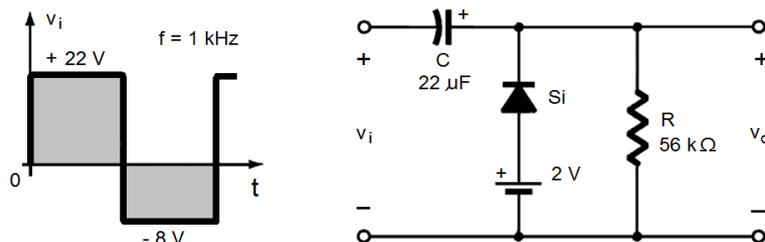
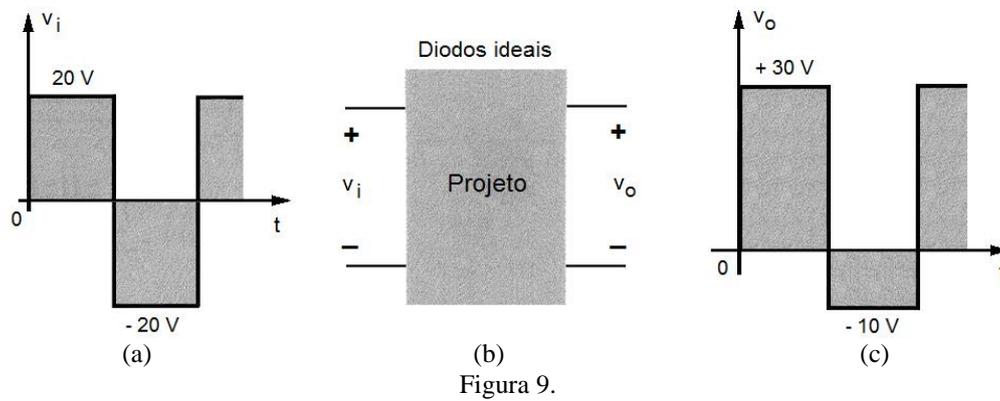


Figura 8.

Questão 9 - Projetar um circuito grampeador que realize a função indicada na Figura 9c, considerando-se a forma de onda de entrada da Figura 9a. **Resp.:** $V_{BR} = -20\text{ V}$.

Questão 10 - Qual é a tensão reversa sobre o diodo do circuito projetado da questão 9?

$V_{BR} = -40\text{ V}$.





Questão 1 – Seja o circuito com diodo zener da Figura 1, cuja tensão nominal é $V_Z = 7,5 \text{ V}$.

- Qual será a tensão na carga para os parâmetros deste circuito?
- Calcular a corrente e a potência no diodo zener.
- Se R_L for substituído por outro resistor de $4,7 \text{ k}\Omega$, qual será o valor de V_{RL} ? Para esta situação calcule novamente I_Z e P_Z . O diodo zener poderá ser utilizado? Justifique.

Resp.: (a) $V_L = 6,0 \text{ V}$. (b) $I_Z = 0$ e $P_Z = 0$. (c) $V_L = 7,5 \text{ V}$. Sim, pois $P_Z < P_{Z\text{nominal}}$.

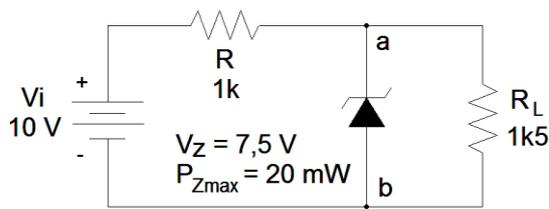


Figura 1.

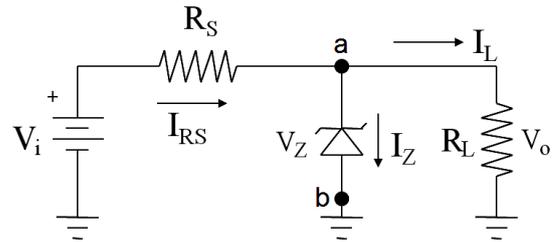


Figura 2.

Questão 2 – Para o circuito da Figura 2, determinar a faixa de variação de R_L e de I_L que manterá o diodo zener ligado. Considerar $V_Z = 3,3 \text{ V}$, $P_{ZM} = 33 \text{ mW}$, $V_i = 15 \text{ V}$ e $R_S = 1 \text{ k}\Omega$.

Resp.: $R_{L\text{min}} = 282,05 \Omega$ e $R_{L\text{max}} = 1,94 \text{ k}\Omega$; $I_{L\text{min}} = 1,7 \text{ mA}$ e $I_{L\text{max}} = 11,7 \text{ mA}$.

Questão 3 – No circuito regulador zener da Figura 2, a tensão de entrada é uma onda triangular de $20 V_{pp}$, em 5 kHz .

a) Sabendo-se que o resistor $R_S = 1 \text{ k}$, $R_L = 3 \text{ k}$ e $V_Z = 10 \text{ V}$, assinale abaixo o ponto de desengate do circuito (onde, a partir de v_i , o zener é ligado).

- a. () $v_i \geq 20 \text{ V}$ b. () $v_i \leq 20 \text{ V}$ c. () $v_i \leq 10 \text{ V}$ d. () $v_i \geq 10 \text{ V}$ e. () $v_i \geq 13,33 \text{ V}$

b) Desenhar as formas de onda de $v_i(t)$ e $v_o(t)$.

Questão 4 – Seja o circuito regulador zener da Figura 2, onde a tensão de entrada é uma fonte variável (onda quadrada) entre 14 e 20 V (zener ligado) e a corrente de carga I_L varia entre 100 mA e 200 mA , neste intervalo. Sabendo-se que $V_Z = 10 \text{ V}$ e que $I_{Z\text{min}} = 0,1 I_{Z\text{max}}$, projetar:

- a faixa de variação do resistor R_L ;
- o valor de R_S .

Resp.: (a) $R_{L\text{min}} = 50 \Omega$ e $R_{L\text{max}} = 100 \Omega$. (b) $R_S = 15,87 \Omega$.

Questão 5 – No circuito da Figura 3, o diodo é ideal com $V_Z = 12 \text{ V}$, $R_S = 920 \text{ ohms}$ e $R_L = 2400 \text{ ohms}$. Determine a corrente na fonte, no diodo zener e da carga para $V_{in} = 25 \text{ V}$.

Resp.: $14,13 \text{ mA}$; $9,13 \text{ mA}$; 5 mA .

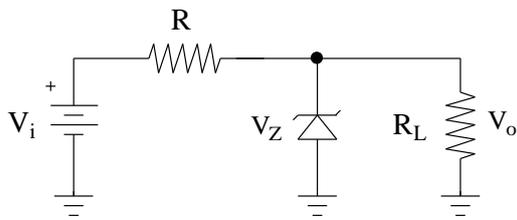


Figura 3.

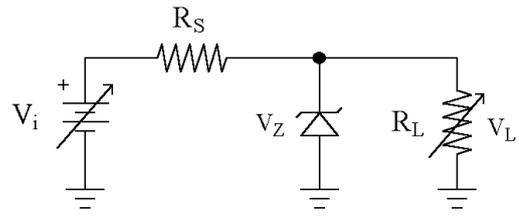


Figura 4.

Questão 6 – Para o regulador zener da Figura 4, a tensão de entrada varia entre 20 e 22 V. Sendo $R_S = 150$ ohms, o diodo zener com $V_Z = 10$ V e a corrente na carga com tensão regulada igual a 60 mA, pede-se calcular os valores mínimo e máximo de I_Z , P_Z e P_{R_S} .

Resp.: $I_{Z_{\min}} = 6,67$ mA; $I_{Z_{\max}} = 20$ mA; $P_{Z_{\min}} = 66,7$ mW; $P_{Z_{\max}} = 200$ mW; $P_{R_S_{\min}} = 666,7$ mW; $P_{R_S_{\max}} = 960$ mW.

Questão 7 – O regulador de tensão com diodo zener da Figura 5 opera nas condições nominais se a tensão de entrada varia entre 23,67 V e 36,87 V. Dimensionar o valor do resistor R_S em ohms e em Watts.

Resp.: $R_S = 220,03$ Ω ; $P_{R_S} = 1,29$ W.

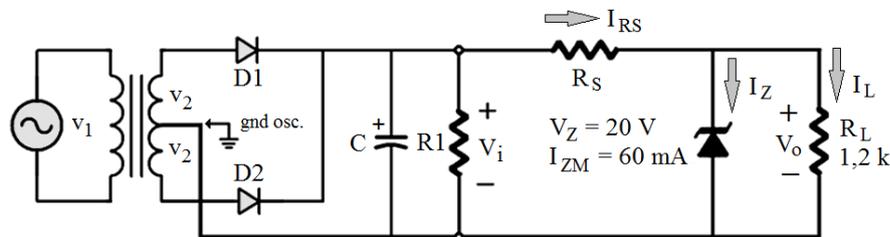


Figura 5 – Regulador de tensão com diodo zener (questão 7).

Questão 8 – Para o regulador zener da Figura 6, qual é a máxima tensão de entrada permitida para que a carga R_L opere com tensão regulada em 8 V?

Resp.: $V_{i_{\max}} = 15,86$ V.

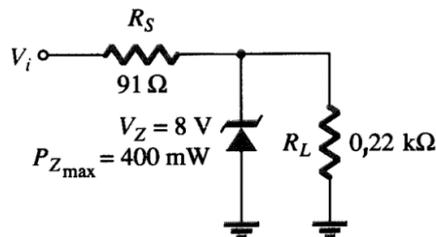


Figura 6.

Questão 9 – Desenhar, para o regulador zener da Figura 7, os sinais de tensão de entrada, tensão de saída e corrente no diodo zener. O sinal de entrada é uma onda quadrada (simétrica em relação ao eixo t) de 40 V_{pp} (5 kHz). Diodo 1N4740: apresenta uma tensão nominal $V_Z = 10$ V.

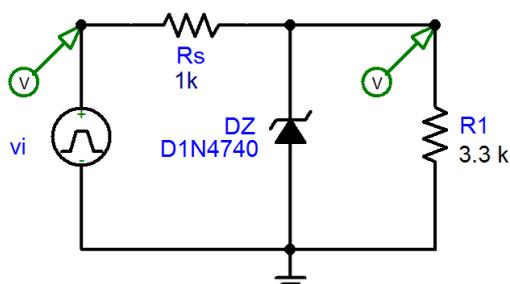


Figura 7.

Questão 10 – Um regulador zener (Figura 8) tem as formas de onda de entrada e de saída apresentadas na Figura 9. Se a tensão mínima de entrada que dispara o zener é de 14,54 V, qual será o valor aproximado de R_S ?

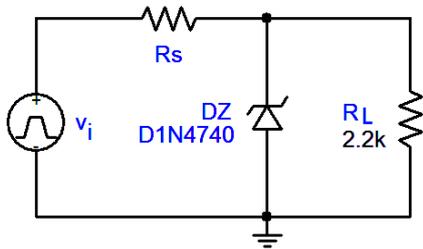


Figura 8.

- a. () 2 k Ω .
- b. () 1 k Ω .
- c. () 4,7 k Ω .
- d. () 2,2 k Ω .
- e. () 10 k Ω .

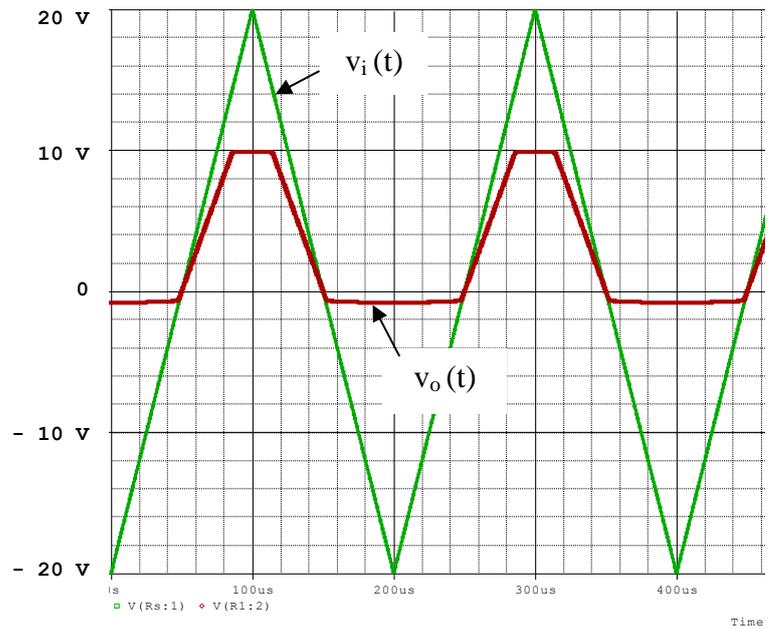


Figura 9.



LEP 5

LISTA DE EXERCÍCIOS E PROBLEMAS – 12 QUESTÕES
TJB – Características construtivas e parâmetros

Questão 1 – Como é formado o emissor de um TJB? Qual é a sua função? O coletor tem a mesma largura que o emissor? Justifique.

Questão 2 – Em que situação de operação se encontra o TJB quando as junções BE e BC estão reversamente polarizadas?

Questão 3 – Para um transistor npn, sendo I_{CBO} uma componente da corrente de coletor, explicar esta componente e o seu contexto.

Questão 4 – O que caracteriza a região de saturação, para as curvas características de saída do TJB em Base-Comum? E na configuração Emissor-Comum?

Questão 5 – Responda aos seguintes itens:

a) Por que o TJB na configuração BC não opera como amplificador de corrente? A tensão V_{CB} tem alguma influência nas curvas características de entrada ($I_E \times V_{BE}$)?

b) Se a corrente de emissor de um TJB é de 8 mA e I_B é 1/100 de I_C , quais são os valores de I_C e I_B ?

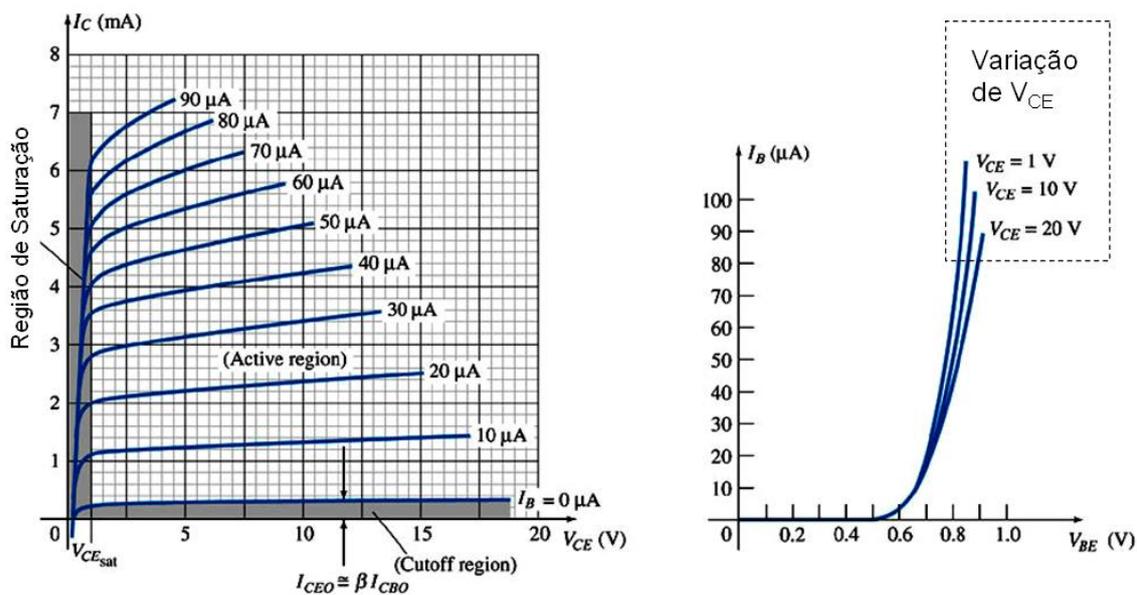


Figura 1 – Curvas características para o TJB na configuração Emissor Comum (EC).

(a) Curvas características de saída ($I_E \times V_{CE}$). (b) Curvas características de entrada ($I_B \times V_{BE}$).

Questão 6 – Defina os parâmetros I_{CBO} e I_{CEO} . Eles são diferentes? De que maneira se relacionam?

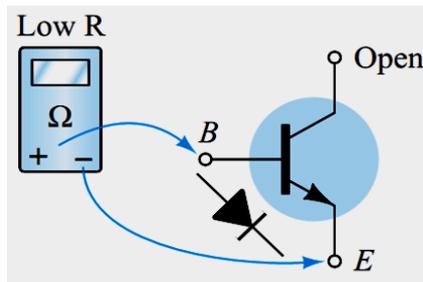
Questão 7 – Utilizando as curvas da Figura 1:

a) Determine o valor de I_C correspondente a $V_{BE} = 0,75$ V e $V_{CE} = 5$ V. Em qual região está localizado este ponto (corte-saturação-ativa)?

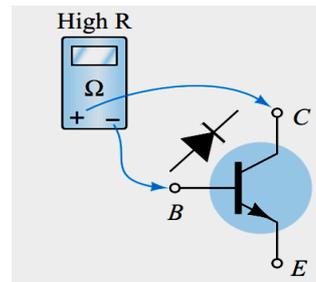
b) Determinar os valores de V_{BE} e V_{CE} correspondentes a $I_C = 3$ mA e $I_B = 30$ μA .

Questão 8 – Qual é a equação que determina o máximo de dissipação de potência, tendo como base a curva $I_C \times V_{CE}$? Fazer um esboço desta curva, destacando os pontos limites de operação para o TJB.

Questão 9 – Explique as etapas 1 e 2 para o teste de um TJB utilizando um multímetro digital (veja a Figura 2).



(a) Etapa 1



(b) Etapa 2

Figura 2 – Teste de um TJB através de um multímetro digital.

Questão 10 – A relação entre α e β . Demonstrar a seguinte equação: $\beta = \frac{\alpha}{1-\alpha}$

Questão 11 – Identificar os terminais do transistor da Figura 3, com base nas medições.

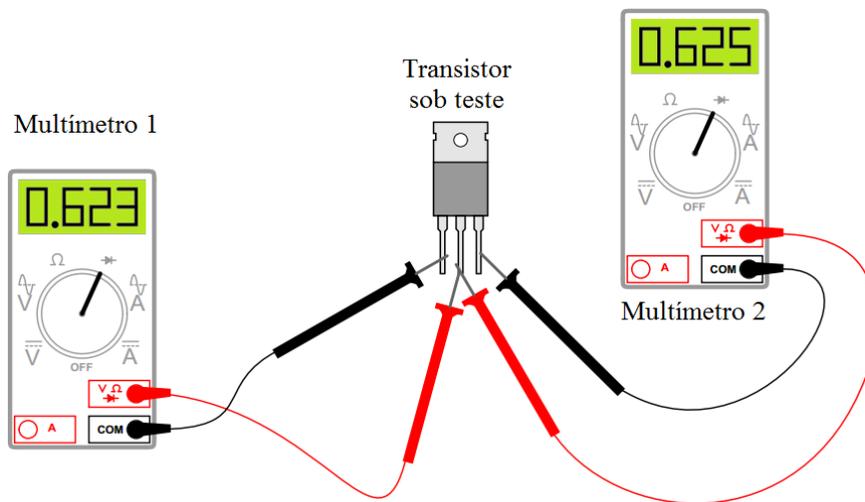


Figura 3. Fonte: <http://www.ibiblio.org/kuphaldt/socratic/output/bjt0.pdf>

Questão 12 – Com base nas medidas indicadas na Figura 4, responda: o transistor é NPN ou PNP?

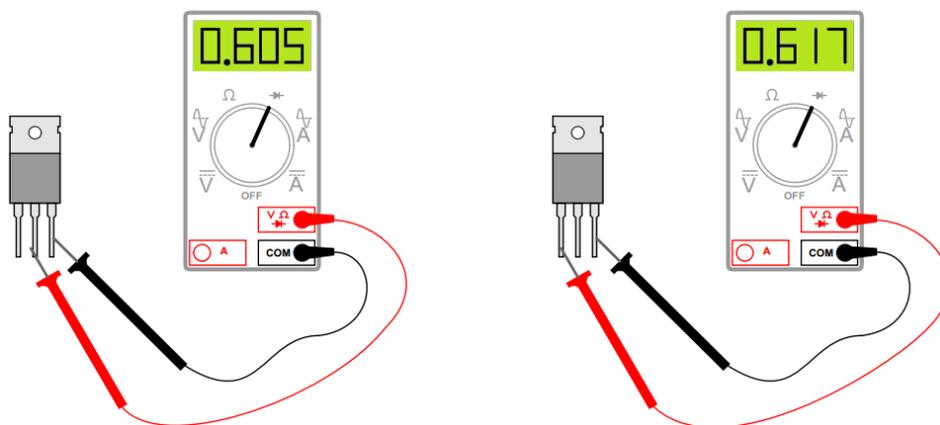


Figura 4. Fonte: <http://www.ibiblio.org/kuphaldt/socratic/output/bjt0.pdf>



LEP 6

LISTA DE EXERCÍCIOS E PROBLEMAS – 8 QUESTÕES
TJB – Circuitos básicos de polarização.

Questão 1 – Quais são as condições para que um TJB opere na região linear ou ativa?

Questão 2 – No circuito da Figura 1 ($\beta = 50$) foi inserido um resistor de 47 k Ω em série com R_B .

- A corrente de base fica inalterada? Justifique e calcule o seu novo valor.
- Calcule também a tensão V_{CE} , e a tensão no coletor, V_C e no emissor, V_E .
- Construir a reta de carga no gráfico $I_C \times V_{CE}$ e representar o ponto de operação (quiescente).
- Repita os cálculos anteriores (item (a) até o item (c)), para $\beta = 100$.

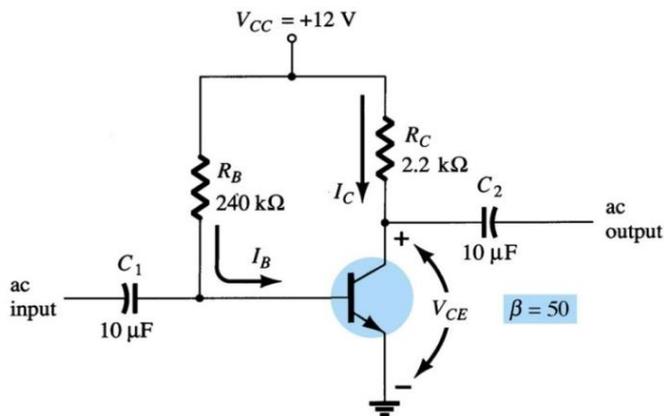


Figura 1.

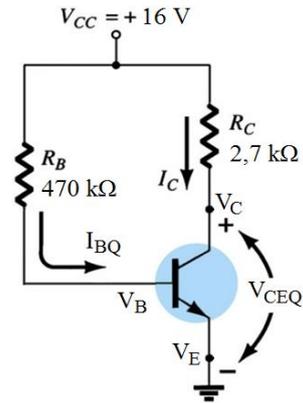


Figura 2 - Ganho $\beta = 90$.

Questão 3 – Calcular a variação do ponto quiescente para o TJB da questão 2, através do uso das equações (1) e (2):

$$\Delta I_{C_{Q\%}} = \left| \frac{I_{C_{Qf}} - I_{C_{Qi}}}{I_{C_{Qi}}} \right| \times 100 \quad (1)$$

$$\Delta V_{CE_{Q\%}} = \left| \frac{V_{CE_{Qf}} - V_{CE_{Qi}}}{V_{CE_{Qi}}} \right| \times 100 \quad (2)$$

Questão 4 – Para o TJB da Figura 2, pede-se calcular: o ponto quiescente (I_{CQ} , V_{CEQ}), V_B , V_C e V_E .

Questão 5 – Para o TJB da Figura 3, pede-se calcular:

- os resistores;
- I_{CQ} e V_{CEQ} .

Questão 6 – No circuito da Figura 4, calcular I_C , V_{CC} (fonte DC), o ganho β e R_B .

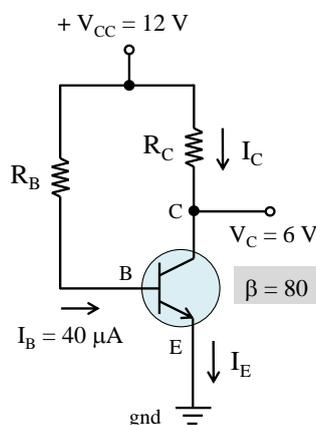


Figura 3.

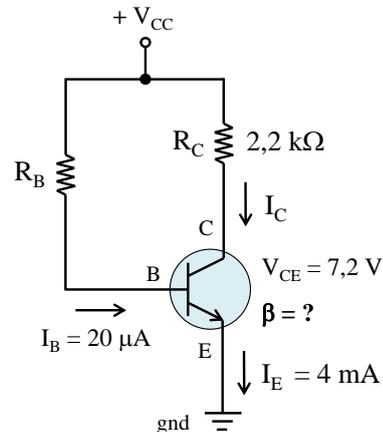


Figura 4.

Questão 7 – Seja o circuito da Figura 5, polarização estável de emissor de um TJB.

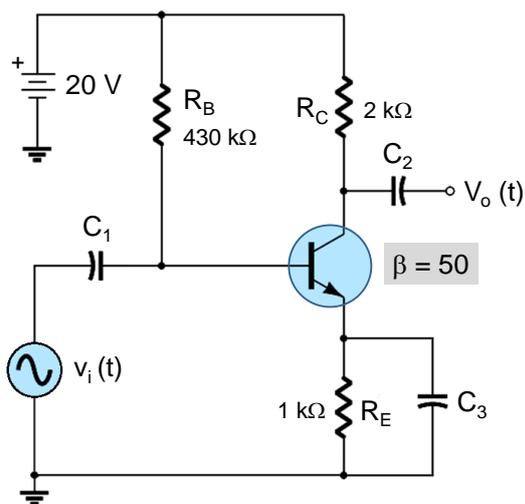


Figura 5.

- Encontre o ponto quiescente para $\beta = 50$ e para o resistor $R_E = 0$.
- Refazer este cálculo para um ganho de corrente de 100. Calcular a variação percentual de I_C e de V_{CE} .
- Para o resistor $R_E = 1 \text{ k}\Omega$, repita os cálculos dos itens (a) e (b).
- Comprove os resultados obtidos em (c) com os dados da Tabela 1 e calcular as variações $\Delta I_C \%$ e $\Delta V_{CE} \%$.

Tabela 1.

β	$I_B (\mu\text{A})$	$I_C (\text{mA})$	$V_{CE} (\text{V})$
50	40,1	2,01	13,97
100	36,3	3,63	9,11

- Desenhar a reta de carga deste circuito (ver a Figura 6) e localizar o ponto quiescente obtido nos cálculos dos itens (a), (b), (c) e (d).

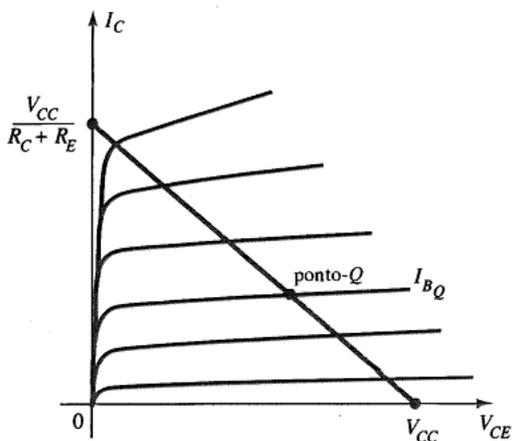


Figura 6.

Questão 8

- Determinar o ponto de operação DC para o circuito da Figura 7, considerando-se o ganho $\beta = 140$, empregando a ANÁLISE EXATA (parâmetros de Thévenin).

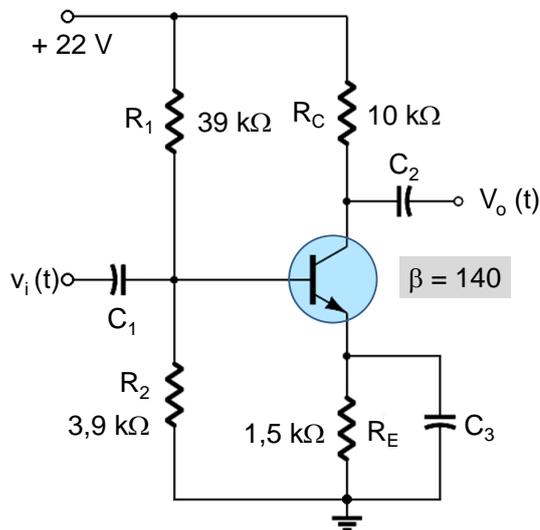


Figura 7.

- Repetir os cálculos do item anterior para um ganho de corrente de 70. Calcular então $\Delta I_C \%$ e de $\Delta V_{CE} \%$.
- Conferir os resultados obtidos em (a) e (b) com os apresentados pela Tabela 2.

Tabela 2.

β	I_{CQ}	V_{CEQ}
140	0,85 mA	12,22 V
70	0,83 mA	12,46 V

- Qual é o critério para o uso da polarização por divisor de tensão utilizando a análise aproximada? Este método pode ser utilizado no circuito da Figura 7?

- Se for possível utilizar a ANÁLISE APROXIMADA para o circuito da Figura 7, determinar a variação percentual no ponto quiescente. Desenhar também a reta de carga.



LEP 7

LISTA DE EXERCÍCIOS E PROBLEMAS – 10 QUESTÕES

TJB – APLICAÇÕES COMO CHAVE E COMO REGULADOR DE TENSÃO.

Questão 1 – Seja o circuito de chaveamento com TJB, mostrado na Figura 1, onde $V_{CC} = 5\text{ V}$, $\beta = 125$, $R_C = 820\ \Omega$ e $R_B = 68\ \text{k}\Omega$. Responder aos seguintes itens:

- Por que este circuito é chamado de inversor?
- Para que o TJB opere como inversor (chave), o que é necessário projetar para o ponto quiescente?
- Qual é a corrente de saturação deste circuito?
- Qual é a equação de I_B que assegura a operação em saturação do TJB?
- Explicar o modelo de resistor R de corte e de saturação entre os terminais C e E (veja a Figura 2).

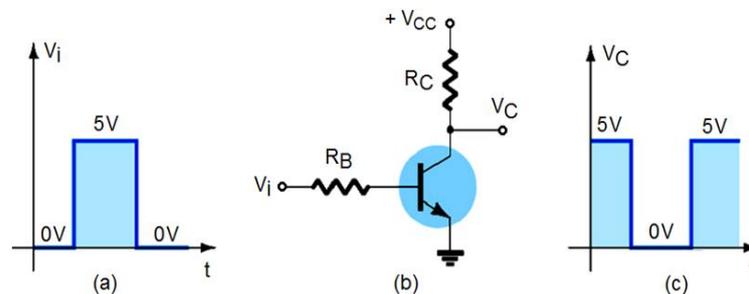


Figura 1 – O TJB como chave (formas de onda).

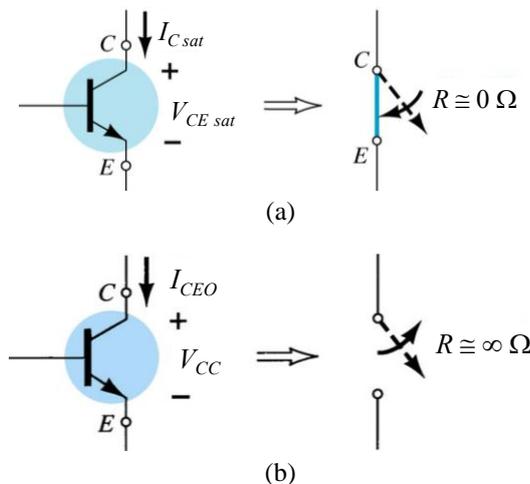


Figura 2 – O TJB como chave fechada (a) e chave aberta (b).

Fonte: Boylestad & Naschelsky, 2004.

Questão 2 – Um TJB opera como chave (Figura 1), com um sinal de onda quadrada de 0 a 5 V (1 kHz) na base.

- Calcular os valores de R_B e R_C , se $I_{C\text{sat}} = 10\ \text{mA}$ e $\beta = 250$. Para o cálculo de R_B , considere um valor de I_B 20 % maior do que o calculado, para assegurar a saturação. Utilizar os valores comerciais de resistores (Figura 3).
- Qual é o valor de nível alto na saída do transistor-inversor (no coletor)?
- Desenhar a reta de carga deste TJB e indicar os seus extremos (corte e saturação).

Questão 3 – Complete o circuito da Figura 4, de modo que aos terminais COM e NO (ou NA) do relé seja conectada uma lâmpada incandescente de 127 V, 40 W, alimentada por uma tensão monofásica de 127 V_{rms}, 60 Hz.

- Como funciona este circuito?
- Qual a função do diodo de proteção, em paralelo com a bobina do relé?

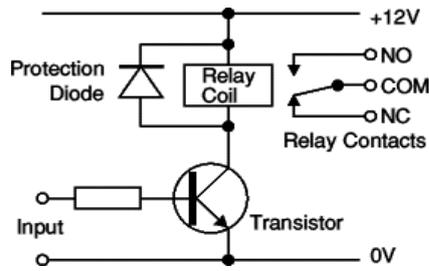


Figura 4 – O TJB como chave acionando uma lâmpada incandescente através de um relé eletromecânico de 12 V.

Questão 4 – Ao circuito da Figura 4, inserir um motor CA universal, conectando-o ao terminal NC (ou NF, normalmente fechado). Explicar o funcionamento do circuito.

Questão 5 – A Figura 5 mostra a placa de um circuito eletrônico onde o TJB é acionado pela luz, via LDR (resistor dependente da luz ou do inglês *light dependent resistor*), um tipo de resistor cuja resistência varia conforme a intensidade de radiação eletromagnética do espectro visível que incide sobre ele. Na Figura 6 o TJB é acionado por um sinal digital de 5 V.

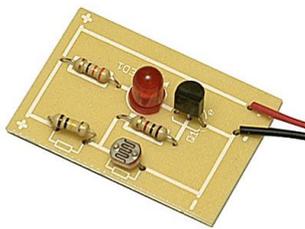


Figura 5 – Placa onde o TJB é acionado pela luz via resistor do tipo LDR. O diodo LED está no circuito de saída, para notificar os estados do transistor.

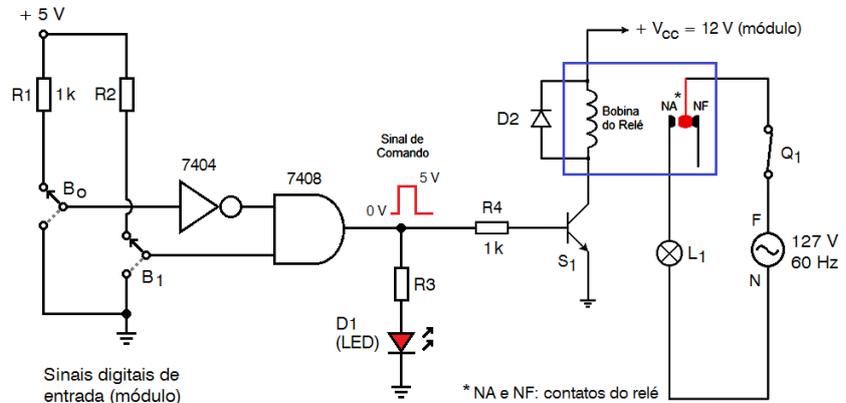


Figura 6 – Transistor acionado por um sinal digital de 5 V.

- Desenhar um esquema aproximado para o circuito da Figura 5 e explicar a sua operação.
- Para o circuito da Figura 6, explicar o acionamento da lâmpada L1 pelas chaves B₀ (representando uma botoeira para desligar) e B₁ (botoeira para desligar).
- Acrescentar outra porta AND ao circuito, de modo que um motor M1 do tipo universal (alimentado em 127 V) opere em modo condicionado (ligue apenas se a lâmpada L1 for ligada). Desenhar o circuito eletrônico completo para o acionamento de L1 e de M1.

Questão 6 – Um regulador de tensão utilizando um TJB, configuração tipo série, é mostrado na Figura 7, onde a tensão de referência é dada pelo diodo zener, 1N964, com $V_Z = 13 \text{ V}$ e potência nominal $P_{Z, \text{max}} = 400 \text{ mW}$.

- Qual é a corrente máxima no diodo zener?
- Se o TJB utilizado possui um ganho $\beta = 60$ (onde $V_{BE} = 0,7 \text{ V}$) e para o regulador de tensão são utilizados $R = 470 \text{ ohms}$ e $R_L = 1 \text{ k}\Omega$, qual é o máximo valor da tensão V_i ?

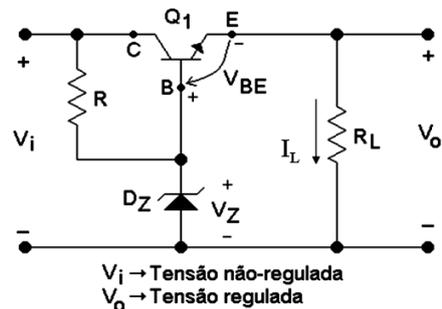


Figura 7 – TJB empregado em um regulador de tensão tipo série.

Questão 7 – Ainda para o circuito da Figura 7, o que ocorre se a tensão de saída diminuir? Descreva todo o processo e as variáveis envolvidas.

Questão 8 – (a) Encontre a tensão de saída do circuito da Figura 8, com os dados fornecidos pelo esquema. Considerar a tensão base-emissor do transistor Q_2 igual a 0,7 V. (b) Qual é a potência dissipada na carga?

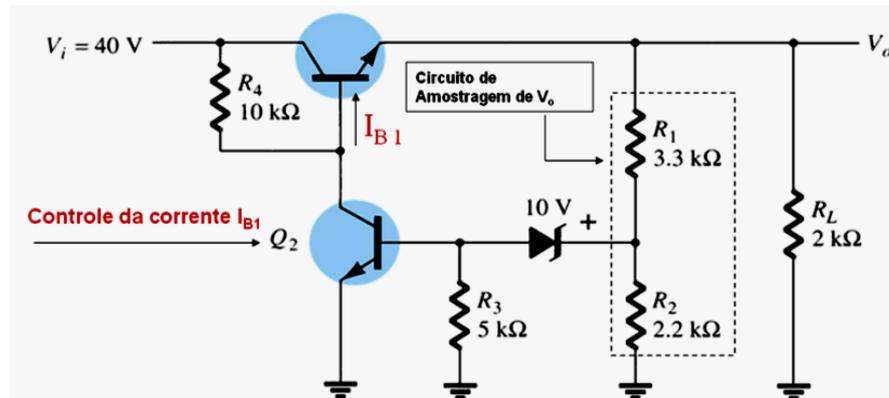


Figura 8 – Regulador tipo série aperfeiçoado.

Questão 9 – A Figura 9 mostra um regulador de tensão com TJB do tipo paralelo (shunt regulator), sendo dados:

$$V_i = 15 \text{ V}, R_s = 47 \text{ } \Omega, V_Z = 6,8 \text{ V}, \\ V_{BE} = 0,7 \text{ V} (\beta = 50) \text{ e } R_L = 120 \text{ } \Omega.$$

a) Calcular a tensão de saída.

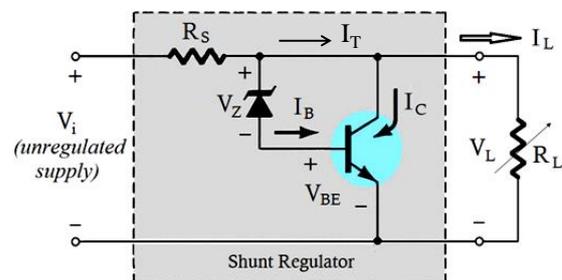


Figura 9 – TJB empregado em um regulador de tensão tipo paralelo (shunt).

b) Mostrar que a corrente no resistor R_s é dada por $I_{RS} = (\beta + 1)I_B + I_{RL}$.

c) O que ocorre com o regulador se a resistência da carga (R_L) aumentar? Calcule o valor da corrente de base para $R_L = 120 \text{ } \Omega$ e $R_L = 180 \text{ } \Omega$.

Questão 10 – É possível, considerando ainda o circuito da Figura 9 e tendo disponível outro diodo zener de 6,8 V, obter uma tensão de saída de 14,3 V? Como o outro zener pode ser ligado no circuito? Que valor mínimo deve ter o sinal de entrada?

Respostas de questões selecionadas:

Questão 1: (c) $I_{C \text{ Sat}} = 6,1 \text{ mA}$.

Questão 2: (a) $R_{C \text{ Com.}} = 470 \text{ ohms}$. $R_{B \text{ Com.}} = 91 \text{ k}\Omega$.

Questão 6: (a) $I_{Z \text{ Max}} = 30,77 \text{ mA}$. (b) $V_{i \text{ Max}} = 27,55 \text{ V}$.

Questão 8: (a) $V_o = 26,75 \text{ V}$. (b) $P_{RL} = 357,78 \text{ mW}$.

Questão 9: (a) $V_o = 7,5 \text{ V}$. (c) $I_{B (RL = 120)} = 1,9 \text{ mA}$. $I_{B (RL = 180)} = 2,31 \text{ mA}$.

Referências Bibliográficas

[1] BOYLESTAD, R. L. e NASHESKY L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 8ª ed. Pearson Prentice-Hall, 2004.

[2] CIPELLI, Antônio Marco V. et alli. **Teoria e Desenvolvimento de Projetos de Circuitos Eletrônicos**. 18ª edição. São Paulo: Érica, 2001.

[3] MARQUES, A. E. B. et al. **Dispositivos Semicondutores: Diodos e Transistores**. São Paulo: Érica, 1996.

[4] MALVINO, A. P. **Eletrônica**. Vol. I. 4ª. ed. São Paulo: Makron Books, 1997.



LEP 8

LISTA DE EXERCÍCIOS E PROBLEMAS – 10 QUESTÕES

AOPS – CARACTERÍSTICAS CONSTRUTIVAS E CIRCUITOS BÁSICOS.

PARTE I – 7 Questões

1 – Sobre o AOP, responda:

- O que é tensão de OFFSET de um AOP? O que é o ganho de malha aberta?
- Quais são as características ideais de um AOP?
- O que é o “SLEW-RATE” (SR)? Calcular, para um AOP montado com o CI 741, a frequência máxima de um sinal senoidal de 12 V_p. Observação: SR (741) = 0,5 V/μs.
- Repetir o item (c) com outro CI: LM 318, onde SR = 70 V/μs.

Resp.: (a) $f_{\max} = 6,63 \text{ kHz}$. (b) $f_{\max} = 928,4 \text{ kHz}$.

2 – Faça uma pesquisa sobre as características do AOP a fim de definir curto-circuito virtual e terra virtual.

3 – Desenhar e projetar um amplificador inversor, com ganho igual a 100. Considerar $R_f = 10 \text{ k}\Omega$ e o sinal de entrada igual a $v_i(t) = 200 \text{ mV sen } \omega t$. Qual será o sinal de saída?

4 – Repetir o exercício 3 para um AOP não inversor, com o mesmo ganho. Considerar também $R_f = 10 \text{ k}\Omega$ e o mesmo sinal de entrada.

5 – Qual é a faixa de ajuste do ganho de tensão para o circuito da Figura 1? Considerar $P_1 = 5 \text{ k}\Omega$, $R_1 = 10 \text{ k}\Omega$ e $R_f = 20 \text{ k}\Omega$. Resposta: $A_{vo \min} = 1,33$ e $A_{vo \max} = 2$.

6 – Para um sinal de saída de 5 V (contínuo), calcular o resistor R_f para o circuito somador da Figura 2. Considere os resistores de entrada iguais, bem como os sinais de entrada, todos em 1 V. Resposta: $R_f = 1,67.R$.

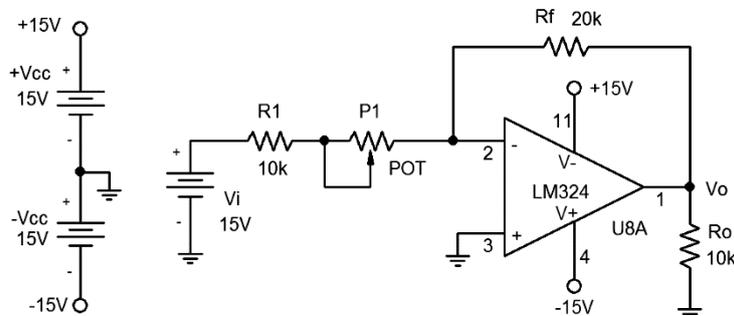


Figura 1.

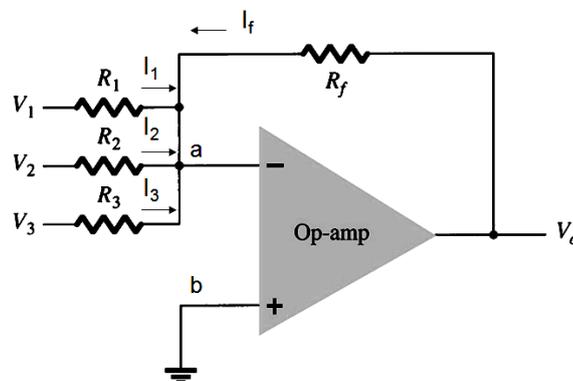


Figura 2.

7 – Qual é o sinal de saída esperado no circuito da Figura 3? Resposta: $V_o = -7,5 \text{ V}$.

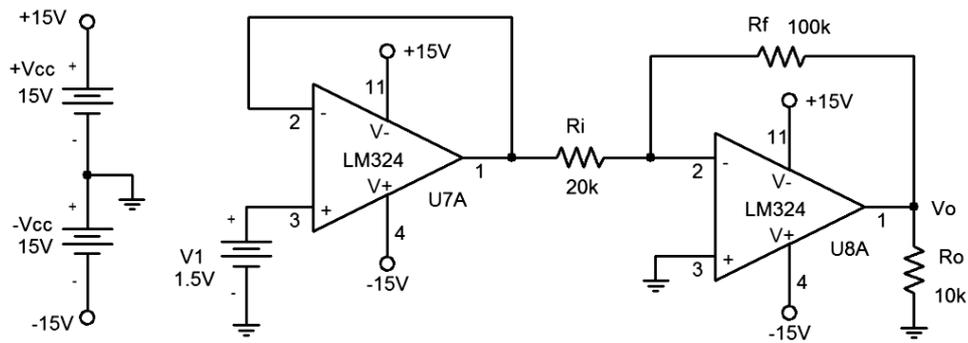


Figura 3.

PARTE II – 18 Questões

Questão 1 – Seja o AOP inversor da Figura 1, onde A é o ganho de malha fechada. Se o sinal de saída é uma senóide de $18 V_p$ e o sinal de entrada é uma senóide de $2 V_p$, pede-se:

- determinar o módulo do ganho A ;
- calcular o valor do resistor de realimentação, se $R_1 = 1 k\Omega$.
- Desenhar os oscilogramas das tensões de entrada e de saída.

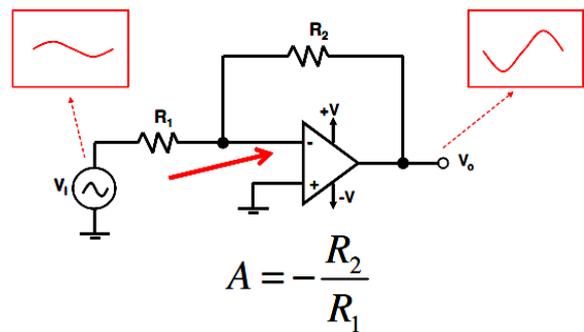


Figura 1.

Questão 2 – Para o AOP da configuração mostrada na Figura 2, pergunta-se:

- o sinal de saída está em fase com o(s) sinal (is) de entrada? Justifique.
- se o resistor de realimentação é de $10 k\Omega$ e em cada resistor de entrada (de $1 k\Omega$) foi aplicado um sinal senoidal de $100 mV_p$, calcular o ganho A_f e o sinal de saída obtido.

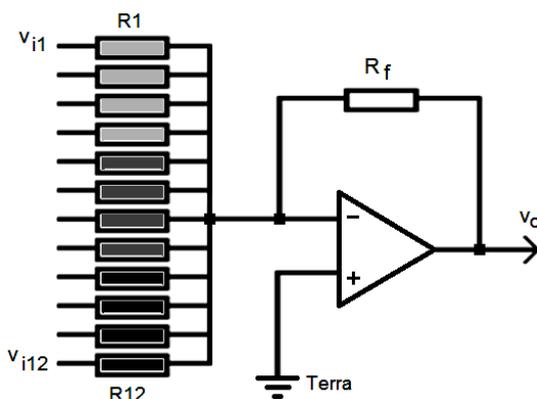


Figura 2.

Questão 3 – Para o AOP da Figura 3, qual é o sinal obtido na saída (v_{out}), se os resistores são iguais e v_{in} é um sinal de onda quadrada de $\pm 2 V_p$, $10 kHz$?

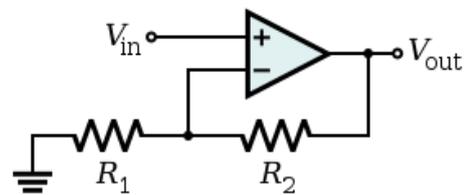


Figura 3.

Questão 4 – Qual o maior sinal de saída sem distorção, do Amp-OP 741C, se a frequência do sinal de entrada (senoidal) for de $50 kHz$? Use $SR = 0,5/\mu s$.

Resposta: $V_{max} = 1,59 V$.

Questão 5

Qual o módulo da tensão eficaz de saída (pino 6 do CI LM741) do somador da Figura 4?

Os sinais de entrada são senoidais, com os seguintes valores eficazes: $v_1 = 1 \text{ mV}$, $v_2 = 2 \text{ mV}$ e $v_3 = 4 \text{ mV}$.

Resistores:

$R_1 = 1 \text{ k}\Omega$, $R_2 = 2 \text{ k}\Omega$, $R_3 = 4 \text{ k}\Omega$ e $R_f = 8 \text{ k}\Omega$.

Resposta: $v_{o \text{ rms}} = 24 \text{ mV}$.

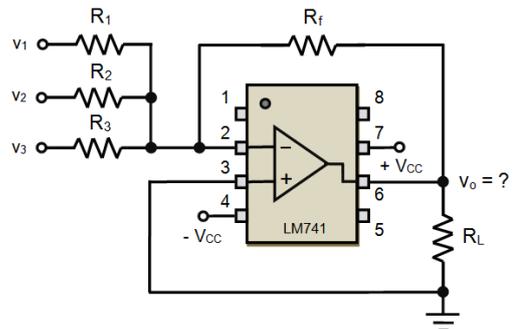


Figura 4 – AOP somador de 3 entradas, onde os sinais senoidais têm os seus valores eficazes indicados.

Questão 6

O AOP da Figura 5 possui o ganho ajustável.

Que faixa de tensão de saída é desenvolvida, se:

- a tensão de entrada, $v_i = 1 \text{ mV}$;

$R_1 = 500 \Omega$ e R_f é um potenciômetro de $10 \text{ k}\Omega$?

Resposta: $\Delta V_o =$ zero a -20 mV .

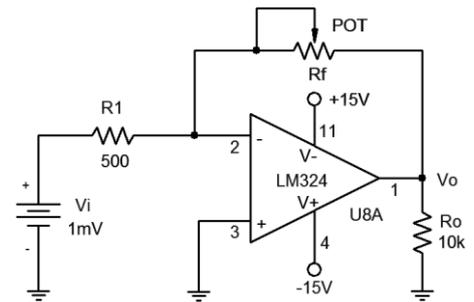


Figura 5 – AOP inversor com ganho ajustável.

Questão 7 – Qual é a corrente de saída para do AOP no circuito da Figura 6? São conhecidos os componentes: $R_1 = 1 \text{ k}\Omega$, $R_f = 4,7 \text{ k}\Omega$ e $R_L = 200 \Omega$.

Resposta: $I_o = 29,5 \text{ mA}$.

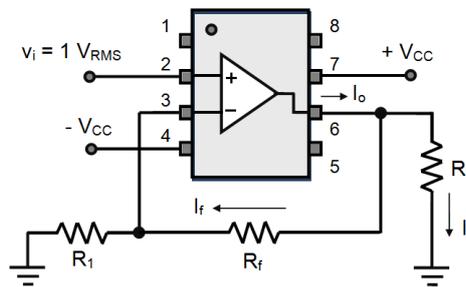


Figura 6.

Questão 8 – Obter a expressão da tensão de saída do circuito subtrator da Figura 7. Qual é o valor da tensão V_o ? Dados: $R_1 = R_2 = R_3 = R_4 = 1 \text{ k}\Omega$, $V_1 = 2 \text{ mV}$ e $V_2 = 1 \text{ mV}$. Resp.: $V_o = 1 \text{ mV}$.

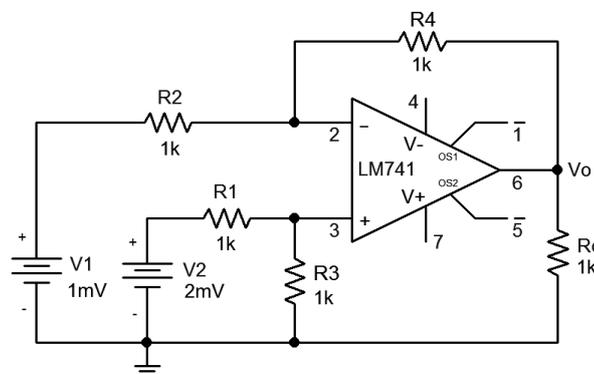


Figura 7.

Questão 9 – Para que variação do potenciômetro R_v no circuito da Figura 8, o LED na saída se acende?

Resposta: $R_v < 15 \text{ k}\Omega$

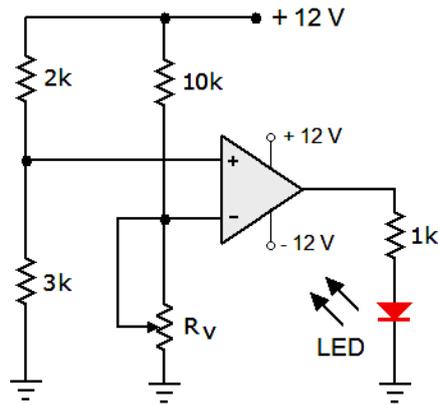


Figura 8.

Questão 10 - Quais são os sinais das entradas v_I e v_{REF} , no circuito da Figura 9a, para o sinal de saída mostrado na Figura 9b? Justifique.

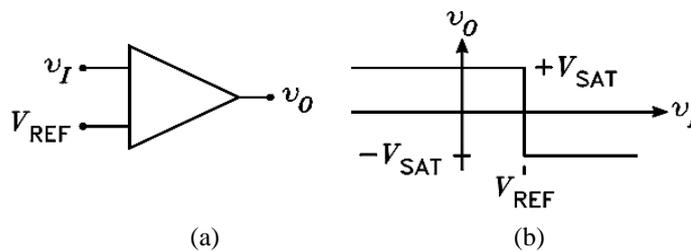


Figura 9.

Questão 11 – Seja o circuito da Figura 10, AOP com Histerese.

- Calcular os seus pontos de desengate (ou tensões de referência, V_{DI} e V_{DS}).
- Desenhar a curva de histerese do circuito e calcular a largura da janela (fator V_H).

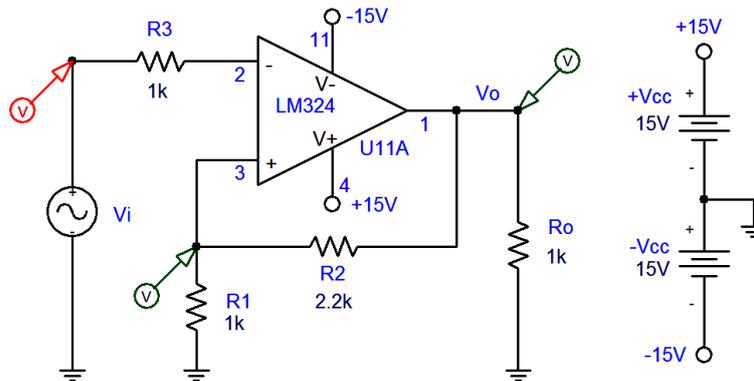


Figura 10.

Questão 12 – Se o sinal de entrada do circuito da Figura 10 for substituído por uma onda triangular de $\pm 10 V_p$, frequência de 1 kHz, construir os gráficos $v_i \times t$ e $v_o \times t$. Dica: para isto, verificar o gráfico $v_o \times v_i$ (verificação dos pontos de transição).

Questão 13

- Explicar o termo *open collector*, que se utiliza para se identificar o estágio de saída de alguns CIs comparadores, como o da Figura 11.
- Desenhar o esquema elétrico onde um AOP deste tipo seja aplicado.

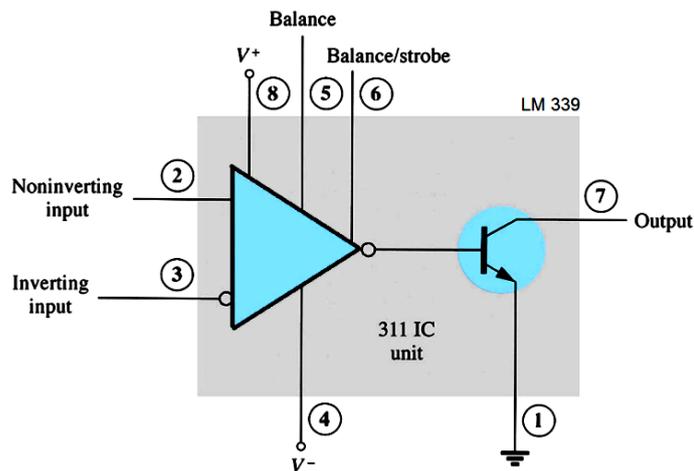


Figura 11.

Questão 14 – Desenhar e explicar o esquema de um detector de 4 níveis, utilizando o CI 339.

Questão 15 – Para o circuito da Figura 12, cujas ondas são apresentadas com suas amplitudes indicadas, pede-se encontrar o período do sinal de saída e o ciclo de trabalho (*duty cycle*).

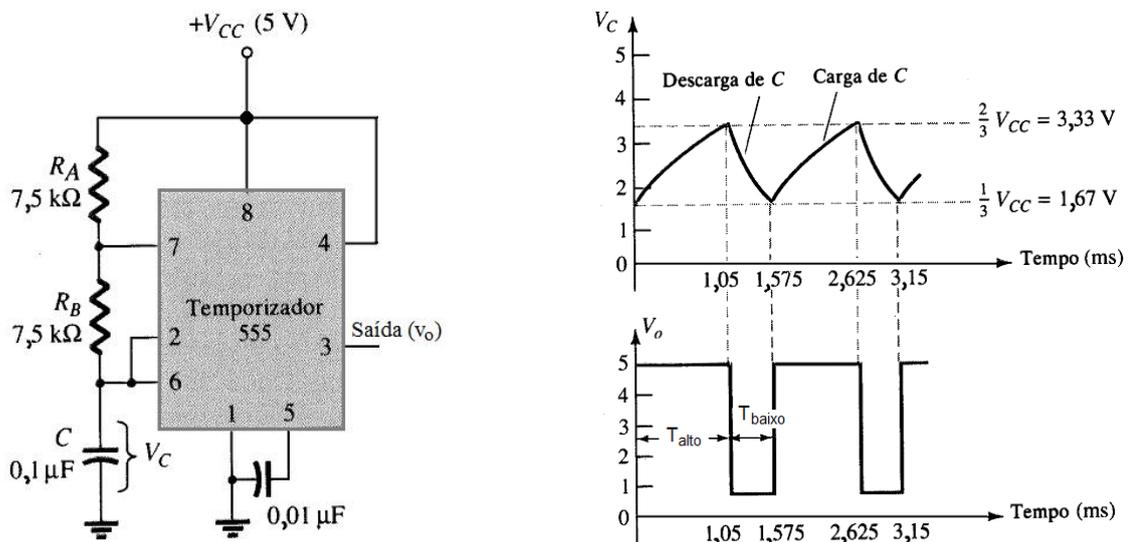


Figura 12 – Questão 15.

Questão 16 – Projetar um sistema (calcular os valores de R e C) onde o CI 555 seja utilizado na operação monoestável, com largura do pulso para 2 horas (temporizador para manter uma carga ligada por um certo tempo).

Questão 17 – Projetar um sistema que utilize o CI 555 para monitorar três cargas (uma TV, uma lâmpada e um aparelho de som), operando por 2 horas cada um, em modo cíclico.

Questão 18 – Projetar um sistema utilizando o CI 555 operando de modo astável, onde o período do sinal de saída seja de 10 segundos.

Informações Úteis:

Tabela 1 – Códigos de Fabricantes de AOPs.		Valores Comerciais de Resistores A tabela RETMA (ver Tabela 2) é adotada pelos fabricantes a fim de padronizar os valores comerciais de componentes eletrônicos. Por exemplo, para um valor calculado de 675 Ω , deve-se utilizar um valor comercial de 680 Ω (10 x 68). Tabela 2 – Valores-padrão para resistores (valor comercial).					
Fabricantes	Códigos	10	12	15	18	22	27
FAIRCHILD	μ A741	33	39	47	56	68	82
NATIONAL	LM741	Fonte: http://www.coinfo.cefetpb.edu.br/professor/ilton/tron/res_cap_comerciais.htm					
MOTOROLA	MC1741						
RCA	CA741						
TEXAS	SN741						
SIGNETICS	SA741						
SIEMENS	TBA221 (741)						

Características do CI 555

Faixa de Tensões de Alimentação: 4,5 a 18 V. Corrente máxima de saída: +/- 200 mA
Tensão de limiar típica com alimentação de 5 V: 3,3 V. Corrente de limiar típica: 30 nA
Nível de disparo típico com alimentação de 5 V: 1,67 V
Tensão de reset típica: 0,7 V. Dissipação máxima: 500 mW
Corrente típica de alimentação com 5 V: 3 mA. Corrente típica de alimentação com 15 V: 10 mA
Tensão típica de saída no nível alto com 5 V de alimentação ($I_o = 50$ mA): 3,3 V
Tensão típica de saída no nível baixo com 5 V de alimentação ($I_o = 8$ mA): 0,1 V

Referências Bibliográficas

- [1] BOYLESTAD, R. L. e NASHELSKY L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 8ª ed. Pearson Prentice-Hall, 2004.
- [2] CIPELLI, Antônio Marco V. et alli. **Teoria e Desenvolvimento de Projetos de Circuitos Eletrônicos**. 18ª edição. São Paulo: Érica, 2001.
- [3] MARQUES, A. E. B. et al. **Dispositivos Semicondutores: Diodos e Transistores**. São Paulo: Érica, 1996.
- [4] MALVINO, A. P. **Eletrônica**. Vol. I. 4ª. ed. São Paulo: Makron Books, 1997.



LEP 9

LISTA DE EXERCÍCIOS E PROBLEMAS – 7 QUESTÕES

AOPS – CIRCUITOS BÁSICOS E APLICAÇÕES. O CI 555 (TIMER).

PARTE I – Circuito Integrado 555

Questão 1 – Explicar o modo de operação do CI 555, montado conforme o esquema da Figura 1.

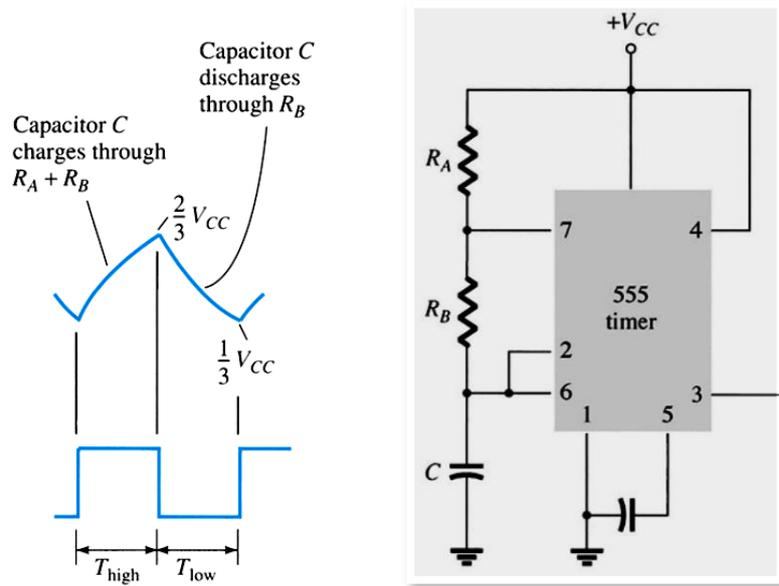


Figura 1 – CI 555 operando como gerador de forma de onda quadrada.

Fonte: BOYLESTAD & NASHELSKY, 2004.

Questão 2 – Seja o circuito da Figura 2, a qual mostra uma aplicação do CI 555 (verificar as conexões).

a) Em que modo este CI está operando?

b) Qual é a frequência do sinal de saída?

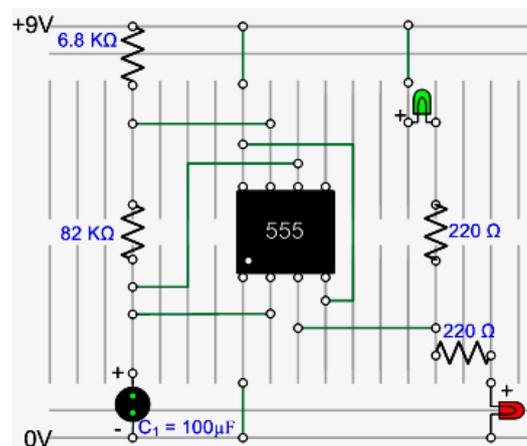


Figura 2 – Questão 1.

Questão 3 – Um circuito como o da Figura 3 pode ser utilizado para efetuar o teste do CI 555. Explique o seu funcionamento. Fonte: <http://www.sabereletronica.com.br/secoes/leitura/1596>

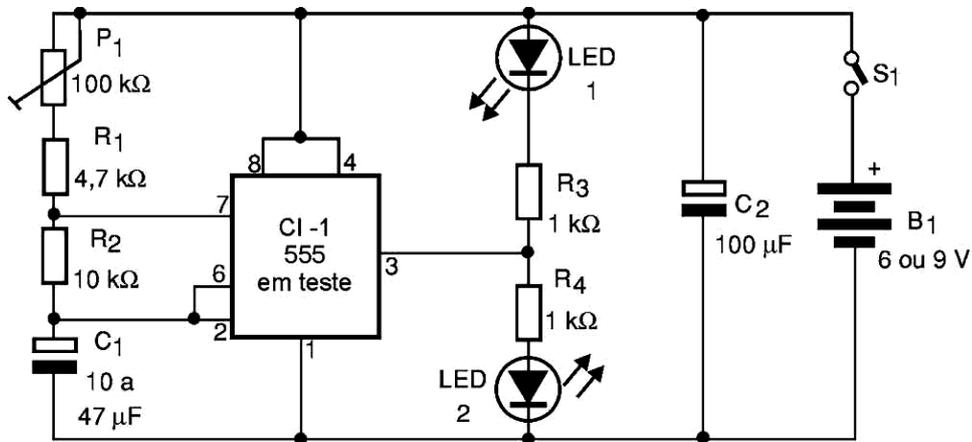
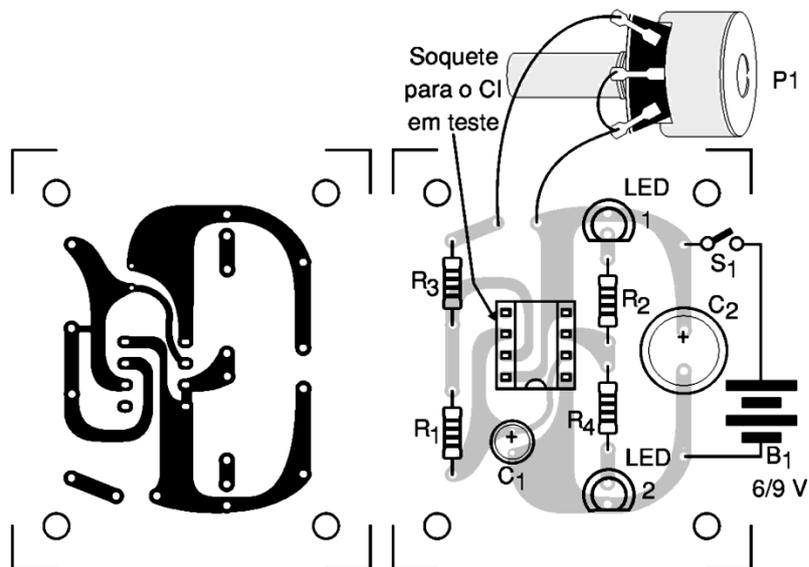


Figura 3 – Esquema para a montagem de um circuito de teste para o integrado 555.

Questão 4 – Na Figura 4 é apresentada uma placa em circuito impresso (PCI) e a disposição na mesma dos componentes do circuito da Figura 3 (teste para o CI 555, questão 3).

- Encontre os possíveis erros cometidos pelo projetista ao desenhar esta PCI (Figura 4a).
- Calcule a máxima frequência obtida no acionamento dos diodos LED 1 e 2.



Questão 5 – Para o circuito da Figura 5, responda:

- Qual é a oscilação (valores de pico a pico) do sinal do capacitor no circuito da Figura 4?
- Qual é a frequência do sinal de saída?
- Qual é o ciclo de trabalho de $v_o(t)$?

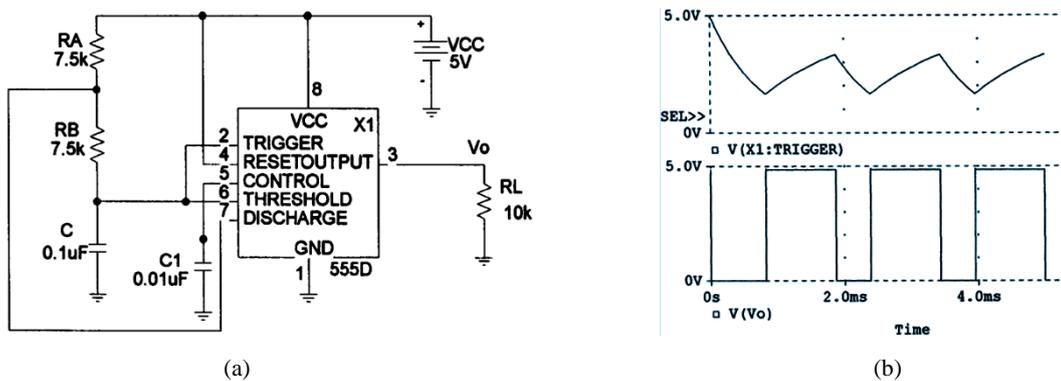


Figura 5 – Circuito oscilador com o CI 555. (a) Topologia. (b) Formas de onda.

Questão 6 – Um sistema de automação sequencial com o CI 555 pode ser construído como ilustrado na Figura 6, onde 3 integrados são ligados em cascata, um alimentando o outro. Os tempos programáveis são independentes. No exemplo, é acionado um semáforo. Veja a animação em:

<http://files.engenharia-eletrica.com/200000187-6e4366f3e3/126%20AUTOMA%20C3%87%20C3%83O%20SEQUENCIAL.swf>

Explique o modo de operação deste sistema. Qual dos relés aciona o sinal VERMELHO?

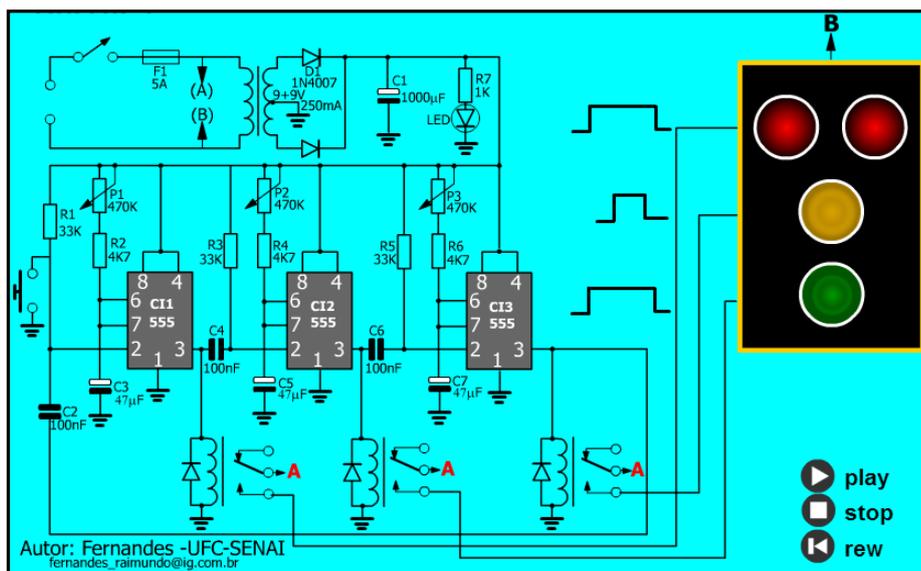


Figura 6 – Sistema de Automação Sequencial com o CI 555.

Questão 7 – Qual é a diferença entre os dois circuitos da Figura 7?

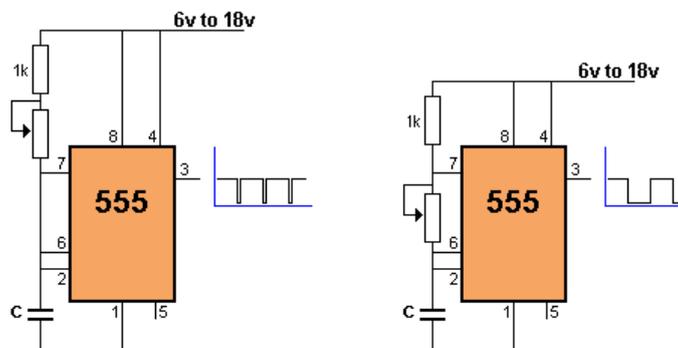


Figura 7 – CI 555 como astável.

Fonte: <http://www.talkingelectronics.com/projects/50%20-%20555%20Circuits/50%20-%20555%20Circuits.html#E>



LEP 10

LISTA DE EXERCÍCIOS E PROBLEMAS – 4 QUESTÕES

AOP: OPERAÇÃO COMO COMPARADOR E COMO SCHMITT TRIGGER.

Questão 1 – Seja o comparador regenerativo (*Schmitt Trigger*, ou ainda, disparador Schmitt) da Figura 1, onde o sinal de entrada é uma senóide de 5 V de pico (1 kHz).

- Calcular os pontos de desengate superior e inferior.
Obs.: $V_{sat} = 90\%$ de V_{CC} (teórico)
- Qual é o valor da tensão de histerese?
- Se o resistor R1 for alterado para 22 k Ω , qual será a nova faixa de histerese do circuito?
- De acordo com o cálculo efetuado em (c), qual será o valor de pico-a-pico permitido para um eventual sinal de ruído no sinal de entrada?

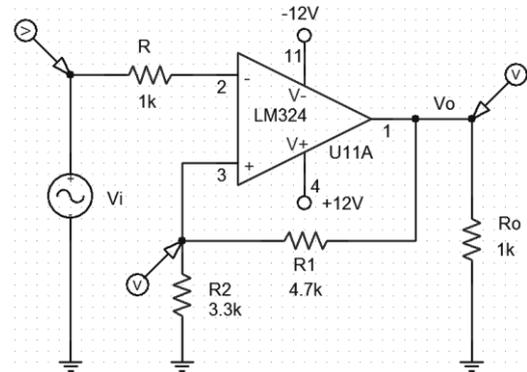


Figura 1 – Esquema de um AOP comparador regenerativo (configuração inversora).

Questão 2 – Ainda para o circuito da Figura 1, pede-se:

- Identificar no oscilograma da Figura 2 (simulação do circuito da Figura 1 no PSpice®, versão Student 9.1) os sinais V_i , V_o e V_{ref} .
- Qual é o valor aproximado da tensão de referência para as curvas apresentadas?

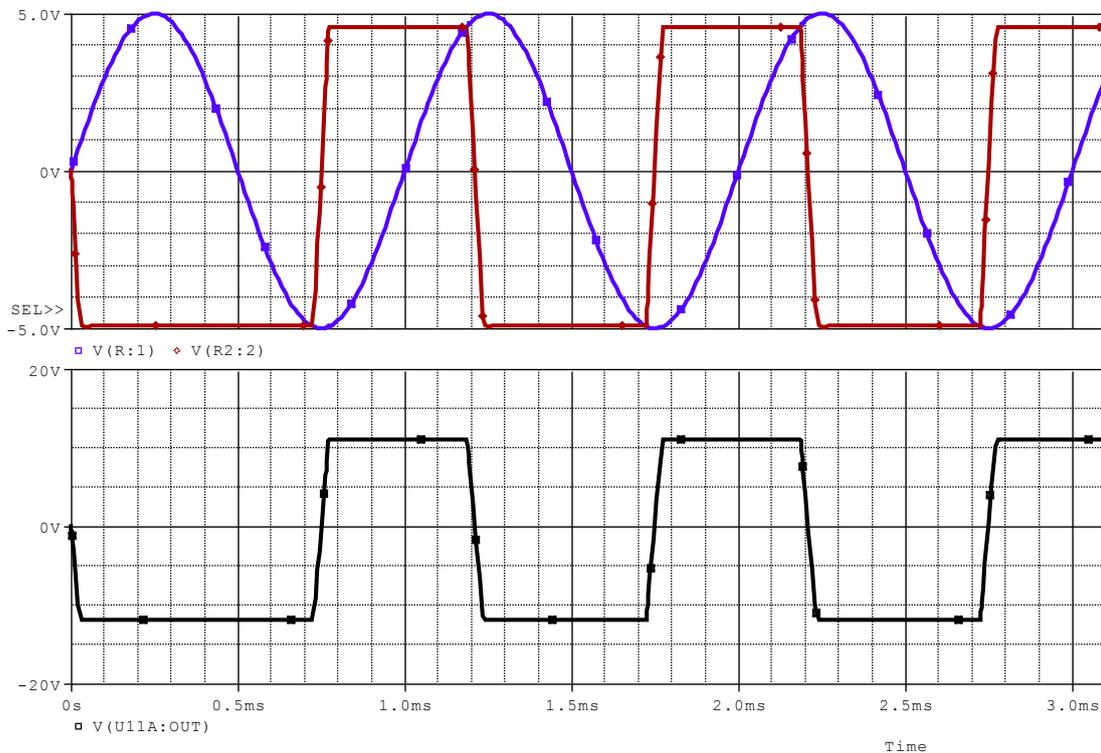


Figura 2 – Curvas de simulação para o circuito da Figura 1. Arquivo: LEP_10_q2.sch

Questão 3 – As formas de onda da Figura 3 mostram a influência de um sinal de ruído na resposta de um AOP comparador, com a topologia apresentada na Figura 4 (comparador convencional). No instante 2 ms é inserido o ruído de 1 V_p (senoidal) ao sinal de entrada, também senoidal, de 5 V_p.

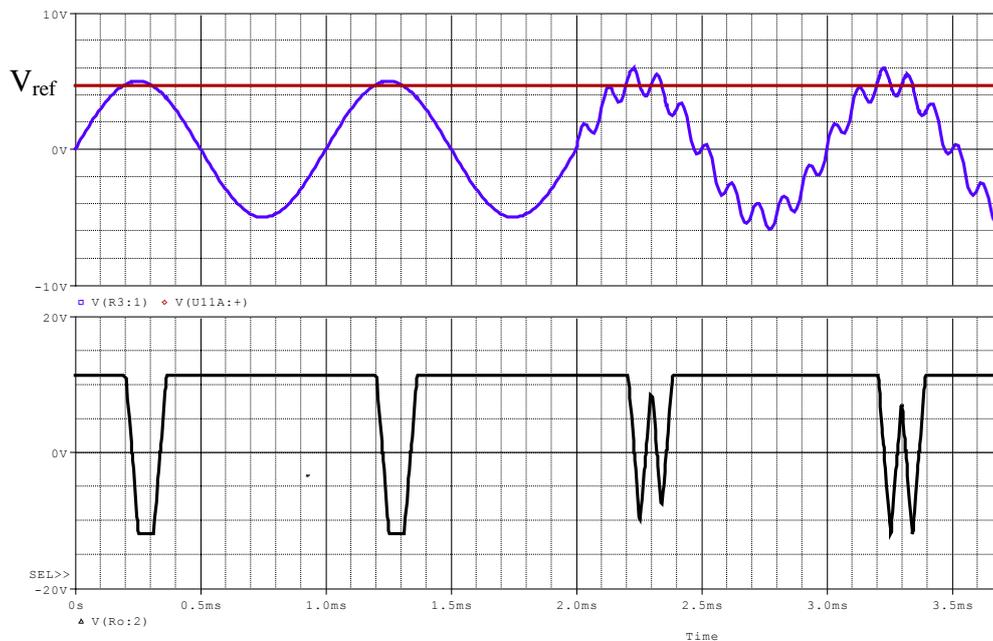


Figura 3 – Resultados de simulação no PSpice para o circuito da Figura 4. Arquivo: LEP_10_q3.sch

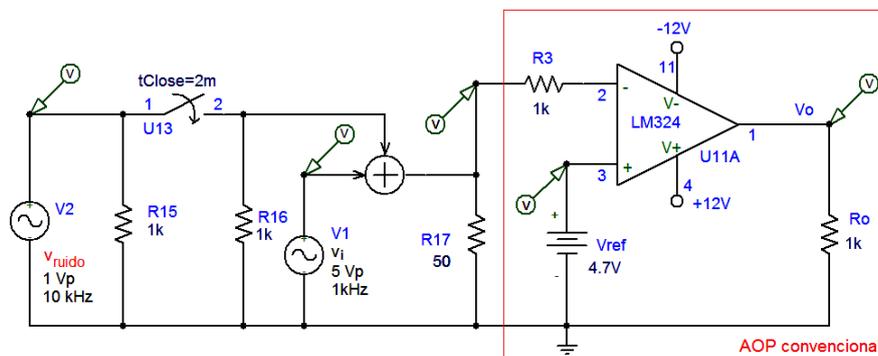


Figura 4 – AOP convencional. Influência de um sinal de ruído na resposta de saída.

- Identifique na Figura 3 as comutações indevidas.
- Na Figura 5 é apresentado o uso de um comparador regenerativo.

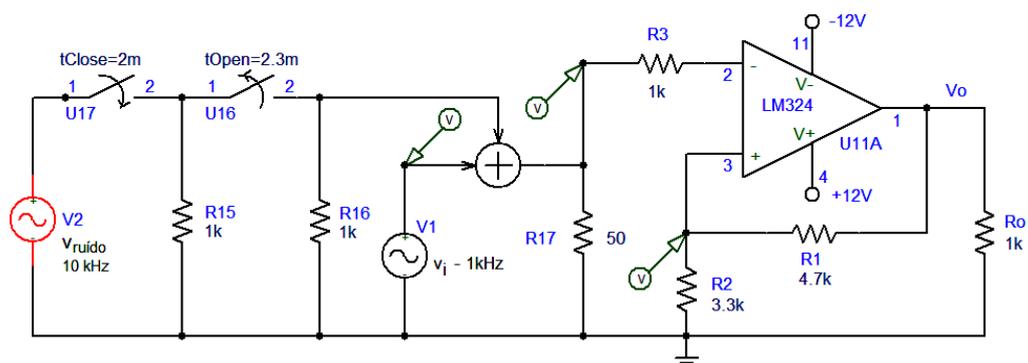


Figura 5 – Disparador Schmitt. Influência de um sinal de ruído na resposta de saída.

Na Figura 6 são apresentadas as formas de onda (verifique na simulação). O ruído é um sinal senoidal de 10 volts de pico (10 kHz), aplicado no intervalo de 2 a 2,3 ms.

- Projetar uma janela de histerese para que o ruído apresentado no item (b) não interfira no sinal de saída do AOP comparador (circuito da Figura 5).
- FAÇA UMA SIMULAÇÃO para verificar a solução.

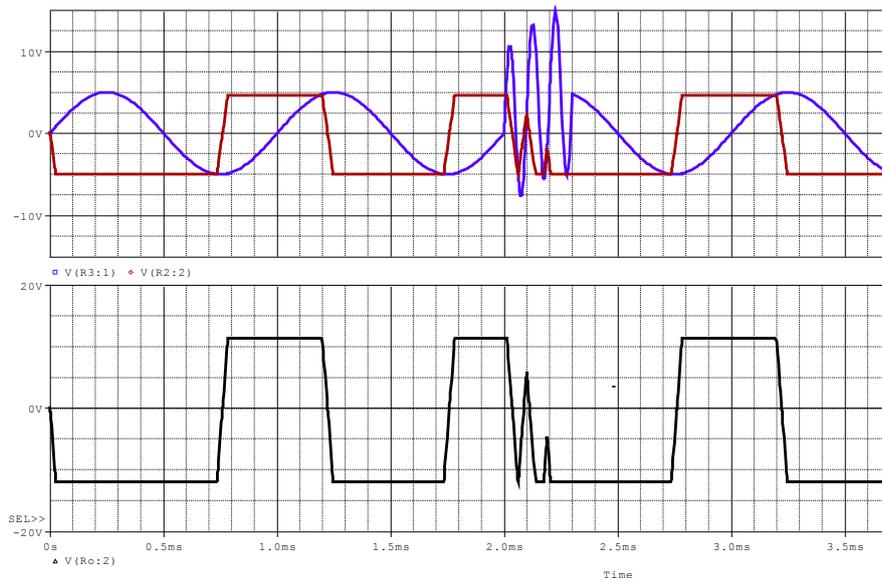


Figura 6 – Resultados de simulação no PSpice para o circuito da Figura 5. Arquivo: **LEP_10_q3b.sch**

Questão 4 – O circuito da Figura 7 mostra um AOP regenerativo, onde R1 e R2 formam a tensão de referência. A Figura abaixo mostra um esboço para a janela de histerese deste circuito.

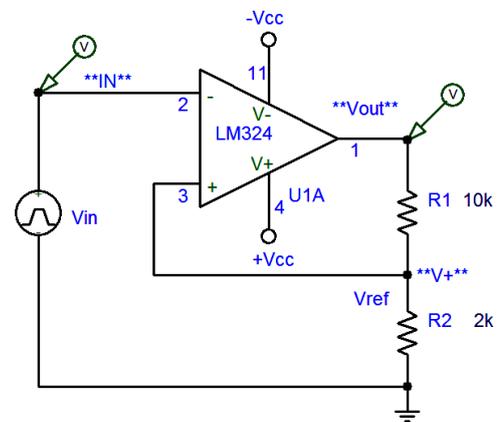
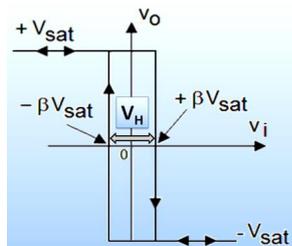


Figura 7.

- Calcular os pontos de desengate superior e inferior. Obs.: $V_{sat} = 90\%$ de V_{CC} (teórico).
- Efetuar a simulação deste comparador. Arquivo: **LEP_10_q4.sch**.
- Plotar a janela de histerese, v_o x v_i deste circuito. Ver as Figuras 8, 9 e 10.

Observação: no ambiente Probe, selecionar: **PLOT > AXIS SETTINGS > AXIS VARIABLE > V(Vin:+)**

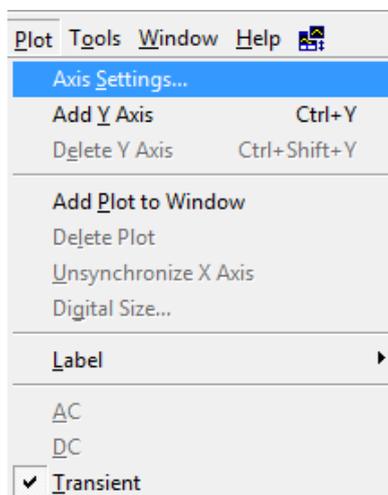


Figura 8

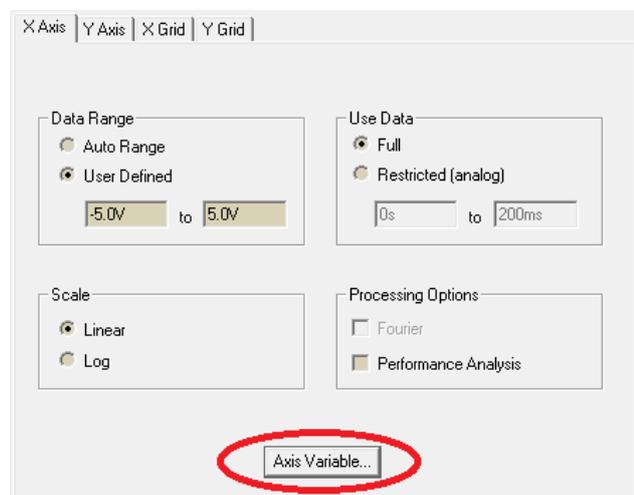


Figura 9.

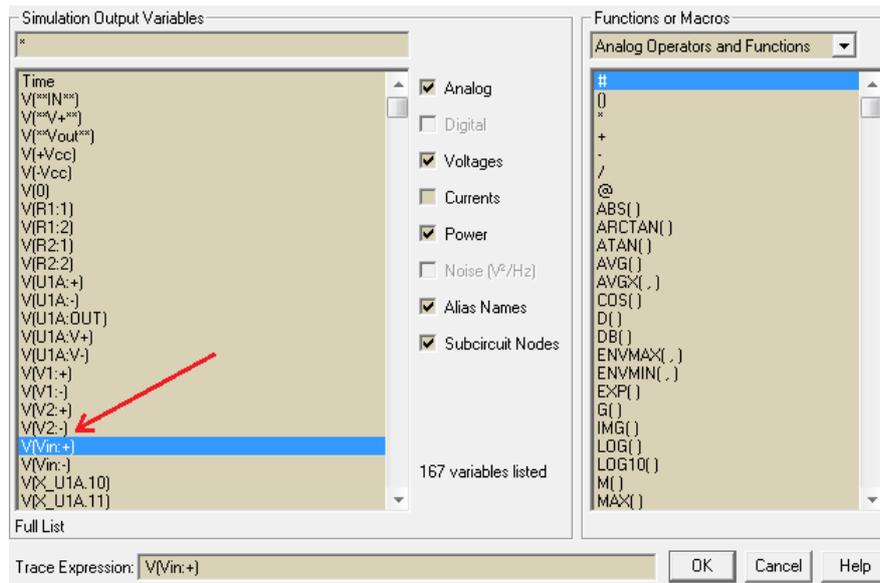


Figura 10 – Selecionando a tensão de entrada, $V(Vin:+)$.

A Figura 11 mostra o aspecto do sinal obtido, para a curva $v_o \times v_i$ (janela de histerese).

d) Altere a largura da janela de histerese, fazendo, para o circuito da Figura 7, $R_1 = 22 \text{ k}\Omega$. Simule novamente no PSpice e verifique o que ocorre com a tensão v_H .

A janela de histerese _____ (aumentou / diminuiu).

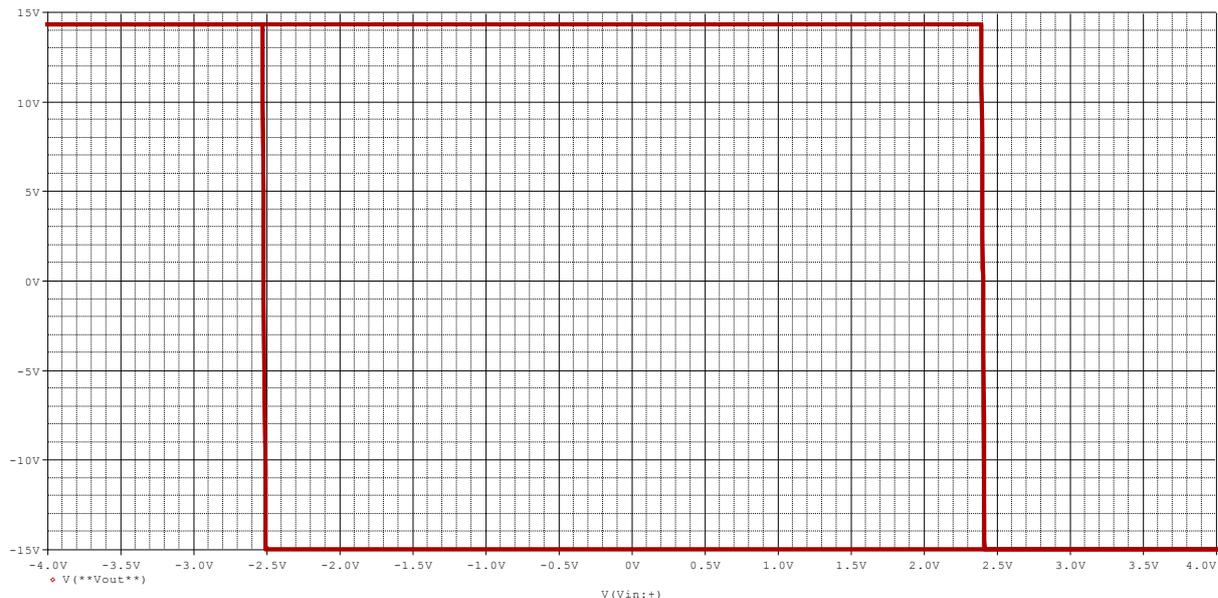


Figura 11.

Apêndice III – Dados técnicos sobre transistores de pequeno sinal e de média potência

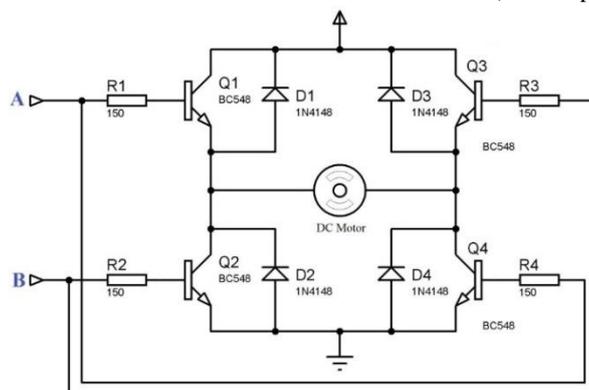
BIPOLAR TRANSISTORS

Some small signal transistors may have a TO-92 case and a "PN" prefix. The electrical specifications are the same, only the case is changed.

Type	CASE	V_{CE}	V_{CB}	I_C	V_{CEC}	@ I_C	h_{FE}	@ I_C	FT	@ I_C	P_{TOT}	USE	COMPARABLE TYPES
	Polarity	mA				mA		mA	MHz	mA	mW		
BC107	TO-18 NS	45	50	100	0.2	10	110-450	2	300	10	300	G.P. S.S. amp.	BC207, BC147, BC182
BC108	TO-18 NS	20	30	100	0.2	10	110-800	2	300	10	300	G.P. S.S. amp.	BC208, BC148, BC13
BC109	TO-18 NS	20	30	100	0.25	10	200-800	2	300	10	300	Low noise S.S. amp	BC209, BC149, BC184
BC109C	TO-18 NS	20	30	100	0.25	10	420-800	2	300	10	300	Low noise high gain	BC209C, BC149C
BC177	TO-18 PS	45	50	100	0.3	10	75-260	2	150	10	300	G.P. S.S. amp.	BC157, BC307, BC212
BC178	TO-18 PS	25	30	100	0.3	10	75-500	2	150	10	300	G.P. S.S. amp.	BC158, BC308, BC213
BC179	TO-18 PS	20	25	100	0.3	10	125-500	2	150	10	300	G.P. S.S. amp.	BC159, BC309, BC214
BC327	TO-92VAR1 PS	45	50	500	0.7	500	100-600	100	100	10	625	Output	2N3638
BC328	TO-92VAR1 PS	25	30	500	0.7	500	100-600	100	100	10	625	Output	BC327
BC337	TO-92VAR1 NS	45	50	500	0.7	500	100-600	100	100	10	625	Output	2N3642
BC338	TO-92VAR1 NS	25	30	500	0.7	500	100-600	100	100	10	625	Output	BC337
BC546	TO-92VAR1 NS	65	80	100	0.6	100	110-450	2	300	10	500	G.P. S.S. amp.	
BC547	TO-92VAR1 NS	45	50	100	0.6	100	110-800	2	300	10	500	G.P. S.S. amp.	BC107, BC207, BC147
BC548	TO-92VAR1 NS	30	30		0.6	100	110-800	2	300	10	500	G.P. S.S. amp.	BC108, BC208, BC148
BC549	TO-92VAR1 NS	30	30	100	0.6	100	200-800	2	300	10	500	Low noise S.S. amp.	BC109, BC209, BC149
BC549C	TO-92VAR1 NS	30	30	100	0.6	100	420-800	2	300	10	500	Low noise high gain	BC109C, BC149C
BC556	TO-92VAR1 PS	65	80	100	0.65	100	75-475	2	200	10	500	G.P. S.S. amp.	
BC557	TO-92VAR1 PS	45	50	100	0.65	100	75-800	2	200	10	500	G.P. S.S. amp.	BC157
BC558	TO-92VAR1 PS	30	30	100	0.65	100	75-800	2	200	10	500	G.P. S.S. amp.	BC158
BC559	TO-92VAR1 PS	30	30	100	0.65	100	125-800	2	200	10	500	G.P. S.S. amp.	BC159
BC639	TO-92(74) NS	80	100	1A	0.5	500	40-250	150	130		1W	Audio O/P	MU9610, TT801
BC640	TO-92(74) PS	80	100	1A	0.5	500	40-250	150	50		1W	Audio O/P	MU9660, TT800
BD139	TO-126 NS	80	10	1.5A	0.5	500	40-250	150	250	50	8W	G.P. O/P	40409
BD140	TO-126 PS	80	10	1.5A	0.5	500	40-250	150	75	50	8W	G.P. O/P	40410
BD262	TO-126 PS	60	60	4A	2.5	1.5A	750	1.5A	7	1.5A	36W	High gain Darl. O/P	BD266
BD263	TO-126 NS	60	80	4A	2.5	1.5A	750	1.5A	7	1.5A	36W	High gain Darl. O/P	BD267
BD266A	TO-220 PS	80	80	8A	2	3A	750	3A	7		60W	High gain Darl. O/P	
BD267A	TO-220 NS	80	10	8A	2	3A	750	3A	7		60W	High gain Darl. O/P	
BD681	TO-126 NS	100	10	4A	2.5	1.5A	750	1.5A	1		40W	Darlington O/P	BD263
BD682	TO-126 PS	100	100	4A	2.5	1.5A	750	1.5A	1		40W	Darlington O/P	BD262
BF173	TO-72(28) NS	25	40	25			40-100	7	550	5	230	T.V. I.F. amp.	
BF199	TO-92VAR2 NS	25	40	25			37	7	550		500	H.F. amp.	BF180
BF463	TO-202 PS	250	25	500			40-180	30	20		2W	H.V. med. power.	
BF469	TO-126 NS	250	25	50			50	25	60	10	1.8W	G.P. high-V. amp.	
BF470	TO-126 PS	250	25	50			50	25	60	10	1.8W	G.P. high-V. amp.	
BFR90	SOT-37(2) NS	15	20	25			25-250	14	60Hz	14	180	Wideband amp.	
BFR91	SOT-37(2) NS	12	15	35	0.3	30	25-250	30	60Hz	30	180	Wideband amp.	
BFY90	TO-72(25) NS	15	30	25			25-125	2	1GHz	2	200	Wideband amp.	
BUX80	TO-3 NS	400	80	10A	1.5	5A	30	1.2A	8		100W	Def'n, high current	
MJ802	TO-3 NS	90	10	30A	0.8	7.5A	25-100	7.5A	2	1A	200W	High power output	
MJ2955	TO-3 PS	60	70	15A	1.1	4A	20-70	4A	2.5	500	115W	G.P. power	
MJ4502	TO-3 PS	90	10	30A	0.8	7.5A	25-100	7.5A	2	1A	200W	High power output	
MJ10012	TO-3 NS	400	60	10A	2	6A	100-2K	6A			175W	Power Darlington	
MJ15003	TO-3 NS	140	14	20A	1	5A	25-150	5A	2	500	250W	High power output	
MJ15004	TO-3 PS	140	140	20A	1	5A	25-150	5A	2	500	250W	High power output	
MJE340	TO-126 NS	300		500	0.75	100	30-240	50			20W	G.P. H.V. power	

Fonte: <http://www.talkingelectronics.com/projects/200TrCcts/200TrCcts.html>

Figura 3 – TJB BC548 no acionamento de um motor DC (circuito ponte H).



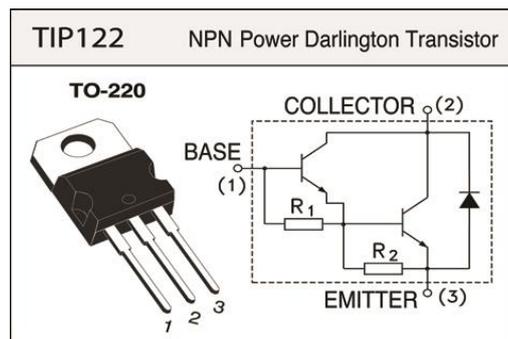
Fonte: <http://www.electrosome.com/dc-motor-driving-using-h-bridge/>

► Mais informações sobre Ponte H: <http://www.talkingelectronics.com/projects/H-Bridge/H-Bridge-1.html>

Transistores de Média Potência

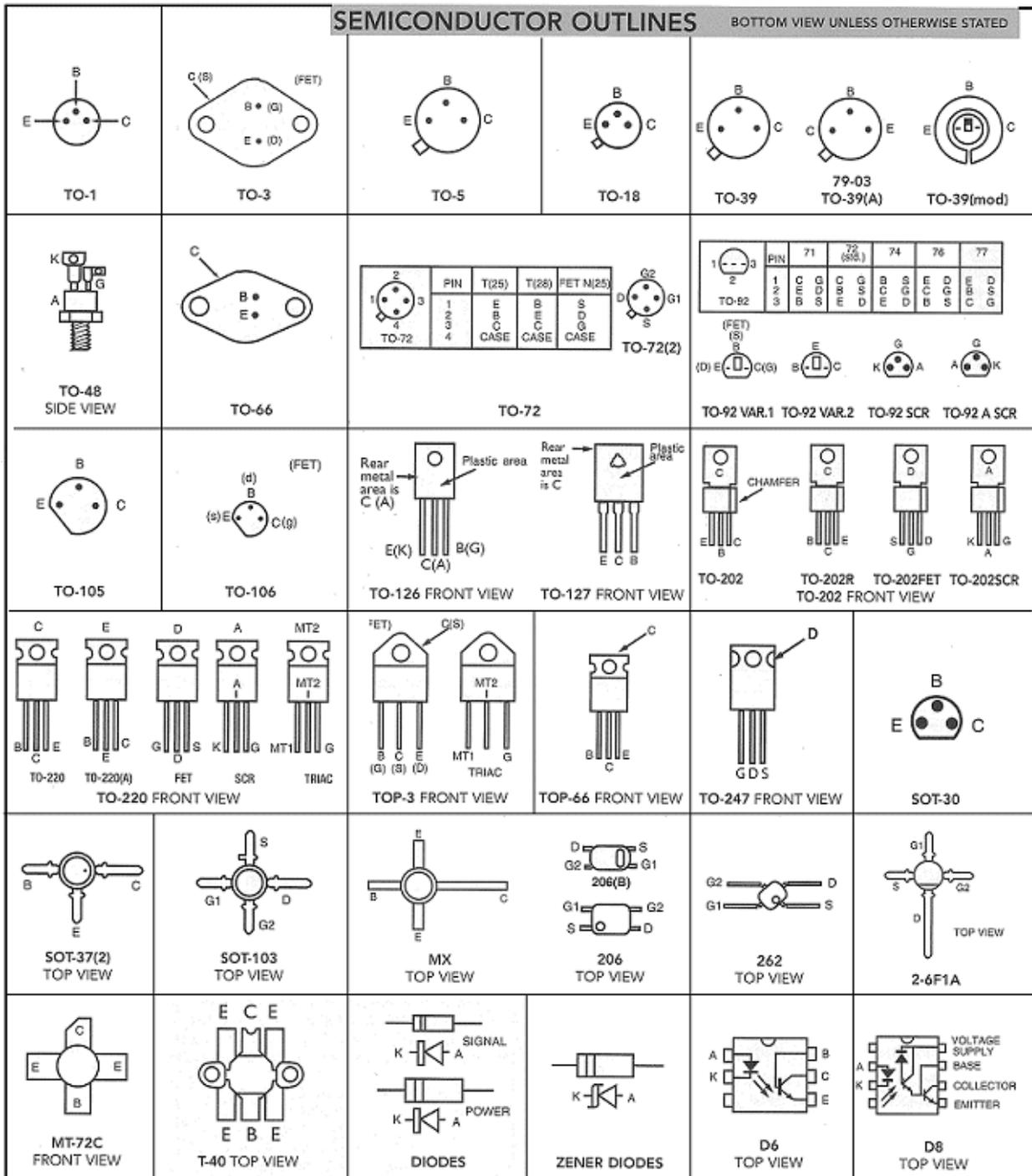
Type	CASE	V_{CE}	V_{CE}	I_C	V_{CEC}	@ I_C	h_{FE}	@ I_C	FT	@ I_C	P_{TOT}	USE	COMPARABLE TYPES
	Polarity	mA				mA		mA	MHz	mA	mW		
MJE350T	TO-126 PS	300	500	0.77	100	30-240	50				20W	G.P. H.V. power	
MJE2955	TO-220 PS	60	70	10A	1.1	4A	20-100	4A	2	500	75W	G.P. power	TIP 2955
MJE3055T	TO-220 NS	60	70	10A	1.1	4A	20-100	4A	2	500	75W	G.P. power	TIP 3055
MPSA14	TO-92(72) NS	30	30	500	1.5	100	20000	100	125	10	625	G.R. Darlington	
MPSA65	TO-92(72) PS	30	30	500	1.5	100	20000	100	100	10	625	G.P. Darlington	
MRF629	TO-39A NS	16	36	400			20-200	100			5W	UHF power	
MRF660	TO-220A NS	16	36	2.4A			20-160	250			29W	UHF power	
PN100	TO-92(72) NS	35	60	500	0.5	100	60-240	150	350	50	600	G.P. amp/switch	PN2222, 2N3643
PN2907	TO-92(72) PS	40	60	600	0.4	150	100-300	150	200	50	625	High S. switch	
PN200	TO-92(72) PS	35	60	500	0.5	150	50-400	150	200	50	600	G.P. amp/switch	2N3638, BC214
TIP31B	TOP-66 NS	80	80	3A	1.2	3A	25	1A	3	500	40W	Power output	
TIP32B	TOP-66 PS	80	80	3A	1.2	3A	25	1A	3	500	40W	Power output	
TIP142	TOP-3 NS	100	100	10A	2	5A	>1000	5A			125W	Audio output	TIP 140, TIP141
TIP147	TOP-3 PS	100	100	10A	2	5A	>1000	5A			125W	Audio output	TIP 145, TIP146
TIP2955	TOP-3 PS	70	100	15A	1.1	4A	20	4A	3	500	90W	Power output	MJE 2955
TIP3055	TOP-3 NS	70	100	15A	1.1	4A	20	4A	3	500	90W	Power output	MJE 3055
2N2222A	TO-18 NS	40	75	800	1.6	500	00-300	150	300	20	500	High S. switch	
2N3019	TO-39 NS	80	140	1A	0.5	500	50-100	500	100	50	800	H.F. amp	
2N3053	TO-39 NS	40	60	700	1.4	150	50-250	150	100	50	2.86W	G.R. switch	BD137
2N3054	TO-66 NS	60	90	4A	0.1	200	25-100	500	0.8	200	29W	Audio output	TIP 31B
2N3055	TO-3 NS	60	70	15A	1.1	4A	20-70	4A	2.5	500	115W	G.P. power	BDY20
2N3563	TO-106 NS	15	30	50			0-200	8	600	8	200	RF-IF amp	BF173
2N3564	TO-106 NS	15	30	100	0.3	20	20-500	15	400	15	200	RF-IF amp	BF167
2N3565	TO-106 NS	25	30	50	0.35	1	150-600	1	400	1	200	Lowlevel amp	BC108, BC208
2N3566	TO-105 NS	30	40	200	1	100	50-600	10	40	30	300	G.R. amp & switch	BC183
2N3567	TO-105 NS	40	80	500	0.25	150	40-120	150	60	50	300	G.P. amp & switch	BC337
2N3568	TO-105 NS	60	80	500	0.25	150	40-120	150	60	50	300	G.P. amp & switch	
2N3569	TO-105 NS	40	80	500	0.25	150	00-300	150	60	50	300	G.P. amp & switch	
2N3638A	TO-105 PS	25	25	500	0.25	50	100	50	150	50	300	G.P. amp & switch	BC328
2N3641	TO-105 NS	30	60	500	0.22	150	40-120		250	50	350	G.P. amp & switch	BC337
2N3642	TO-105 NS	45	60	500	0.22	150	40-120		250	50	350	G.R. amp & switch	BC337
2N3643	TO-105 NS	30	60	500	0.22	150	100-300	150	250	50	350	G.P. amp & switch	BC337
2N3644	TO-105 PS	45	45	500	1	300	100-300	150	200	20	300	G.P. amp & switch	BC327
2N3645	TO-105 PS	60	60	500	1	300	100-300	150	200	20	300	G.P. amp & switch	
2N3771	TO-3 NS	40	50	30A	2	15A	15-60	15A	0.2	1A	150W	Power output	
2N3866	TO-39 NS	30	55	400			0-200	50	500	50	1W	VHF amp	
2N3904	TO-92(72) NS	40	60	200	0.2	10	00-300	10	300	10	310	Lowlevel amp	BC167A, BF194
2N3905	TO-92(72) PS	40	40	200	0.4	50	50-200	10	200	20	310	G.P. amp & switch	
2N3948	TO-39 NS	20	36	400			15	50	700	50	1W	VHF amp	
2N4030	TO-39 PS	60	60	1A	0.5	500	25	500	260	100	800	G.P. amp & switch	
2N4250	TO-106 PS	40	40	100	0.25	10	50-700	0.1	50		200	Lowlevel amp	BC559
2N4258	TO-106 PS	12	12	50	0.5	50	30-120	10	700	10	200	Saturated switch	
2N4427	TO-39 NS	20	40	400	0.4	100	10-200	100	500	50	1W	VHF/UHF driver	2N3866
2N5401	TO-92(72) PS	150	160	6000	0.5	50	60-250	10	100	10	625	H.V. switch	MP SLS1
2N6557	TO-202 NS	250	250	500		> 40		50	45		2W	H.V. med power	
2SC710	TO-92/76 NS	25	30	30		90			100		200	G.P. RF amp	BFS18
2SC1306	TOP-66 NS	65	65	3A		0-200		500	300		12W	H.F. output	2SC2166
2SC1307	TOP-66 NS	70	70	8A		0-150		2A	150		29W	H.F. output	2SC1969
2SC1674	TO-92(74) NS	20	30	20	0.3	10	40-180	1	600	1	250	VHF amp	
2SC1969	TOP-66 NS	30	60	6A		0-180		10	150		20W	H.F. output	2SC1307
2SC2166	TOP-66 NS	75	75	4A		5-180		100					
2SC2694	T-40 NS	17	35	20A		0-180		1A	800		140W	VHF output	MRF247
2SC3355	TO-92(74) NS	12	20	100		0-300		20	6.6GHz	20	600	UHFSS	MRF573
2SC3358	MX NS	12	20	100		0-300		20	7GHz	20	250	UHFSS	MRF573

Fonte: <http://www.talkingelectronics.com/projects/200TrCcts/200TrCcts.html>



Fonte: http://www.ecs.umass.edu/ece/m5/tutorials/tip122_transistor_tutorial.html

Transistores: encapsulamentos (*transistor casing types*)



Fonte: <http://www.talkingelectronics.com/projects/200TrCcts/200TrCcts.html>



Fonte: <http://www.applefritter.com/replica/appendix>



Fonte: http://www.tme.eu/u/produkt-tygodnia/8810_20X15_small.jpg

Apêndice IV - A Matriz de Contatos (*proto-board*)

Nas aulas práticas desta disciplina, as montagens experimentais serão feitas com facilidade e sem a necessidade de se utilizar soldas, através de uma matriz de contatos, também conhecida como *proto-board* - Figura 1.

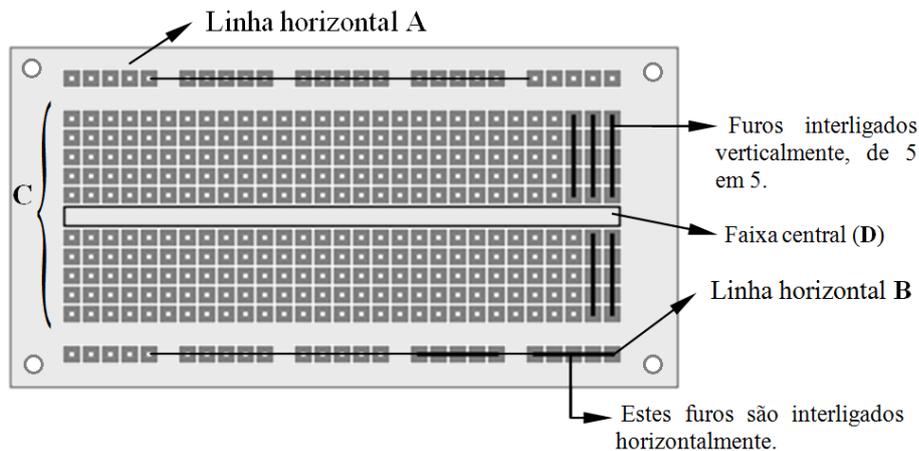


Figura 1 - Proto-board típico de uma camada.

Nesta matriz, existem furos onde podem ser encaixados fios e componentes de modo que o contato é feito de uma forma definida, possibilitando a montagem do circuito desejado.

No caso de um projeto, antes de se montar a placa de circuito impresso definitiva, é aconselhável verificar o funcionamento do esquema desejado no *proto-board*, a fim de não se correr riscos desnecessários.

As duas linhas horizontais (A e B) vistas na Figura 1 podem ser usadas para servir de linhas positiva e negativa de alimentação para o circuito, respectivamente.

Os furos da parte central (C) estão interligados em grupos de 5, em posição vertical. É aí que serão dispostos os componentes. Entre os dois grupos de 5 furos da parte central está uma faixa central (D), prevista para a colocação de circuitos integrados.

Na Figura 2 tem-se um exemplo simples de montagem de *acendimento de um diodo LED* usando a matriz. Observe que são usados pedaços de fios rígidos para algumas conexões, de modo a “fechar” o circuito.

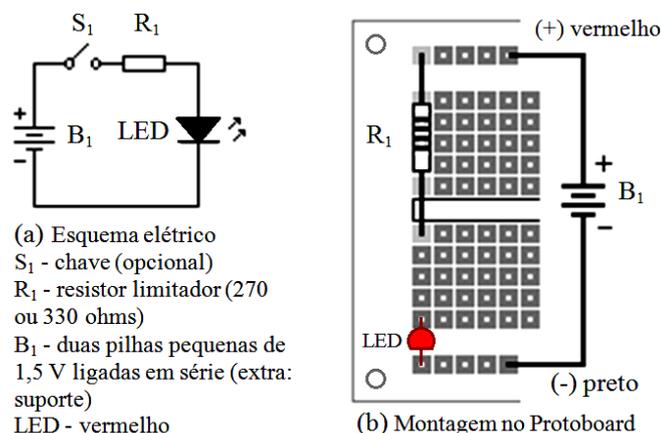


Figura 2 – Montagem para o acionamento de um diodo LED.

A Figura 3 mostra o aspecto de um *protoboard* para a montagem de circuitos mais simples. Na Figura 4 são apresentados alguns exemplos de circuitos montados nesta estrutura matricial.

Deve-se conectar os dispositivos através de fios, de forma otimizada, procurando manter um bom leiaute de modo a facilitar a medição de todos os pontos do circuito.

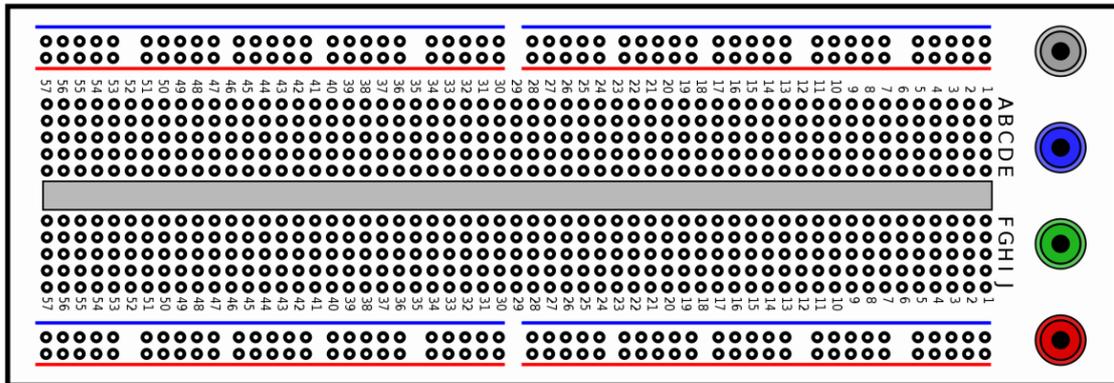


Figura 3 – Protoboard – aspecto de uma placa.

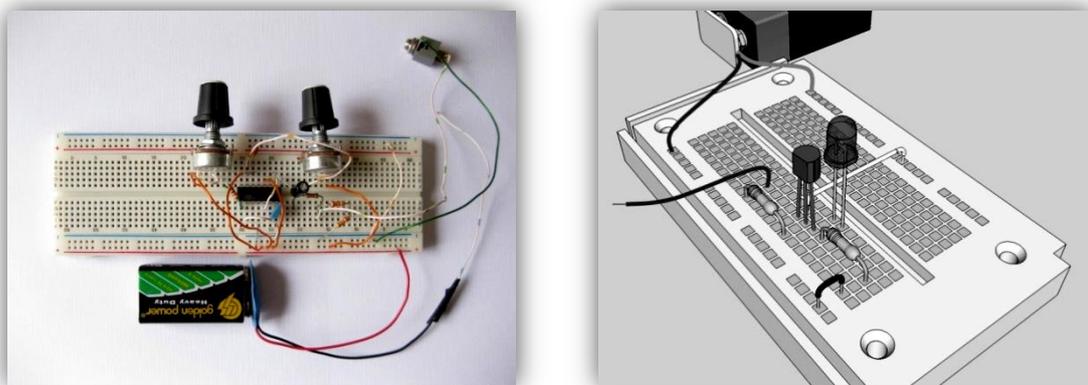


Figura 4 – Exemplos de circuitos simples montados em um *protoboard*.

Apêndice V – Principais diodos ZENER - Parâmetros

Código	Tensão	Potência	Código	Tensão	Potência	Código	Tensão	Potência
1N746	3,3 V	400 mW	1N5227	3,6 V	500 mW	1N4751	30 V	1 W
1N747	3,6	400 mW	1N5228	3,9	500 mW	1N4752	33	1 W
1N748	3,9	400 mW	1N5229	4,3	500 mW	1N4753	36	1 W
1N749	4,3	400 mW	1N5230	4,7	500 mW	1N4754	39	1 W
1N750	4,7	400 mW	1N5231	5,1	500 mW	1N4755	43	1 W
1N751	5,1	400 mW	1N5232	5,6	500 mW	1N4756	47	1 W
1N752	5,6	400 mW	1N5234	6,2	500 mW	1N4757	51	1 W
1N753	6,2	400 mW	1N5235	6,8	500 mW	1N4758	56	1 W
1N754	6,8	400 mW	1N5236	7,5	500 mW	1N4759	62	1 W
1N755	7,5	400 mW	1N5237	8,2	500 mW	1N4760	68	1 W
1N756	8,2	400 mW	1N5239	9,1	500 mW	1N4761	75	1 W
1N757	9,1	400 mW	1N5240	10	500 mW	1N4762	82	1 W
1N758	10	400 mW	1N5242	12	500 mW	1N4763	91	1 W
1N759	12	400 mW	1N5245	15	500 mW	1N4764	100	1 W
1N957	6,8	400 mW	1N5246	16	500 mW	1N5333	3,3	5 W
1N958	7,5	400 mW	1N5248	18	500 mW	1N5334	3,6	5 W
1N959	8,2	400 mW	1N5250	20	500 mW	1N5335	3,9	5 W
1N960	9,1	400 mW	1N5251	22	500 mW	1N5336	4,3	5 W
1N961	10	400 mW	1N5252	24	500 mW	1N5337	4,7	5 W
1N962	11	400 mW	1N5254	27	500 mW	1N5338	5,1	5 W
1N963	12	400 mW	1N5256	30	500 mW	1N5339	5,6	5 W
1N964	13	400 mW	1N5257	33	500 mW	1N5340	6,0	5 W
1N965	15	400 mW	1N5258	36	500 mW	1N5341	6,2	5 W
1N966	16	400 mW	1N5259	39	500 mW	1N5342	6,8	5 W
1N967	18	400 mW	1N5260	43	500 mW	1N5343	7,5	5 W
1N968	20	400 mW	1N5261	47	500 mW	1N5344	8,2	5 W
1N969	22	400 mW	1N5262	51	500 mW	1N5345	8,7	5 W
1N970	24	400 mW	1N5263	56	500 mW	1N5346	9,1	5 W
1N971	27	400 mW	1N5265	62	500 mW	1N5347	10	5 W
1N972	30	400 mW	1N5266	68	500 mW	1N5348	11	5 W
1N973	33	400 mW	1N5267	75	500 mW	1N5349	12	5 W
1N974	36	400 mW	1N5268	82	500 mW	1N5350	13	5 W
1N975	39	400 mW	1N5270	91	500 mW	1N5351	14	5 W
1N976	43	400 mW	1N5271	100	500 mW	1N5352	15	5 W
1N977	47	400 mW	1N4728	3,3	1 W	1N5353	16	5 W
1N978	51	400 mW	1N4729	3,6	1 W	1N5354	17	5 W
1N979	56	400 mW	1N4730	3,9	1 W	1N5355	18	5 W

Código	Tensão	Potência	Código	Tensão	Potência	Código	Tensão	Potência
1N980	62 V	400 mW	1N4731	4,3 V	1 W	1N5356	19 V	5 W
1N981	68	400 mW	1N4732	4,7	1 W	1N5357	20	5 W
1N982	75	400 mW	1N4733	5,1	1 W	1N5358	22	5 W
1N983	82	400 mW	1N4734	5,6	1 W	1N5359	24	5 W
1N984	91	400 mW	1N4735	6,2	1 W	1N5361	27	5 W
1N985	100	400 mW	1N4736	6,8	1 W	1N5362	28	5 W
1N986	110	400 mW	1N4737	7,5	1 W	1N5363	30	5 W
1N987	120	400 mW	1N4738	8,2	1 W	1N5364	33	5 W
1N988	130	400 mW	1N4739	9,1	1 W	1N5365	36	5 W
1N989	150	400 mW	1N4740	10	1 W	1N5366	39	5 W
1N990	160	400 mW	1N4742	12	1 W	1N5367	43	5 W
1N991	180	400 mW	1N4743	13	1 W	1N5368	47	5 W
1N992	200	400 mW	1N4744	15	1 W	1N5369	51	5 W
1N5221	2,4	500 mW	1N4745	16	1 W	1N5370	56	5 W
1N5222	2,5	500 mW	1N4746	18	1 W	1N5371	60	5 W
1N5223	2,7	500 mW	1N4747	20	1 W	1N5372	62	5 W
1N5224	2,8	500 mW	1N4748	22	1 W	1N5373	68	5 W
1N5225	3,0	500 mW	1N4749	24	1 W	1N5374	75	5 W
1N5226	3,3	500 mW	1N4750	27	1 W			

Fonte: <http://www.esquemas.org/Zeners.htm>



Figura V.1 – Aspectos do diodo zener, que variam conforme a sua potência nominal.

Apêndice VI – Análise Computacional para Circuitos Elétricos e Eletrônicos

Os simuladores de circuitos elétricos e eletrônicos constituem ferramentas computacionais úteis e poderosas para a análise do comportamento de sinais elétricos. A sua grande vantagem é que é dispensável a montagem física do circuito, o que traz agilidade ao projeto e redução de tempo e de custos.

Os simuladores de circuitos surgiram inicialmente na década de 60 e necessitavam de computadores de grande porte. Na década de 70 (1975), na Universidade de Berkeley (Califórnia), foi projetado o programa SPICE: *Simulation Program with Integrated Circuit Emphasis*, um programa de domínio público de grande capacidade, que hoje em dia é um dos simuladores mais utilizados.

SPICE: (acrônimo de *Simulated Program with Integrated Circuits Emphasis*): Programa de Simulação com Ênfase em Circuitos Integrados é um *software* de simulação de circuitos analógicos e digitais.

O *software* foi desenvolvido em 1975 pelos pesquisadores Larry Nagle e Donald Petterson nos laboratórios de pesquisas da Faculdade de Engenharia Elétrica e Ciências da Computação da Universidade da Califórnia, *campus* de Berkeley. Tanto essa versão, como a segunda versão (criada em 1983) foram codificadas utilizando a linguagem de programação Fortran. A partir da terceira versão, o programa foi codificado em linguagem C, mas com o uso da sintaxe de Fortran na descrição de circuitos.

Algumas versões comerciais mantêm compatibilidade com a versão de Berkeley, mas outras adicionaram extensões. Versões mais recentes do *software* vêm com úteis interfaces gráficas.

Quanto aos tipos de algoritmos utilizados, isto depende do tipo de circuito. Por exemplo, para a simulação e solução de circuitos não-lineares (circuitos que possuem elementos não-lineares), é utilizado o método numérico de Newton-Raphson.

A Cadence Design Systems, uma das empresas que se apropriou desta tecnologia, denominou o SPICE de PSPICE, como é conhecido hoje mundialmente.

Neste texto, a versão utilizada do *software* é: **PSpice® 9.1 Student Version**, disponível gratuitamente no endereço eletrônico: <http://pspice.softonic.com.br/download>.

A Fig. VI.1 mostra o ambiente PROBE do PSpice, uma janela com as formas de onda do circuito.

A Fig. VI.2 mostra o ambiente *Schematics* do PSpice, e também o PROBE. O *Schematics* é o ambiente para desenho do circuito.

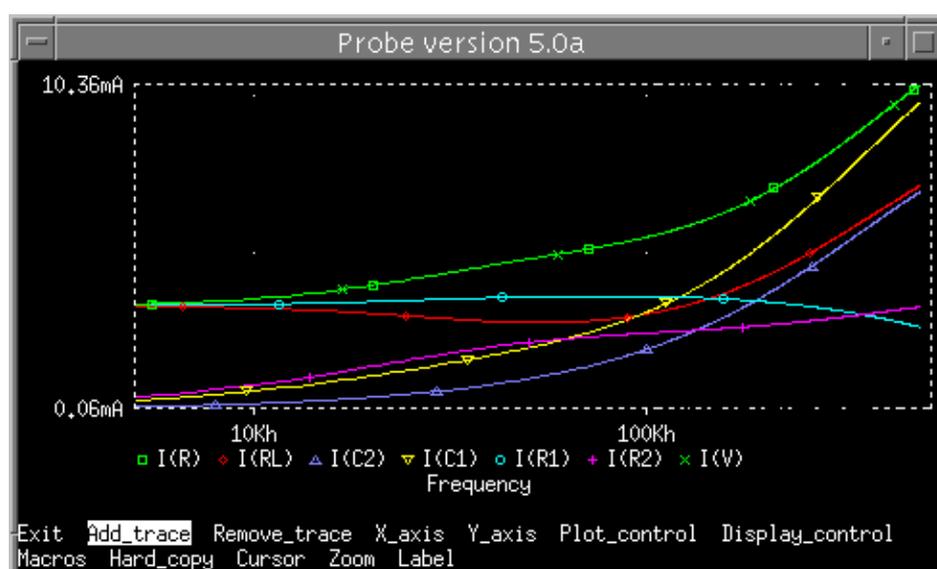


Fig. VI.1 – Ambiente PROBE do PSpice (formas de onda).

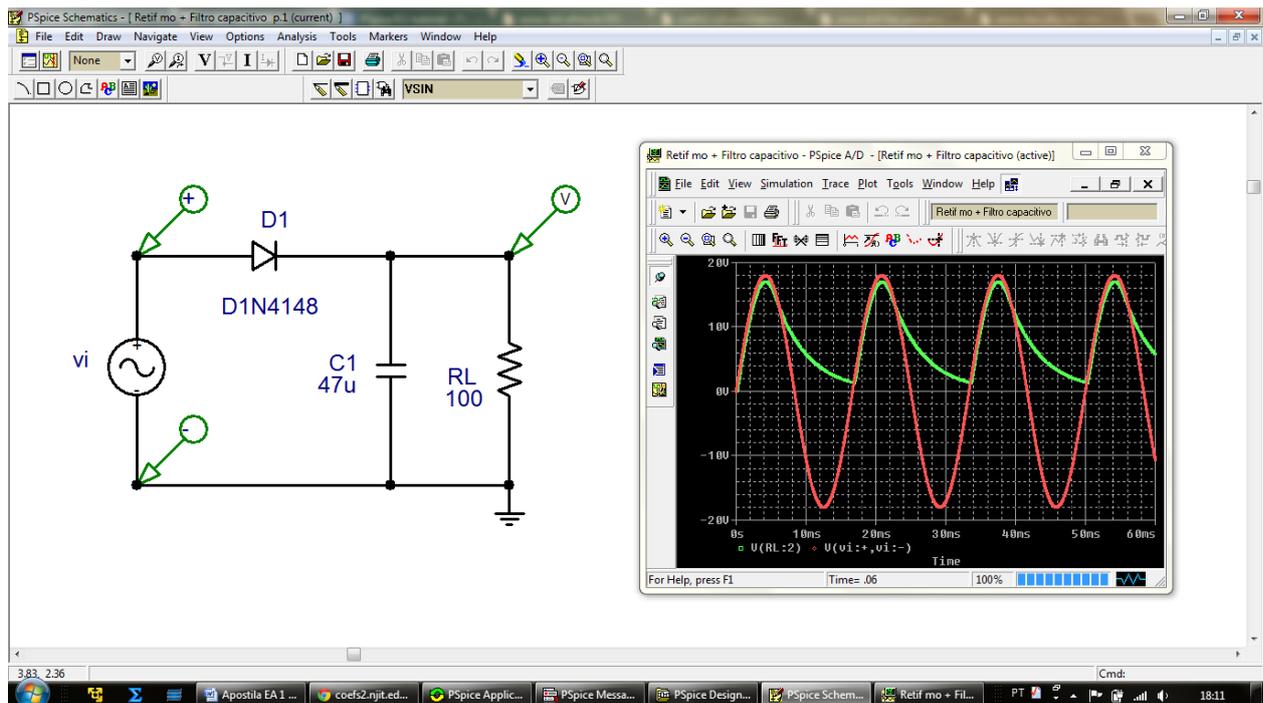


Fig. VI.2 – Área de trabalho do PSpice, no ambiente Schematics.

Links interessantes sobre o PSpice

- [1] PSpice – Simulação de Circuitos Analógicos e Digitais. Guia passo-a-passo. Versão Estudante, 9.1 (2003). Disponível em:
http://www.dsif.fee.unicamp.br/~fabiano/EE640/Material%20Auxiliar/PSpice_Guia_Passo_a_Passo.pdf

- [2] A Tutorial for Schematics. Fonte: http://uawc1.wayne.uakron.edu/Tutor91_2.pdf

- [3] PSpice Examples. Fonte: <http://www.saadat.us/pspiceintro253.htm>

- [4] Short Tutorial on PSpice. Fonte: http://www.ee.nmt.edu/~rison/ee321_fall02/Tutorial.html

- [5] EE124 Web Site - Introduction to PSPICE. Fonte: <http://www.engr.sjsu.edu/ee124/p-intro.html>

- [6] COSTA, Thiago Faria; DONOSO, Pedro. Apostila de PSpice. Disponível em:
http://www.cpdee.ufmg.br/~petee/download/Arquivos_download/Apostila_de_PSPICE_PETEE-UFGM.pdf

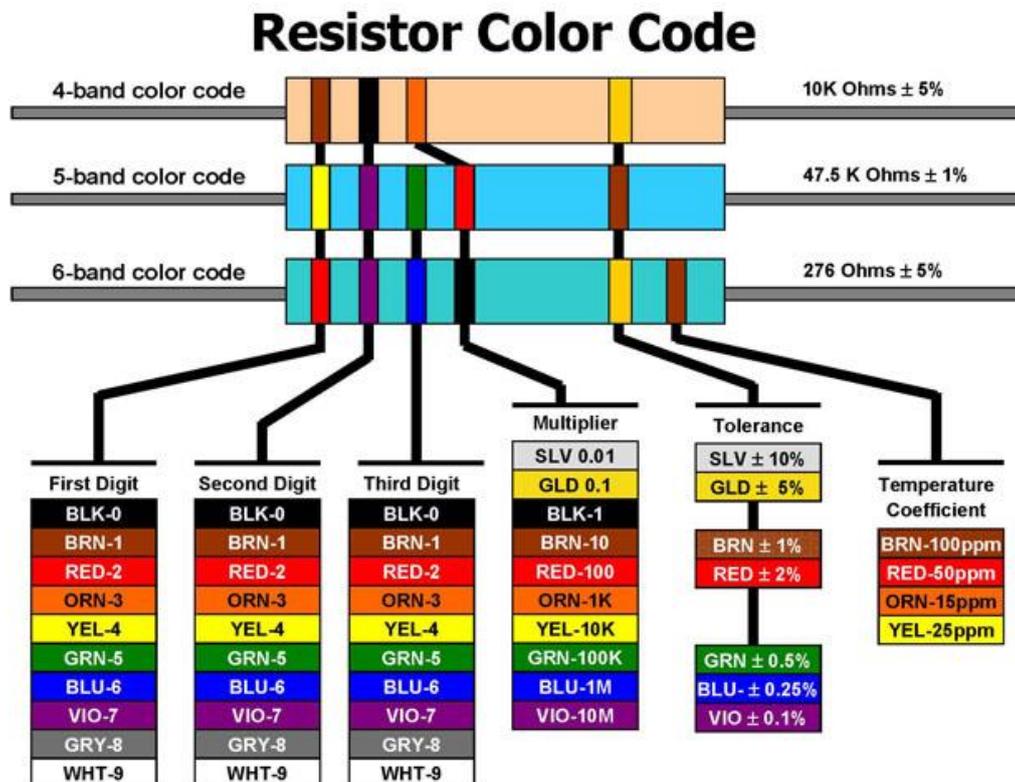
Anexo I – Códigos de Cores de Resistores – 4, 5 e 6 Faixas

<table border="0"> <tr><td>0</td><td>1</td><td>2</td><td>3</td><td>4</td><td>5</td><td>6</td><td>7</td><td>8</td><td>9</td></tr> <tr><td>Black</td><td>Brown</td><td>Red</td><td>Orange</td><td>Yellow</td><td>Green</td><td>Blue</td><td>Purple</td><td>Grey</td><td>White</td></tr> <tr><td>±1%</td><td>±2%</td><td>±5%</td><td>±10%</td><td></td><td></td><td></td><td></td><td></td><td></td></tr> </table>	0	1	2	3	4	5	6	7	8	9	Black	Brown	Red	Orange	Yellow	Green	Blue	Purple	Grey	White	±1%	±2%	±5%	±10%							<table border="0"> <tr><td>±1%</td><td>±2%</td><td>±5%</td><td>±10%</td></tr> <tr><td>0</td><td>0</td><td>X1</td><td></td></tr> <tr><td>1</td><td>1</td><td>X10</td><td></td></tr> <tr><td>2</td><td>2</td><td>X100</td><td></td></tr> <tr><td>3</td><td>3</td><td>X1000</td><td></td></tr> <tr><td>4</td><td>4</td><td>X10000</td><td></td></tr> <tr><td>5</td><td>5</td><td>X100000</td><td></td></tr> <tr><td>6</td><td>6</td><td>X1000000</td><td></td></tr> <tr><td>7</td><td>7</td><td>+10</td><td></td></tr> <tr><td>8</td><td>8</td><td>+100</td><td></td></tr> <tr><td>9</td><td>9</td><td></td><td></td></tr> </table>	±1%	±2%	±5%	±10%	0	0	X1		1	1	X10		2	2	X100		3	3	X1000		4	4	X10000		5	5	X100000		6	6	X1000000		7	7	+10		8	8	+100		9	9			<table border="0"> <tr><td>±1%</td><td>±2%</td><td>±5%</td><td>±10%</td></tr> <tr><td>0</td><td>0</td><td>X1</td><td></td></tr> <tr><td>1</td><td>1</td><td>X10</td><td></td></tr> <tr><td>2</td><td>2</td><td>X100</td><td></td></tr> <tr><td>3</td><td>3</td><td>X1000</td><td></td></tr> <tr><td>4</td><td>4</td><td>X10000</td><td></td></tr> <tr><td>5</td><td>5</td><td>+10</td><td></td></tr> <tr><td>6</td><td>6</td><td>+100</td><td></td></tr> <tr><td>7</td><td>7</td><td></td><td></td></tr> <tr><td>8</td><td>8</td><td></td><td></td></tr> <tr><td>9</td><td>9</td><td></td><td></td></tr> </table>	±1%	±2%	±5%	±10%	0	0	X1		1	1	X10		2	2	X100		3	3	X1000		4	4	X10000		5	5	+10		6	6	+100		7	7			8	8			9	9			<table border="0"> <tr><td>±1%</td><td>±2%</td><td>±5%</td><td>±10%</td><td>100</td><td>50</td></tr> <tr><td>0</td><td>0</td><td>X1</td><td></td><td>25</td><td>15</td></tr> <tr><td>1</td><td>1</td><td>X10</td><td></td><td>10</td><td>5</td></tr> <tr><td>2</td><td>2</td><td>X100</td><td></td><td></td><td></td></tr> <tr><td>3</td><td>3</td><td>X1000</td><td></td><td></td><td></td></tr> <tr><td>4</td><td>4</td><td>X10000</td><td></td><td></td><td></td></tr> <tr><td>5</td><td>5</td><td>+10</td><td></td><td></td><td></td></tr> <tr><td>6</td><td>6</td><td>+100</td><td></td><td></td><td></td></tr> <tr><td>7</td><td>7</td><td></td><td></td><td></td><td></td></tr> <tr><td>8</td><td>8</td><td></td><td></td><td></td><td></td></tr> <tr><td>9</td><td>9</td><td></td><td></td><td></td><td></td></tr> </table>	±1%	±2%	±5%	±10%	100	50	0	0	X1		25	15	1	1	X10		10	5	2	2	X100				3	3	X1000				4	4	X10000				5	5	+10				6	6	+100				7	7					8	8					9	9				
0	1	2	3	4	5	6	7	8	9																																																																																																																																																																																		
Black	Brown	Red	Orange	Yellow	Green	Blue	Purple	Grey	White																																																																																																																																																																																		
±1%	±2%	±5%	±10%																																																																																																																																																																																								
±1%	±2%	±5%	±10%																																																																																																																																																																																								
0	0	X1																																																																																																																																																																																									
1	1	X10																																																																																																																																																																																									
2	2	X100																																																																																																																																																																																									
3	3	X1000																																																																																																																																																																																									
4	4	X10000																																																																																																																																																																																									
5	5	X100000																																																																																																																																																																																									
6	6	X1000000																																																																																																																																																																																									
7	7	+10																																																																																																																																																																																									
8	8	+100																																																																																																																																																																																									
9	9																																																																																																																																																																																										
±1%	±2%	±5%	±10%																																																																																																																																																																																								
0	0	X1																																																																																																																																																																																									
1	1	X10																																																																																																																																																																																									
2	2	X100																																																																																																																																																																																									
3	3	X1000																																																																																																																																																																																									
4	4	X10000																																																																																																																																																																																									
5	5	+10																																																																																																																																																																																									
6	6	+100																																																																																																																																																																																									
7	7																																																																																																																																																																																										
8	8																																																																																																																																																																																										
9	9																																																																																																																																																																																										
±1%	±2%	±5%	±10%	100	50																																																																																																																																																																																						
0	0	X1		25	15																																																																																																																																																																																						
1	1	X10		10	5																																																																																																																																																																																						
2	2	X100																																																																																																																																																																																									
3	3	X1000																																																																																																																																																																																									
4	4	X10000																																																																																																																																																																																									
5	5	+10																																																																																																																																																																																									
6	6	+100																																																																																																																																																																																									
7	7																																																																																																																																																																																										
8	8																																																																																																																																																																																										
9	9																																																																																																																																																																																										
Color Codes	4 Band Resistors	5 Band Resistors	6 Band Resistors																																																																																																																																																																																								

Observação: ← A extremidade com mais faixas deve apontar para a esquerda

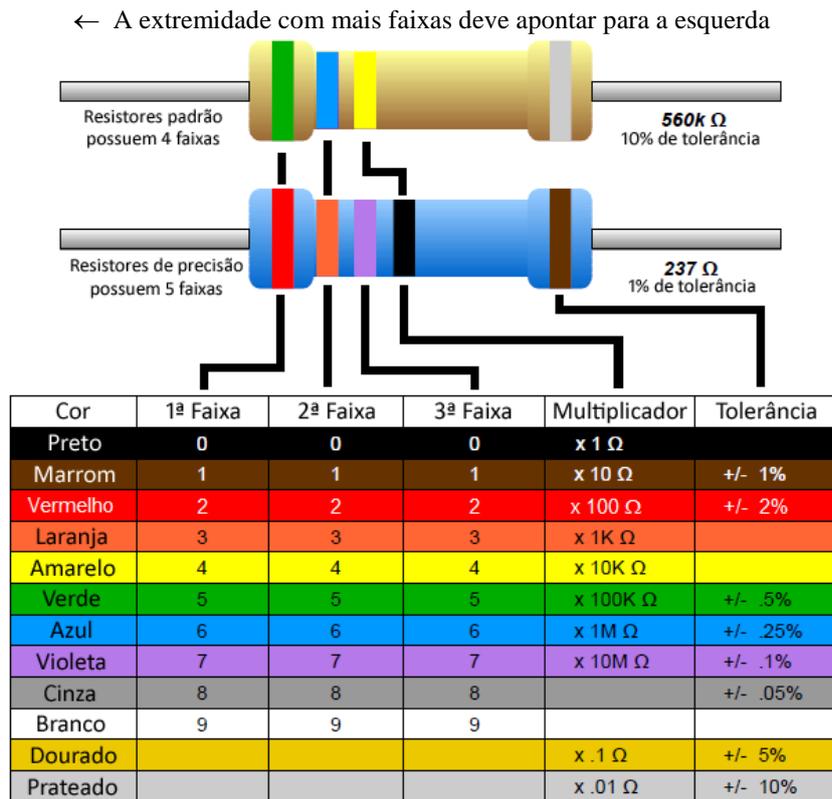
Fonte: <http://www.diyaudioandvideo.com/Electronics/Color/>

Exemplo 1

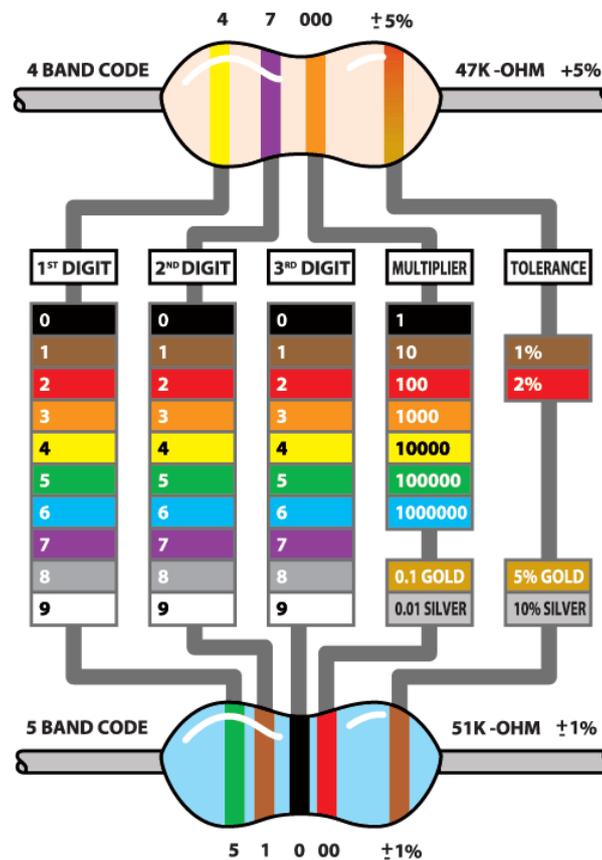


Fonte: http://itll.colorado.edu/electronics_center/resistor_chart/

Exemplo 2



Exemplo 3



Fonte: <http://www.applefritter.com/replica/appendixe>

REFERÊNCIAS BIBLIOGRÁFICAS

- AHMED, A. **Eletrônica de Potência**. São Paulo: Pearson Prentice Hall, 2000. 479 p.
- ALBUQUERQUE, R. O.; SEABRA, A. C. **Utilizando Eletrônica com AO, SCR, TRIAC, UJT, PUT, CI-555, LDR, LED, IGBT e FET de Potência**. 2a. ed. São Paulo: Érica, 2012.
- ALMEIDA, K. C. D. **Circuitos Optoeletrônicos - Aula 10**, 2006. Disponível em: <<http://www.labspot.ufsc.br/~katia/eel7011/Aula10.PDF>>. Acesso em: 2013 maio 2013.
- ARANDA, A. R. Dpto. de Electrónica y Tecnología de Computadores. Universidad de Granada. **Amplificadores Operacionales Comparadores - Tema 1E (Slides)**, 2009. Disponível em: <http://electronica.ugr.es/~amroldan/asignaturas/curso08-09/ftc/temas/Tema_01E_AO_Comparador.pdf>. Acesso em: 03 nov. 2013.
- BERTOLI, R. Â. **Eletrônica - Apostila**. Campinas: [s.n.], 2000.
- BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 8ª. ed. São Paulo: Pearson Prentice-Hall, 2004.
- BRAGA, N. C. **Eletrônica Básica para Mecatrônica**. 1a. ed. São Paulo: Saber, 2005.
- BRAGA, N. C. Instituto Newton C. Braga - NCB. **Montagens Simples com Potenciômetros e LEDs (ART608)**, 2011. Disponível em: <<http://www.newtoncbraga.com.br/index.php/projetos-educacionais/4436-art608>>. Acesso em: 30 maio 2013.
- BRAGA, N. C. A História do transistor - Instituto Newton C. Braga, 2013. Disponível em: <<http://www.newtoncbraga.com.br/index.php/artigos/67-historia-da-eletronica/407-a-historia-do-transistor.html>>. Acesso em: 7 junho 2013.
- BRAGA, N. C. Saber Eletrônica Online. **Aplicações para Comparadores de Tensão**, 2013. Disponível em: <<http://www.sabereletronica.com.br/artigos/1464-aplicaes-para-comparadores-de-tenso>>. Acesso em: 06 nov. 2013.
- CIPELLI, A. M. V. **Teoria e Desenvolvimento de Projetos de Circuitos Eletrônicos**. 18a. ed. São Paulo: Érica, 2001.
- DORF, R. C.; SVOBODA, J. A. **Introdução aos Circuitos Elétricos**. Rio de Janeiro: LTC, 2003.
- EDMINISTER, J. A. **Circuitos Elétricos**. 2a. ed. São Paulo: Makron Books, 1991. 581 p.
- IGLESIAS, A. **Válvulas podem voltar ao mercado em formato 'nano'**, 21 setembro 2012. Disponível em: <<http://www.techtudo.com.br/artigos/noticia/2012/06/valvulas-podem-voltar-ao-mercado-em-formato-nano.html>>.
- KLEINKE, M. U. Fonte de voltagem constante - Seguidor de emissor. **Aplicações de Transistores - Bipolares e FETs**, 28 fev. 2000. Disponível em: <http://www.ifi.unicamp.br/~kleinke/f540/e_bjt2.htm>. Acesso em: 05 nov. 2013.
- KUPHALDT, T. R. **Lessons In Electric Circuits – A free series of textbooks on the subjects of electricity and electronics**, 2000-2004. Disponível em: <<http://www.ibiblio.org/obp/electricCircuits>>. Acesso em: 14 maio 2010.
- MALVINO, A. P. **Eletrônica**. 4a. ed. São Paulo: Pearson Education do Brasil, 1997.
- MALVINO, A. P. **Eletrônica - Volume 2. 4a. edição**. São Paulo: Pearson Makron Books, 1997.
- MARQUES, Â. E. B. **Dispositivos Semicondutores: diodos e transistores**. São Paulo: Érica, 1996.
- MARQUES, Â. E. B.; JÚNIOR, S. C.; CRUZ, E. C. A. **Dispositivos Semicondutores: Diodos e Transistores**. 3a. ed. São Paulo: Érica, 1996.
- MEHL, E. L. M. Fontes Chaveadas, 2011. Disponível em: <<http://www.eletrica.ufpr.br/mehl/downloads/FontesChaveadas.pdf>>. Acesso em: 2013 out. 15.
- NAJMABADI, F. Bipolar-Junction (BJT) transistors. **ECE65 Lecture Notes - University of California**, 2006. Disponível em: <<http://aries.ucsd.edu/NAJMABADI/CLASS/ECE65/06-W/NOTES/BJT1.pdf>>. Acesso em: 7 jul 2013.

NOVAES, R. C. R. **Eletrônica Analógica – Atividades de Laboratório**. Campinas: [s.n.], 2002. 174 p.

PATSKO, L. F. Tutorial: montagem da Ponte H. **Maxwell Bohr - Instrumentação Eletrônica**, 2006. Disponível em: <http://www.maxwellbohr.com.br/downloads/robotica/mec1000_kdr5000/tutorial_eletronica_-_montagem_de_uma_ponte_h.pdf>. Acesso em: 2013 out. 20.

PERTENCE, A. **Amplificadores Operacionais e Filtros Ativos**. 6a. ed. Porto Alegre: Bookman, 2003. 302 p.

PIROPO, B. A transição para transistores. **TechTudo**, 2012. Disponível em: <<http://www.techtudo.com.br/artigos/noticia/2012/10/a-transicao-para-transistores.html>>. Acesso em: 10 agosto 2013.

PIROPO, B. Os primeiros transistores. **TechTudo**, 2012. Disponível em: <www.techtudo.com.br/artigos/noticia/2012/10/os-primeiros-transistores.html>. Acesso em: 2 maio 2013.

RASHID, M. H. **Eletrônica de Potência: circuitos, dispositivos e aplicações**. São Paulo: Makron Books, 1999.

SANTOS, A. C. Aula 5: Transistor como chave. **Laboratório de Física Moderna Eletrônica - Curso de Licenciatura em Física**, 2012. Disponível em: <<http://pt.scribd.com/doc/14133985/UFRJ-Aula-5-Transistor-Como-Chave>>. Acesso em: 2013 out. 13.

SANTOS, Í. D. Amplificadores Operacionais e Filtros Ativos. **Universidade de Brasília. Faculdade de Tecnologia**, 23 nov. 2008. Disponível em: <<http://www.pgea.unb.br/~icaro/circuitos2/aula14-FiltrosAtivos.pdf>>. Acesso em: 04 nov. 2013.

SEDRA, A. S.; SMITH, K. C. **Microeletrônica**. 4a. ed. São Paulo: MAKRON Books, 2000.

SHIGUE, C. Y. Transistor. Notas de Aulas de Eletrônica e Instrumentação. **Eletrônica e Instrumentação**, Lorena, 2008. Disponível em: <<http://www.demar.eel.usp.br/eletronica/aulas/Transistor.pdf>>. Acesso em: 06 out. 2013.

TRANSISTOR as a Switch, 2012. Disponível em: <http://www.electronicstutorials.ws/transistor/tran_4.html>. Acesso em: 2 jul 2013.

VERBELEN, Y.; TOUHAF, A. Active Mode Operation of NPN-transistor. **Visualizations of Electronic Circuits**, 2010. Disponível em: <<http://iwt2.ehb.be/ElektroSims/Circuits.aspx?Name=Common-Emitter-Amp&Lang=FR>>. Acesso em: 9 ago. 2013.

WENDLING, M. Faculdade de Engenharia de Guaratinguetá. **Amplificadores Operacionais. UNESP. Campus Guaratinguetá. Colégio Técnico Industrial de Guaratinguetá.**, 2010. Disponível em: <<http://www2.feg.unesp.br/Home/PaginasPessoais/ProfMarceloWendling/3---amplificadores-operacionais-v2.0.pdf>>. Acesso em: 02 nov. 2013.